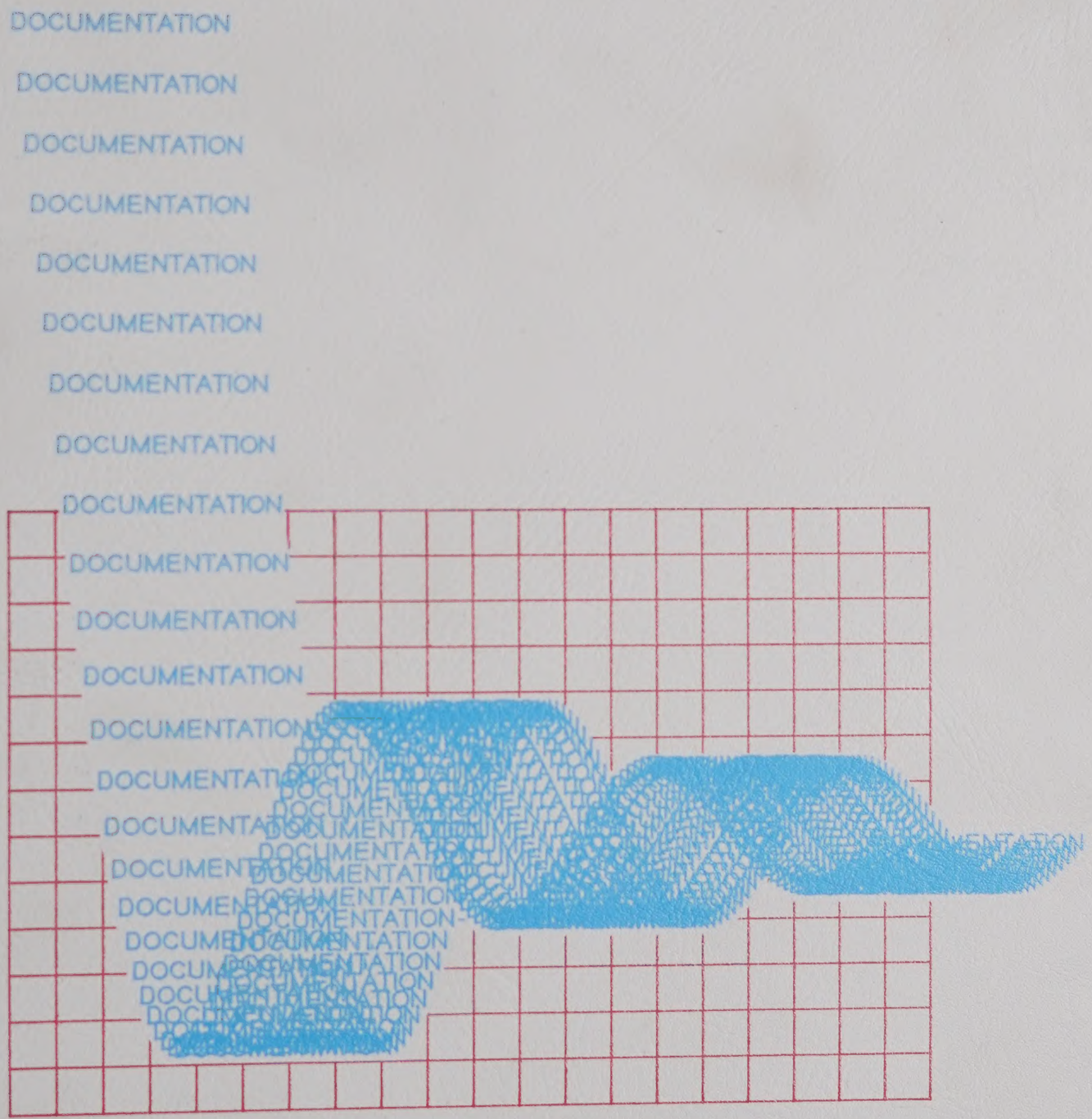
MP MASTER
MA20634

ROHDE&SCHWARZ



ROHDE&SCHWARZ

Geschäftsbereich
Meßtechnik

Servicehandbuch

Signalanalysator

FSIG3/13

1119.5005.63
1119.6001.73

Spektrumanalysator

FSEA20/30

1065.6000.20/25/30/35

FSEB20/30

1066.3010.20/25/30/35

FSEM20/21/30/31

1080.1505.20/25
1080.1505.21
1079.8500.30/35
1079.8500.31

FSEK20/21/30/31

1088.1491.20/25
1088.1491.21
1088.3494.30/35
1088.3494.31

EMI Meßempfänger

ESI7/26/40

1088.7490.07/26/40

Signalanalysator

FSIQ3/7/26/40

1119.5005.03/07/13/17
1119.6001.26/27/40

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DEVIDER

Band 2 Servicehandbuch besteht aus 2 Bänden

Printed in the Federal
Republic of Germany

1119.5357.94-01

Sicherheitshinweise

Dieses Gerät ist gemäß beiliegender EU-Konformitätsbescheinigung gebaut und geprüft und hat das Werk in sicherheitstechnisch einwandfreiem Zustand verlassen.

Um diesen Zustand zu erhalten und einen gefahrlosen Betrieb sicherzustellen, muss der Anwender alle Hinweise, Warnhinweise und Warnvermerke beachten.

Verwendete Symbole an R&S-Geräten und in Beschreibungen:

Bedienungsanleitung beachten

Angabe des Gerätegewichtes bei Geräten mit einer Masse > 18kg

Schutzleiteranschluss

Masseanschlusspunkte

Achtung! Berührungsgefährliche Spannung

Warnung vor heißer Oberfläche

Erde

Achtung! Elektrostatisch gefährdete Bauelemente erfordern eine besondere Behandlung

1. Das Gerät darf nur in den vom Hersteller angegebenen Betriebszuständen und Betriebslagen ohne Behinderung der Belüftung betrieben werden. Wenn nichts anderes vereinbart ist, gilt für R&S - Produkte folgendes:

   IP-Schutzart 2X, Verschmutzungsgrad 2, Überspannungskategorie 2, Betrieb bis 2000 m ü. NN

   Der Betrieb ist nur an Versorgungsnetzen gestattet, die mit höchstens 16 A abgesichert sind.

2. Bei Messungen in Stromkreisen mit Spannungen U_{eff} > 30 V ist mit geeigneten Maßnahmen Vorsorge zu treffen, dass jegliche Gefährdung ausgeschlossen wird.

   (z.B. geeignete Meßmittel, Absicherung, Strombegrenzung, Schutztrennung, Isolierung usw.).

3. Wird ein Gerät ortsfest angeschlossen, ist die Verbindung zwischen dem Schutzleiteranschluss vor Ort und dem Geräteschutzleiter vor jeglicher anderer Verbindung herzustellen Aufstellung u. Anschluss darf nur durch eine Elektrofachkraft erfolgen.

4. Bei ortsfesten Geräten ohne eingebaute Sicherung, Selbstschalter oder ähnliche Schutzeinrichtung muss der Versorgungskreis so abgesichert sein, dass Geräte und Benutzer ausreichend geschützt sind.

5. Vor dem Einschalten des Gerätes ist sicherzustellen, dass die am Gerät eingestellte Nennspannung und die Netznennspannung des Versorgungsnetzes übereinstimmen.

   Ist es erforderlich, die Spannungseinstellung zu ändern, so muss ggf. auch die dazugehörige Netzsicherung des Gerätes geändert werden.

6. Bei Geräten der Schutzklasse I mit beweglicher Netzzuleitung und Gerätesteckvorrichtung ist der Betrieb nur an Steckdosen mit Schutzkontakt und angeschlossenem Schutzleiter zulässig.

7. Jegliche absichtliche Unterbrechung des Schutzleiters, sowohl in der Zuleitung als auch am Gerät selbst, ist unzulässig und kann dazu führen, dass von dem Gerät eine Gefahr ausgeht.

   Bei Verwendung von Verlängerungsleitungen oder Steckdosenleisten ist sicherzustellen, dass diese regelmäßig auf ihren sicherheitstechnischen Zustand überprüft werden.

8. Ist das Gerät nicht mit einem Netzschalter zur Netztrennung ausgerüstet, so ist der Stecker des Anschlusskabels als Trennvorrichtung anzusehen. In diesen Fällen ist dafür zu sorgen, dass der Netzstecker jederzeit leicht erreichbar und gut zugänglich ist. (Länge des Anschlusskabels ca. 2 m). Funktionsschalter oder elektronische Schalter sind zur Netztrennung nicht geeignet.

   Werden Geräte ohne Netzschalter in Gestelle oder Anlagen integriert, so ist die Trennvorrichtung auf Anlagenebene zu verlagern.

9. Bei allen Arbeiten sind die örtlichen bzw. landesspezifischen Sicherheits- und Unfallverhütungsvorschriften zu beachten.

   Vor Arbeiten am Gerät oder Öffnen des Gerätes ist dieses vom Versorgungsnetz zu trennen.

   Abgleich, Auswechseln von Teilen, Wartung und Reparatur darf nur von R&S-autorisierten Elektrofachkräften ausgeführt werden.

   Werden sicherheitsrelevante Teile (z.B. Netzschalter, Netztrafos oder Sicherungen) ausgewechselt, so dürfen diese nur durch Orginalteile ersetzt werden. Nach jedem Austausch von sicherheitsrelevanten Teilen ist eine Sicherheitsprüfung durchzuführen

   (Sichtprüfung, Schutzleitertest, Isolationswiderstand-, Ableitstrommessung, Funktionstest).

Fortsetzung siehe Rückseite

10. Bei Verbindungen mit informationstechnischen Geräten ist darauf zu achten, dass diese der IEC950 / EN60950 entsprechen.
11. Lithium-Batterien dürfen keinen hohen Temperaturen oder Feuer ausgesetzt werden.

    Die Batterien von Kindern fernhalten.

    Wird die Batterie unsachgemäß ausgewechselt, besteht Explosionsgefahr. Ersetzen der Batterie nur durch R&S - Typ (siehe Ersatzteilliste).

    Lithium-Batterien sind Sondermüll. Entsorgung nur in dafür vorgesehene Behälter.

    Batterie nicht kurzschließen.
12. Geräte, die zurückgegeben oder zur Reparatur eingeschickt werden, müssen in der Originalverpackung oder in einer Verpackung, die vor elektrostatischer Auf- und Entladung sowie vor mechanischer Beschädigung schützt, verpackt werden.
13. Entladungen über Steckverbinder können zu einer Schädigung des Gerätes führen. Bei Handhabung und Betrieb ist das Gerät vor elektrostatischer Entladung zu schützen.
14. Zusätzliche Sicherheitshinweise in diesem Handbuch sind ebenfalls zu beachten.

Inhaltsübersicht

Band 1

6 Serviceanleitung des Gesamtgerätes

7 Serviceanleitung der Baugruppen

Baugruppe Register

Eichleitung 1
RF Module Unit 2
MW-Converter Unit 3
2nd IF Converter 4
IF Filter 5

Band 2

7 Serviceanleitung der Baugruppen

Baugruppe Register

Digital IF 1
Detektor Board 2
FRAC SYN 3
Low Phase Noise 4
Motherboard digital 5
Fronteinheit 6
Graphics 7
Power Supply 8
VGA-Karte 9
Vorselektion 10
Mitlaufgenerator 1
I/Q-Demodulator 2
Externe Mischung 3
Transputer-Sharc-Modul 4

Digitized by the Internet Archive
in 2025

https://archive.org/details/manualsplus_06013

ROHDE&SCHWARZ

Test and Measurement
Division

Service Manual

Signal Analyzer

FSIQ3/7/26/40

1119.5005.03/07/13/17
1119.6001.26/27/40

Spectrum Analyzer

FSEA20/30

1065.6000.20/25/30/35

FSEB20/30

1066.3010.20/25/30/35

FSEM20/21/30/31

1080.1505.20/25
1080.1505.21
1079.8500.30/35
1079.8500.31

FSEK20/21/30/31

1088.1491.20/25
1088.1491.21
1088.3494.30/35
1088.3494.31

EMI Test Receiver

ESI7/26/40

1088.7490.07/26/40

Signal Analyzer

FSIG3/13

1119.5005.63
1119.6001.73

Volume 2 Service manual consists of 2 volumes

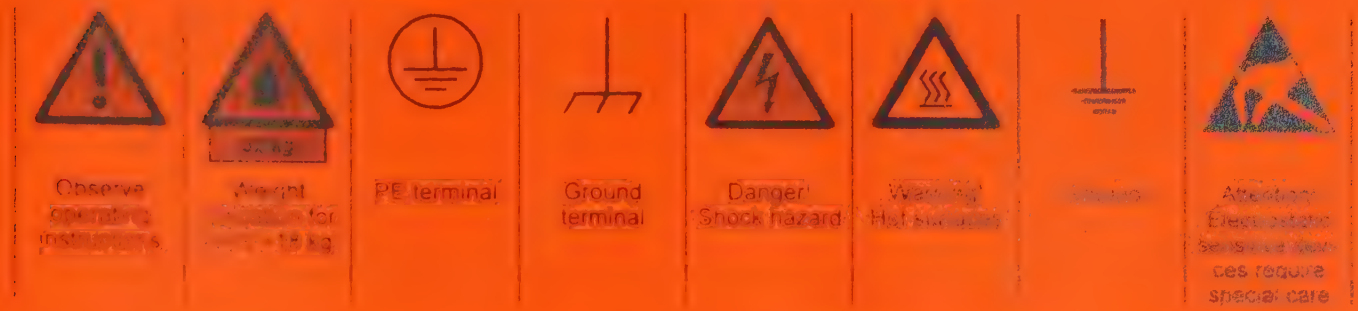
Printed in the Federal
Republic of Germany

Safety Instructions

This unit has been designed and tested in accordance with the EC Certificate of Conformity and has left the manufacturer's plant in a condition fully complying with safety standards.

To maintain this condition and to ensure safe operation, the user must observe all instructions and warnings given in this operating manual.

Safety-related symbols used on equipment and documentation from R&S:



1 The unit may be used only in the operating conditions and positions specified by the manufacturer. Unless otherwise agreed, the following applies to R&S products:

IP degree of protection 2X, Pollution severity 2, overvoltage category 2, altitude max. 2000 m.

The unit may be operated only from supply networks fused with max. 16 A.

2 For measurements in circuits with voltages V_{rms} > 30 V, suitable measures should be taken to avoid any hazards (eg. for example: appropriate measuring equipment, fusing, current limiting, electrical separation, insulation).

3 If the unit is to be permanently wired, the PE terminal of the unit must first be connected to the PE conductor on site before any other connections are made. Installation and cabling of the unit to be performed only by qualified technical personnel.

4 For permanently installed units without built-in fuses, circuit breakers or similar protective devices, the supply circuit must be fused such as to provide suitable protection for the users and equipment.

5 Prior to switching on the unit, it must be ensured that the nominal voltage set on the unit matches the nominal voltage of the AC supply network.

If a different voltage is to be set, the power fuse of the unit may have to be changed accordingly.

6 Units of protection class I with disconnectible AC supply cable and appliance connector may be operated only from a power socket with earthing contact and with the PE conductor connected.

7 It is not permissible to interrupt the PE conductor, [illegible] either on the unit [illegible] to become electrically hazardous.

Any extension [illegible] used must be checked for compliance with relevant safety standards at regular intervals.

8 If the unit has no power switch for disconnection from the AC supply, the plug of the connecting cable is regarded as the disconnecting device. In such cases it must be ensured that the power plug is easily reachable and accessible at all times (length of connecting cable approx. 2 m). Functional or electronic switches are not suitable for providing disconnection from the AC supply.

If units without power switches are integrated in racks or systems, a disconnecting device must be provided at system level.

9 Applicable local or national safety regulations and rules for the prevention of accidents must be observed in all work performed.

Prior to performing any work on the unit or opening the unit, the latter must be disconnected from the supply network.

Any adjustments, replacements of parts, maintenance or repair may be carried out only by authorized R&S technical personnel.

Only original parts may be used for replacing parts relevant to safety (eg power switches, power transformers, fuses). A safety test must be performed after each replacement of parts relevant to safety.

(visual inspection, PE conductor test, insulation-resistance, leakage-current measurement, functional test).

continued overleaf

10. Ensure that the connections with information technology equipment comply with IEC950 / EN60950.
11. Lithium batteries must not be exposed to high temperatures or fire.

    Keep batteries away from children.

    If the battery is replaced improperly, there is danger of explosion. Only replace the battery by R&S type (see spare part list).

    Lithium batteries are suitable for environmentally-friendly disposal or specialized recycling. Dispose them into appropriate containers, only.

    Do not short-circuit the battery

12. Equipment returned or sent in for repair must be packed in the original packing or in packing wit. electrostatic and mechanical protection.
13. Electrostatics via the connectors may damage the equipment. For the safe handling and operation of the equipment, appropriate measures against electrostatics should be implemented.
14 Any additional safety instructions given in this manual are also to be observed.

Contents

Volume 1

6 Service Instruction for the Complete Instrument

7 Service Instruction for the Modules

Module Register

Attenuator 1
RF Module Unit 2
MW-Converter Unit 3
2nd IF Converter 4
IF Filter 5

Volume 2

7 Service Instruction for the Modules

Module Register

Digital IF 1
Detector Board 2
FRAC SYN 3
Low Phase Noise 4
Motherboard digital 5
Front Panel 6
Graphics 7
Power Supply 8
VGA-board 9
Preselector 10
Tracking Generator 1
I/Q-Demodulator 2
Externe Mixer 3
Transputer-Sharc-Modul 4

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Digital IF

1066.0511.02/04/05

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung der Baugruppe 7-1

7.1.1 Funktion im Gerät 7-1
7.1.2 Beschreibung des Blockschaltbildes 7-1

7.2 Meßgeräte und Hilfsmittel 7-4

7.3 Fehlersuche 7-5

7.3.1 Selbsttest 7-5
7.3.2 Kalibrierung 7-7
7.3.3 Keine Anzeige bzw. kein Auflösefilter erkennbar 7-7
7.3.4 Pegelfehler 7-8
7.3.4.1 Pegelfehler abhängig vom eingestellten Reference Level 7-8
7.3.4.2 Pegelfehler relativ zum Reference Level 7-8
7.3.5 Zu hohe Eigenrauschanzeige 7-9
7.3.6 Fehler der IF-Overloadanzeige 7-9

7.4 Prüfen der Eigenschaften 7-10

7.4.1 Systemtakt 7-10
7.4.2 Interne Takterzeugung und Local Oszillator 7-10
7.4.3 Pegelmeßgenauigkeit (ZF-Verstärker) 7-11
7.4.4 Overload-Detektor 7-12
7.4.5 PLL- Überwachung 7-12
7.4.6 LO-Pegelüberwachung 7-13
7.4.7 Auflösefilter (RBW) 7-14
7.4.8 Rauschanzeige 7-14

7.5 Endprüfung 7-15

7.6 Externe Schnittstellen 7-16

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung der Baugruppe

7.1.1 Funktion im Gerät

Die Baugruppe verarbeitet die 3.ZF 21,4 MHz vom IF-FILTER oder das Signal vom Basisbandeingang (Option)

Wesentliche Funktionen sind:

- Umsetzung der 21,4 MHz ZF auf 25 kHz
- Basisbandeingang DC...50 kHz (Option)
- Schaltbare ZF-Verstärkung 0...40 dB in 2dB Stufen, abhängig von der Reference-Level- und Mixer-Level-Einstellung oder vom Meßbereich beim Basisbandeingang
- A/D Umsetzung von ZF oder Basisband
- Digitale Auflösefilter 10 Hz bis 1 kHz und FFT mittels Signalprozessor

7.1.2 Beschreibung des Blockschaltbildes

Die Baugruppe DIGITAL IF wird durch den Pegeltransputer gesteuert.

Umsetzung

Das ZF-Signal wird über X183 (50Ω-Eingang) mit max. 0dBm zugeführt. Es gelangt direkt zum Mischer wo mit 21,375 MHz LO-Frequenz auf 25 kHz umgesetzt wird. Nach einem festen Vorverstärker folgt der schaltbare Vertärker (Step Gain).

Step Gain

Schaltbarer Verstärker mit 0...30 dB in 10dB-Stufen und zusätzlich 0...10 dB in 2dB-Stufen.
Der Step Gain verarbeitet die 25 kHz ZF. Bei eingebauter FFT Option kann auch das Signal vom Basisbandeingang X184 an den Step Gain Eingang geschaltet werden. **Die Steckbrücke X13 darf bei eingebauter Option nicht gesteckt sein.** Der Umschalter befindet sich auf der Option.

Overload Detector

Am Ausgang des Step Gain befindet sich ein Pegeldetektor und ein Komparator. Damit wird eine Übersteuerung des Step Gain und des A/D-Wandlers erkannt . Die Meßstelle kann auch im Selbsttest abgefragt werden. Der Overloaddetector wirkt auf die Sammelleitung IF_OVR zum Pegeltransputer.

Ansprechschwelle:
Bei überschreiten von 91% des Meßbereichs des A/D-Wandlers. Dies entspricht einem Pegel 8 dB über Reference Level.

A/D Wandler

Das ZF- oder Basisbandsignal gelangt über ein Antialiasingfilter mit 50 kHz Grenzfrequenz zu einem 18-Bit A/D-Wandler. Dieser tastet mit 200 kHz ab und liefert einen seriellen Datenstrom an ein Schieberegister das die Daten parallel an den Signalprozessor übergibt. Eine Ablaufsteuerung (EPLD)

kontrolliert den A/D-Wandler, die Datenübergabe ans Schieberegister und zum Signalprozessor.Signalprozessor (DSP)

Der DSP Kern ist ein Steckmodul auf dem sich der Signalprozessor DSP56002 und 8k RAM (20er Modell) oder 32k RAM (30er Modell) befinden. Die Anbindung an die Serielle Schnittstelle zum Pegeltransputer erfolgt über das Host Interface.

Beim booten werden über das Host Interface alle Applikationen ins RAM des DSP geladen.
Dies sind die digitalen Auflösefilter (FIR-Filter) und beim 30er Modell zusätzlich FFT.
Die FFT wird auch auf Signale des Basisbandeingangs (Option) angewandt. Die Betragsbildung mit linearer oder logarithmischer Bewertung erfolgt ebenfalls im DSP. Nach Interpolation auf 25 kHz Abtastrate werden die Daten über die serielle SSI Schnittstelle an den DSP des DETECTOR BOARD's übergeben.
(Dort erfolgt die digitale Videofilterung und anschließend im Detector Gate Array die Signalbewertung ebenso wie für die Daten vom Video A/D-Wandler.)

Local Oszillatoren

Auf der Baugruppe werden drei Frequenzen bereitgestellt
- Taktfrequenz für Signalprozessor 20 MHz
- Taktfrequenz für A/D-Wandler 25,6 MHz
- LO für Mischer 21,375 MHz

Die 20MHz-Referenz des Geräts wird über die Baugruppe geschleift: Eingang X186 - Ausgang X185.
Die 25,6 MHz und 21,375 MHz stammen aus je einem Quarzoszillator der über eine PLL auf die 20MHz-Referenz synchronisiert wird.
Wenn die Baugruppe nicht in Betrieb ist, werden die 25,6 MHz und die 21,375 MHz abgeschaltet.
Der Pegel des LO 21,375 MHz wird überwacht. Der Detektor wirkt auf die Sammelleitung LO_LEVEL zum Pegeltransputer.
Ebenso wird ständig das einrasten der PLL's überwacht. Die Fehlermeldungen wirken auf die Sammelleitung LO_UNLOCK zum Pegeltransputer.

EEPROM

Das EEPROM enthält alle Korrekturwerte für die Baugruppe und ggf. für die Option, so daß ein Baugruppentausch ohne Abgleich möglich ist.
Solange auf der Festplatte kein aktueller Kalibrierdatensatz vorhanden ist, wird anhand der EEPROM Daten die Baugruppe eingestellt.
Jede Kalibrierung baut auf dem EEPROM Datensatz auf.
Bei einem Totalverlust der Daten (defektes EEPROM) greift das Gerät auf einen Defaultdatensatz zu, so daß der Betrieb der Baugruppe (ohne Datenhaltigkeit) möglich ist.

Nicht alle Daten können durch die im Gerät abrufbaren Kalibrierroutinen ermittelt werden.
Bei Reparatur innerhalb der Baugruppe ist daher unter Umständen eine Neukalibrierung an einem speziellen Meßplatz erforderlich.

Die wichtigsten Daten sind:

! Verstärkungskorrektur für die 2 dB und 10dB-Stufen des Step Gain
C Absoluter Verstärkungsfehler bei 0 dB Step Gain
! Verstärkungskorrektur für Step Gain des Basisbandeingangs (Option)
! Absoluter Verstärkungsfehler des Basisbandeingangs bei 0dB Step Gain (Option)

! kann nicht kalibriert werden
C wird kalibriert

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.
1	Meßsender	100 kHz...1 GHz Pegel 0....-50 dBm Pegellinearität bei 21,4 MHz: 0...-20 dBm: <0, 1dB	SMH SMG	
2	Frequenzzähler	Genauigkeit $<1 \cdot 10^{-6}$		
3	Leistungsmesser	21,4 MHz 0...-40 dBm	URV5	
4	Oszilloskop	100 MHz mit 10:1 Tastteiler		
5	Abschlußwiderstand	SMB weiblich, 50 Ω		

7.3 Fehlersuche

Voraussetzung

Es wird vorausgesetzt, daß der Fehler nur bei den digitalen Bandbreiten ≤1 kHz auftritt.

Die Kurzkalibrierung bei RBW = 2kHz muß mit Status "passed" und ohne "check" beim absoluten Pegelfehler durchlaufen.

Im folgenden wird beschrieben wie ein Fehler auf der Baugruppe DIGITAL IF eindeutig lokalisiert werden kann. Die Baugruppe ist dann auszutauschen.

Baugruppentausch

- Ein Abgleich der neuen Baugruppe im Gerät ist nicht erforderlich.
- Zur Verifizierung der Funktionsfähigkeit wird eine Kurzkalibrierung bei einer RBW <1 kHz empfohlen [→CAL SHORT im CAL Menü].
  Darüberhinaus wird bei eingebauter FFT Option (Basisbandeingang) mit Hilfe eines NF-Generators ein einfacher Funktionstest des Basisbandeingangs in mehreren Meßbereichen empfohlen.

Wichtiger Hinweis: Nach Reparatur der Baugruppe, die zwar die Funktionsfähigkeit wiederherstellt, ist die Baugruppe nur bedingt verwendbar. Es können dann nichtregenerierbare Kalibrierdaten außerhalb der Toleranz liegen, so daß auch eine Kalibrierung die Datenhaltigkeit nicht gewährleistet. Dies gilt insbesondere bei Reparaturen am STEP GAIN oder A/D-Wandler. Die Pegelmeßgenauigkeit kann gemäß Kap. 7.4.3 geprüft werden.

7.3.1 Selbsttest

Auf der Baugruppe können 8 analoge Selbsttestspannungen gemessen und 8 Statusbits gelesen werden. Fatale Fehler wie Unterbrechung im Signalpfad oder Totalausfall einer Komponente (Betriebsspannung, Oszillator) können damit schnell gefunden werden.

Es muß sichergestellt sein, daß am ZF-Eingang (X183) ein 21,4 MHz-Signal mit
-20 dBm anliegt. Der Systemtakt 20MHz TTL-Signal muß am Eingang X186 anliegen.
Die Signale können auch mit einem Meßsender und Funktionsgenerator (TTL-Ausgang) zugeführt werden.

Kanal	Testsignal	Sollwert	Bedingung
0	ANALOG_GND Analogmasse = Bezugspotential	0 ±10 mV	keine
1	+5 VA Reg. Versorgung A/D Wandler	+5 V ±0,2 V	keine
2	-5VA Reg. Versorgung A/D Wandler	-5 V ±0,2 V	keine
3	VCXO 21375 Quarzoszillator für LO	+2...+3,5 V	keine
4	VCXO 25600 Quarzoszillator für A/D-Wandler	+2...+3,5V	keine
5	reserviert		
6	Level ADC-Input	1,7V ...2,1 V	ZERO SPAN, RBW <1 kHz und Signal auf Reference-Level
7	DIGITAL_GND Digitalmasse	0 ±200 mV	keine

Einzelabfrage der Testsignale ist per Servicefunktion möglich:

`SERVICE FUNCTION 2.23.1.X`

`X = Kanalnummer`

Statusbit	Überwachungsfunktion	Bedeutung	Bedingung
#0 LSB	Übersteuerung des Basisbandeingangs [OPTION]	0 = o.k. 1 = übersteuert	keine
#1	Übersteuerung des A/D-Wandlers	0 = o.k. 1 = übersteuert	keine
#2	PLL für 4. LO (Local Oszillator)	0 = o.k. (gefangen) 1 = ausgerastet	Systemtakt 20 MHz an X186
#3	PLL für ADC Tak (A/D Wandler)	0 = o.k. (gefangen) 1 = ausgerastet	Systemtakt 20 MHz an X186
#4	Pegel des 4. LO (Local Oszillator)	0 = o.k. 1 = Pegel zu klein	RBW ≤1 kHz eingeschaltet
#5	reserviert		
#6	reserviert		
#7 MSB	reserviert		

`SERVICE FUNCTION 2.23.2` Abfrage des Statusbytes ist per Servicefunktion möglich:

Die Anzeige erfolgt in der Form:

X MSB	X	X	X	X	X	X	X LSB

Bei fehlerfreier Funktion enthält das Statusbyte nur "0"

0 MSB	0	0	0	0	0	0	0 LSB

7.3.2 Kalibrierung

Nur sinnvoll bei Funktionsfähigkeit der digitalen Filter und vorliegendem Pegelfehler.

Für die Baugruppe DIGITAL IF genügt eine Kurzkalibrierung bei einer beliebigen Bandbreite <1 kHz [→CAL SHORT im CAL Menü]. Dabei wird die Absolutverstärkung kalibriert.
Kommt es nach einer Kalibrierung zur Fehlermeldung "Calibration Failed" so sollte unbedingt eine Kurzkalibrierung mit RBW 2 kHz durchgeführt werden um auszuschließen, daß der Fehler bereits in vorausgehenden Baugruppen vorliegt.
Das Kalibrierergebnis [→CAL RESULTS im CAL Seitenmenü] steht unter "Calibration of Digital IF".
Angezeigt wird der absolute Pegelfehler vor der Kalibrierung für das Gesamtgerät in Verbindung mit der Baugruppe DIGITAL IF. Zusätzlich wird eine Statusmeldung passed, check oder failed ausgegeben.

Status "check" ist kein Fehler, sondern ein Hinweis, daß eine relativ große Abweichung vorliegt und der Nachstellbereich bald erschöpft ist. Der Pegelfehler wird mit dem CALAMP 2 (Kalibrierverstärker) auf der Baugruppe IF-FILTER ausgeglichen. Die "check" Meldung erscheint wenn der CALAMP 2 weniger als 1,5dB-Reserve hat.

Ein Austausch der Baugruppe ist nicht erforderlich, wird aber empfohlen insbesondere wenn die Meldung "check" schon bei normaler Umgebungstemperatur (18...28°C) auftritt.

Die Meldung "failed" erscheint wenn die Abweichung außerhalb des Einstellbereichs liegt.

7.3.3 Keine Anzeige bzw. kein Auflösefilter erkennbar

a) Kommt es beim booten des Geräts bereits zur Fehlermeldung daß der DSP nicht gebootet werden kann, so liegt ein Fehler im Host Interface vor (Schnittsterlle des DSP zum Pegeltransputer) oder der DSP erhält keinen Reset vom Serial Interface (Serielle Schnittstelle zum Pegeltransputer) oder der DSP erhält keinen Takt (20MHz-TTL-Signal am Eingang X186 vorhanden?) oder der DSP Kern ist selbst defekt. Die Baugruppe ist auszutauschen.

b) DSP wird erfolgreich gebootet, dennoch keine Filteranzeige:

- Rauschanzeige vorhanden (ggf. Bereich >100 dB einstellen): wahrscheinlich Unterbrechung im Signalfad, siehe 7.3.4 b).

- keine Rauschanzeige (nur waagerechte glatte Linie oder gar keine Anzeige):
Es werden keine Daten bzw. keine sinnvollen Daten an den DSP auf dem DETECTOR BOARD übergeben. Fehler in der SSI Schnittstelle (DSP) oder DSP erhält keine sinnvollen Daten vom A/D-Wandler. Die Baugruppe ist auszutauschen.

7.3.4 Pegelfehler

a) Bei kleineren Pegelfehlern sollte eine Kurzkalibrierung mit RBW <1 kHz gestartet werden (siehe 7.3.2). Liegt nach Kalibrierung ohne Fehlermeldung der Fehler noch vor siehe 7.3.4.1

b) Liegt ein großer Pegelfehler vor (>8dB), so ist eine Kalibrierung nicht sinnvoll. In diesem Fall sollte zuerst die Schnittstelle ZF-Eingang geprüft werden.

Zero Span und RBW <1kHz einstellen und Verstärkung vom HF-Eingang des Geräts zum ZF-Ausgang des IF-FILTER prüfen. (z.B. Meßsender und Power Meter verwenden)
Normale Einstellung: Mixer Level -30dBm, RF-ATT ≥10dB

Reference Level	RF-ATT	Verstärkung Sollwert RF→ IF (X163 IF-FILTER)
-20...+30 dBm	10...60 dB	0...-50 dB
-20 dBm	10 dB	0 dB
-20 ..-50 dBm	10 dB	0...+30 dB
<-50 dBm	10 dB	30 dB

Liegt hier der Pegelfehler noch nicht vor, dann mit Selbstest Spannung am ADC Eingang messen.
Liegt am HF-Eingang ein Signal gleich dem eingestellten Reference Level an so muß die Testspannung 1,7...2,1 V betragen (nur bei Zero Span).
Wichtig: bei 0, 10, 20 dB Step Gain prüfen. Hierzu RF-ATT 10 dB, Reference Level 0, -10, -20 dBm einstellen.

SERVICE FUNCTION
2.23.1.6

Liegt diese Spannung an, so ist das Antialiasingfilter oder der A/D-Wandler defekt, Baugruppe tauschen.
Liegt die Spannung nicht an, so ist entweder ein Verstärker (Step Gain) defekt oder die Frequenzumsetzung. LO-Pegel kann geprüft werden (bei Fehler Statusbit = 1):

SERVICE FUNCTION
2.23.2

X MSB	X	X	0	X	X	X	X LSB

Baugruppe tauschen.

7.3.4.1 Pegelfehler abhängig vom eingestellten Reference Level

Es liegt möglicherweise ein Fehler im DIGITAL IF STEP GAIN vor oder die Kalibrierdaten sind fehlerhaft.
Hinweis: Die Kalibrierung erfolgt nur bei 0dB-STEP GAIN.

Wie folgt prüfen:
RBW ≤1 kHz digital, RF-ATT 10 dB einstellen. Meßsender an RF-Eingang anschließen. Pegel am Meßsender wie Reference Level des FSE einstellen.
Reference Level 0 dBm, -10 dBm, -20 dBm einstellen.

Der relative Pegelfehler (Bezug ist Anzeige bei 0 dBm) bei allen Reference Level Einstellungen muß <0,2 dB sein zuzüglich Fehler des Pegelteilers vom Meßsender.
Bei Fehler: Baugruppe DIGITAL IF tauschen.

7.3.4.2 Pegelfehler relativ zum Reference LevelBei konstantem Reference Level ist der Anzeigefehler vom Signalpegel abhängig.
Fehler im A/D-Wandler oder Schieberegister (z.B. hoher Linearitätsfehler oder ein Bit klemmt).
Baugruppe DIGITAL IF tauschen.

7.3.5 Zu hohe Eigenrauschanzeige

Zu Unterscheiden sind
a) absoluter Pegelfehler
b) Dynamik des A/D-Wandlers
c) Verstärkerrauschen
d) diskrete Störsignale

a) Pegelanzeige mit Meßsender bis 10 dB über Rauschanzeige prüfen. Bei Fehler siehe 7.3.4.

b) ZF-Eingang vom IF-FILTER trennen und mit 50 Ω abschließen X183.
Mit 0dB-STEP GAIN (RF-ATT 0dB, Reference Level -10dBm) bei Bandbreite RBW 1 kHz digital, VBW 10 Hz prüfen ob Dynamik des A/D-Wandlers ausreichend ist:
Rauschanzeige mindestens 100 dB unter Reference Level (≤-110 dBm)

c) ZF-Eingang vom IF-FILTER trennen und mit 50 Ω abschließen X183
Mit 20 dB STEP GAIN (RF-ATT 0dB, Reference Level -30dBm) bei Bandbreite RBW 1 kHz digital, VBW 10Hz Rauschanzeige prüfen:
Noise Marker einschalten, Anzeige ≤-152 dBm/Hz.

d) Möglicherweise schwingt ein Verstärker in der DIGTAL IF. Dies kann dazu führen, daß der Fehler nur sporadisch oder temperaturabhängig auftritt. Dies ist jedoch nur bei geöffneter Baugruppe nachweisbar. Mit Oszilloskop und 10:1 Teiler an Meßstellen X17, X20, X21 messen.

Werden die Rauschdaten eingehalten, so ist die Baugruppe DIGITAL IF in Ordnung: → HF-MODUL , 2nd-IF-CONVERTER und IF-FILTER prüfen.

7.3.6 Fehler der IF-Overloadanzeige

a) Keine IF-Overload Anzeige trotz Übersteuerung von mehr als 8,5dB über Reference Level

→ Overload-Detektor auf DIGITAL IF defekt

Wichtig: Dies gilt nur bei digitalen Bandbreiten ≤1 kHz und bei Mixer Level ≤-20 dBm da bei höherem Mixer Level die Übersteuerungsanzeige des IF-FILTER zuerst anspricht.

b) IF-Overload Anzeige bei Pegel < Reference Level

Sicherstellen daß nicht der 1.LO die Übersteuerung verursacht, hierzu Startfrequenz >10 kHz einstellen.
Hohe ZF-Verstärkung einstellen (Reference Level -50 dBm), Digitale Bandbreite ≤1 kHz.
Tritt der Fehler immer noch auf: → Overload-Detektor auf DIGITAL IF defekt
Verschwindet der Fehler: → IF-FILTER prüfen

c) Ständige IF-Overload Anzeige auch ohne Eingangssignal (auch 1.LO nicht sichtbar)

IF OVR Leitung wird von einer Baugruppe blockiert.

Gerät ausschalten, Baugruppe DIGITAL IF herausziehen, Gerät wieder einschalten.
Ist die IF-Overload Anzeige jetzt verschwunden, so ist die Baugruppe DIGITAL IF defekt, ansonsten IF-FILTER, 2nd IF CONVERTER prüfen.

7.4 Prüfen der Eigenschaften

Im folgenden wird beschrieben wie die Baugruppe auf Funktion und Datenhaltigkeit geprüft werden kann. Dies ist i.a. nur nach Reparatur notwendig oder wenn sich ein Fehler sonst nicht finden läßt.
Liegt im Gerät ein nachweisbarer Fehler vor, so sollte in jedem Fall nach Kapitel 7.3 vorgegangen werden!

Alle analogen Daten der Baugruppe können unabhängig von entsprechenden Daten des Gesamtgeräts geprüft werden. Das Gerät dient nur zur Einstellung der Funktion und der Parameter auf der Baugruppe sowie zur Anzeige der digitalen Meßwerte.
Der Digitalteil (A/D-Wandler, DSP mit Interface) wird zwangsläufig in allen Funktionen mitgeprüft.

7.4.1 Systemtakt

Die Baugruppe muß den Systemtakt erhalten und weiterleiten!
Dies wird für alle nachfolgenden Prüfungen vorausgesetzt!

Takteingang prüfen (X186): 20 MHz TTL Signal (von Baugruppe FRACSYN kommend)
Taktausgang prüfen (X185): 20 MHz TTL Signal (muß zur Baugruppe DETECTOR geführt werden)

7.4.2 Interne Takterzeugung und Local Oszillator

Einstellung am FSE
RBW 100 Hz

Es darf keine LO_Level oder LO_UNLOCK Fehlermeldung erscheinen.
Im einzelnen kann mittels Selbsttest geprüft werden (siehe 7.3.1).

```
SERVICE FUNCTION
     2.23.2
```

X MSB	X	X	0	0	0	X	X LSB

7.4.3 Pegelmeßgenauigkeit (ZF-Verstärker)

Meßaufbau

Meßsender → X 183 (Kabel zum IF FILTER abziehen)

Einstellung am FSE
Center 120 MHz, ZERO SPAN, RF-ATT 0 dB, Reference Level -30 dBm, RBW 100 Hz
Marker

Absoluter Verstärkungsfehler bei Reference Level

Einstellung am Meßsender: 21,4 MHz, -20 dBm
Sollanzeige des Markers: -30 dBm ±2,5 dB

Relativer Verstärkungsfehler des STEP GAIN

Die hohe Genauigkeit ist gefordert, da der STEP GAIN nicht kalibriert wird. Die Toleranz des Pegelteilers im Meßsender ist zu berücksichtigen!

Reference Level Einstellung am FSE (RF ATT = 0 dB)	dies ergibt folgende DIGITAL IF STEP GAIN Einstellung	Meßsender 21,4 MHz Pegel	Markeranzeige
-30 dBm	20 dB	-20 dBm	-30 dBm ±2,5 dB Anzeige als Referenzwert speichern (Delta Marker + Reference Fixed)
-20 dBm	10 dB	-10 dBm	Delta = +10 ±0,2 dB
-10 dBm	0 dB	0 dBm	Delta = +20 ±0,2 dB

7.4.4 Overload-Detektor

Meßaufbau

Meßsender → X 183 (Kabel zum IF FILTER abziehen)
Mit Digitalvoltmeter, Oszilloskop oder Logic Probe an X180.A20 messen.

Einstellung am FSE
Center 120 MHz, ZERO SPAN, RF-ATT 0dB, Reference Level -30 dBm, RBW 1 kHz, Marker

Meßsender 21,4 MH Pegel	**Aktion**	**Logikpegel an X180.A20**
Pegel mit -13 dBm beginnend so einstellen, daß Markeranzeige -23 dBm beträgt (7 dB über Reference Level)	Interrupt Reset	High
Pegel erhöhen, daß Markeranzeige -21,5 dBm beträgt (8,5 dB über Reference Level)	Interrupt Reset	Low

Interrupt Reset:
X160.A24 kurz auf Masse legen oder jeweils Servicefunktion aufrufen:

SERVICE FUNCTION 2.0.1

= Interrupt Reset

Mit Selbsttest prüfen: ADC Level Detector muß "overload" melden.

SERVICE FUNCTION 2.23.2

X MSB	X	X	X	X	X	1	X LSB

7.4.5 PLL- Überwachung

Meßaufbau
Mit Digitalvoltmeter, Oszilloskop oder Logic Probe an X180.A22 messen.

Aktion	**Logikpegel an X180.A22**
Interrupt Reset	High
Kabel von X186 (Systemtakt) abziehen Interrupt Reset	Low

Interrupt Reset:
X160.A24 kurz auf Masse legen oder jeweils Servicefunktion aufrufen:

SERVICE FUNCTION 2.0.1

= Interrupt Reset

Mit Selbsttest prüfen: Beide PLL's müssen "unlocked" melden.

SERVICE FUNCTION 2.23.2

X MSB	X	X	X	1	1	X	X LSB

7.4.6 LO-Pegelüberwachung

Meßaufbau
Mit Digitalvoltmeter, Oszilloskop oder Logic Probe an X180.A23 messen.

Aktion	Logikpegel an X180.A23
am FSE RBW 100 Hz einstellen Interrupt Reset	High
am FSE RBW 2 kHz einstellen Interrupt Reset	Low

Interrupt Reset:
X160.A24 kurz auf Masse legen oder jeweils Servicefunktion aufrufen:

SERVICE FUNCTION 2.0.1	= Interrupt Reset

Hinweis: bei analogen Bandbreiten wird der 4. LO abgeschaltet.

Mit Selbsttest prüfen: LO-Pegelüberwachung muß "low level" melden

SERVICE FUNCTION 2.23.2	X MSB	X	X	1	X	X	X	X LSB

7.4.7 Auflösefilter (RBW)

Stellvertretend für alle digitalen Auflösefilter soll das 1kHz-Filter geprüft werden, da dieses am stärksten durch das analoge Vorfilter (2 kHz) beeinflußt wird. Das Gerät muß hiezu funktionsfähig sein, da eine Prüfung mittels Netzwerkanalysator wie bei Analogfiltern nicht möglich ist.

Einstellung am FSE
Empfehlung: CAL RBW (im CAL Menü) starten da 2kHz-Filter kalibriert sein muß.
Dann im Service Menü "INPUT CAL" wählen.
Center Frequenz 120 MHz, RBW 1 kHz digital (Seitenmenü) , SPAN 10 kHz, Reference Level -40 dBm
Die Filterparameter können mit den Markerfunktionen des FSE gemessen werden.

Der Formfaktor 3 dB : 60 dB des Filters ist < 1 : 6
Mittenfrequenzfehler < 135 Hz
3dB-Bandbreite 1 kHz ±100 Hz

7.4.8 Rauschanzeige

Meßaufbau

50Ω-Abschluß → X 183 (Kabel zum IF FILTER abziehen)

Einstellung am FSE
Center 120 MHz, RF-ATT 0 dB, Reference Level -30 dBm, SPAN = 1 kHz, VBW = 10 Hz, RBW = 100 Hz

Rauschanzeige (noise marker) < -157 dBm/Hz

Hinweis die Rauschanzeige wird bei fehlerfreiem Analogteil allein vom A/D-Wandler bestimmt.

7.5 Endprüfung

Bandbreite ≤1 kHz digital einstellen und Kurzkalibrierung starten [CAL SHORT im CAL Menü], bei "failed" siehe Fehlersuche Kap. 7.3.
CAL RESULTS auf Status "check" durchschauen, bei "check" siehe Kap. 7.3.2.

Falls Option FFT-Eingang vorhanden, mit Hilfe eines NF-Generators Funktionstest mit verschiedenen Reference Level Einstellungenfalls durchführen.
Zur genauen Prüfung des FFT Eingangs siehe Servicebeschreibung zur Option FFT Eingang.

7.6 Externe Schnittstellen

Signalname	R	A	Wertebereich	Anschluss-punkt	Bemerkung
READY	E	D	TTL	A1	Low = Initialisierung beendet (Power Up)
GND_A	B	V	0V	A2, B2, C2	Masse analog
GND_A	B	V	0V	A3, B3, C3	Masse analog
GND_D	B	V	0V	A4, B4, C4	Masse digital
GND_D	B	V	0V	A5, B5, C5	Masse digital
+5V_D	E	V	5,00 ... 5,25 V	A6, B6, C6	5V digital
PTP-CLK	E	D	TTL	A7	Schnittstelle zum Pegel-Transputer, Takt
PTP-DAT	E	D	TTL	C7	• Daten
PTP-STR_A	E	D	TTL	A8	• Adressstrobe
PTP-DATR	A	D	TTL	C8	• Daten lesen
PTP-CLKR	A	D	TTL	A9	• Takt lesen
PTP-STR_D	E	D	TTL	C9	• Datenstrobe
EXT_DSP0	A	D	TTL	B13	DSP Host Request
DSP0_SC1		D	TTL	B15	Ser. DSP Schnittstelle SCI
DSP0_SCK	B	D	TTL	B16	Ser. DSP Schnittstelle SCI
DSP0_SC0		D	TTL	B17	Ser. DSP Schnittstelle SCI
DSP0_SRD	A	D	TTL	B18	Ser. DSP Schnittstelle SCI
DSP0_SC2		D	TTL	B19	Ser. DSP Schnittstelle SCI
IF_OVR	A	D	TTL open collector	A20	Low = ZF übersteuert, Sammelleitung, hier bei Übersteuerung des ADC
LO_unlock	A	D	TTL open collector	A22	Low = Synthesizer bzw. PLL ausgerastet, Sammelleitung
LO_level	A	D	TTL open collector	A23	Low = LO-Pegel zu klein, Sammelleitung

Eintragung in der Spalte R (Richtung): A = Ausgang, E = Eingang, B = Bidirektional
Eintragung in der Spalte A (Art) : A = Analog, D = Digital, V = Versorgung

Signalname	R	A	Wertebereich	Anschluss-punkt	Bemerkung
INTRES	E	D	TTL, open collektor	A24	Rücksetzleitung für Interrupt (Fehlermeldung rücksetzen)
P_SDA	B	D	TTL 100 kHz	C24	I²C-Bus Pegeltransputer
ADCMUX	A	A	-5...+5 V	A25	Meßkanal für Selbsttest
DSP0_STD	E	D	TTL	B25	Ser. DSP Schnittstelle SCI
P_SCL	E	D	TTL 100 kHz	C25	I²C-Bus Pegeltransputer
DSP0_SCLK	B	D	TTL	B26	Ser. DSP Schnittstelle SSI
DSP0_TXD	E	D	TTL	B27	Ser. DSP Schnittstelle SSI
DSP0_RXD	A	D	TTL	B28	Ser. DSP Schnittstelle SSI
-15V	E	V	-15 V ± 0,1 V	A29, B29, C29	-15V-Betriebsspannung
+15V	E	V	+15 V ± 0,1 V	A30, B30, C30	+15V-Betriebsspannung
+5V_A	E	V	5,5 V ± 0,05 V	A31, B31, C31	5 V analog
GND_A	B	V	0 V	A32, B32, C32	Masse analog
3.IF	E	A	21,4 MHz	X183	ZF Eingang, SMB-Stecker
FFT_IN	E	A	DC-50 kHz, ±10 V peak	X184	Basisbandeingang, SMB-Stecker
REF20M_OUT	A	D	20 MHz, TTL	X185	Systemtakt Ausgang, SMB-Stecker
REF20M_IN	E	D	20 MHZ, TTL	X186	Systemtakt Eingang, SMB-Stecker

Eintragung in der Spalte R (Richtung): A = Ausgang, E = Eingang, B = Bidirektional
Eintragung in der Spalte A (Art) : A = Analog, D = Digital, V = Versorgung

ROHDE&SCHWARZ

Service documents

DIGITAL IF

1066.0511.02/04/05

Contents

7 Testing the Module 1

7.1 Function Description of the Module 1

7.1.1 Function inside the Instrument 1

7.1.2 Description of the Block Diagram 1

7.2 Measuring Instruments and Auxiliary Equipment 4

7.3 Troubleshooting 5

7.3.1 Self-test 5

7.3.2 Calibration 7

7.3.3 No Display or no Resolution Filter can be Detected 7

7.3.4 Level Error 8

7.3.4.1 Level Error Depending on the Set Reference Level 8

7.3.4.2 Level Error Relative to Rerence Level 9

7.3.5 Too High Inherent Noise Display 9

7.3.6 Error in IF Overload Display 10

7.4 Testing the Specifications 11

7.4.1 System Clock 11

7.4.2 Internal Clock Generation and Local Oszillator 11

7.4.3 Level Measuring Accuracy (IF Amplifier) 11

7.4.4 Overload Detector 12

7.4.5 PLL Monitoring 13

7.4.6 LO Level Monitoring 13

7.4.7 Resolution Filters (RBW) 14

7.4.8 Noise Display 15

7.5 Final Testing 15

7.6 External Interfaces 16

7 Testingthe Module

7.1 Function Description of the Module

7.1.1 Function inside the Instrument

The module processes the 3rd Ifof 21.4 MHz from the IF FILTER or the signal from the baseband input (Option).

Main functions:

- Conversion of the 21.4-MHz IF to 25 kHz
- Baseband input DC to 50 kHz (Option)
- Switchable IF gain 0 to 40 dB in 2-dB steps, depending on the reference level and mixer level setting or on the measurement range of the baseband input
- A/D conversion of IF or baseband
- Digital resolution filters 10 Hz to 1 kHz and FFT by means of signal processor

7.1.2 Description of the Block Diagram

The DIGITAL IF module is controlled by the level transputer.

Conversion

The IF signal is applied via X183 (50-Ω input) with max. 0 dBm. It is directly taken to the mixer, where it is converted with the 21.375-MHz LO frequency to 25 kHz. The preamplifier is followed by a switchable amplifier (Step Gain).

Step Gain

Switchable amplifier with 0 to 30 dB in 10-dB steps and additional 0 to 10 dB in 2-dB steps.
The Step Gain processes the 25-kHz IF. With the FFT option built-in, the signal from the baseband input X184 can also be connected to the Step Gain. **Jumper X13 must not be fitted with the option installed.** The switch is located on the option.

Overload Detector

A level detector and a comparator are located at the output of the Step Gain. They permit to detect overloading of the Step Gain and the A/D converter. The test point can also be checked in the self-test. The overload detector acts on the bus line IF_OVR to the level transputer.

Threshold:
Responds when 91% of the measurement range of the A/D converter are exceeded. This corresponds to a level of 8dB above Reference Level.

A/D converter

The IF or baseband signal is taken via an antialiasing filter with a cut-off frequency of 50 kHz to an 18-bit A/D converter. This has a sampling rate of 200kHz, providing a serial data stream to a shift register, which transfers the data to the signal processor in parallel. A sequence control system (EPLD) controls the A/D converter, data transfer to the shift register and to the signal processor.

Signal processor (DSP)

The DSP core is a plug-in module accommodating the signal processor DSP56002 and 8k RAM (20 series) or 32k RAM (30 series). The connection to the serial interface to the level transputer is made via the host interface.

On booting, all applications are loaded into the RAM of the DSP via the host interface.
These are the digital resolution filters (FIR filters) and, in the case of the 30 series, FFT also.
The FFT is also used for signals of the baseband input (option). The absolute-value generation with linear or logarithmic weighting also takes place in the DSP. After interpolation to a sampling rate of 25 kHz, the data are transferred via the serial SSI interface to the DSP of the DETECTOR BOARD.
There, digital video filtering takes places and, subsequently, signal weighting in the detector gate array as in the case of the data from the video A/D converter).

Local Oscillators

The module provides three frequencies:
- Clock frequency for signal processor 20 MHz
- Clock frequency for A/D converter 25.6 MHz
- LO for mixer 21.375 MHz

The 20-MHz reference of the instrument is cut in via the module: input X186 - output X185.
The 25.6 MHz and the 21.375 MHz are derived from a crystal oscillator each, which is synchronized to the 20-MHz reference via a PLL.
When the module is not in operation, the 25.6 MHz and the 21.375 MHz are cut off.

The level of the 21.375-MHz LO is monitored. The detector acts on the bus line LO_LEVEL to the level transputer.
Likewise, locking in of the PLLs is continuously monitored. The error messages act on the bus line LO_UNLOCK to the level transputer.

EEPROM

The EEPROM contains all correction values for the module and, if applicable, for the option, so that module replacement is possible without adjustment.
As long as there is no current calibration data set on the hard disk, the module is set using the EEPROM data.
Each calibration is based on the EEPROM data set.
In the case of a total loss of data (faulty EEPROM), the instrument makes use of a default data set so that operation of the module is possible (without data integrity).

Not all data can be determined by means of the calibration routines to be called up in the instrument. In the case of repair inside the module, recalibration might therefore be required using a special test station.

Main data:

- ! Gain correction for the 2-dB and 10-dB steps of the Step Gain
- C Absolute gain error with 0-dB Step Gain
- ! Gain correction for Step Gain of baseband input (Option)
- ! Absolute gain error of baseband input with 0-dB Step Gain (Option)

- ! cannot be calibrated
- C is calibrated

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of instrument	Specifications	Appropriate R&S device	Order No.
1	Signal generator	100 kHz to 1 GHz Level 0 to -50 dBm Level linearity at 21.4 MHz: 0 to -20 dBm: <0.1 dB	SMH SMG	
2	Frequency counter	Accuracy $<1 \cdot 10^{-6}$		
3	Power meter	21.4 MHz 0 to -40 dBm	URV5	
4	Oscilloscope	100 MHz with 10:1 divider probe		
5	Termination	SMB female, 50 Ω		

7.3 Troubleshooting

Prerequisite:

The error is assumed to occur only with digital bandwidths ≤1 kHz.

The short calibration for RBW = 2 kHz must be performed with the status "passed" and without "check" in the case of the absolute level error.

In the following, a description will be given of how an error can be clearly located on the DIGITAL IF module. The module is to be replaced then.

Module replacement

- Adjustment of the new module in the instrument is not required.
- In order to ensure proper functioning, it is recommended to perform a short calibration with RBW <1kHz [→CAL SHORT in the CAL menu].
  Besides, with the FFT option installed (baseband input), it is recommended to perform a simple function test of the baseband input in several measurement ranges using an AF generator.

Important note: Even though the module works properly again after repair, it can only be used with restrictions. Calibration data that cannot be regenerated may then be out of tolerance so that data integrity is not even ensured by a calibration. This applies in particular to repair work on the STEP GAIN or A/D converter. The level measuring accuracy can be checked according to section 7.4.3.

7.3.1 Self-test

8 analog self-test voltages can be measured and 8 status bits read on the module. Fatal errors such as open circuit in the signal path or total failure of a component (operating voltage, oscillator) can thus be found quickly.

Make sure that a 21.4-MHz signal with -20 dBm is applied to the IF input (X183). The 20-Mhz system clock TTL signal must be applied to input X186.
The signals can also be applied using a signal generator and a function generator (TTL output).

Channel	Test signal	Nominal value	Condition
0	ANALOG_GND Analog ground = reference potential	0 ±10 mV	none
1	+5VA Reg. Supply A/D converter	+5 V ±0.2 V	none

2	-5VA Reg Supply A/D convertr	-5 V ±0.2 V	none
3	VCXO 21375 Crystal oscillator for LO	+2 to +3.5 V	none
4	VCXO 25600 Crystal oscillator for A/D converter	+2 to +3.5 V	none
5	reserved		
6	Level ADC Input	1.7 V to 2.1 V	ZERO SPAN, RBW <1 kHz and signal at reference level
7	DIGITAL_GND Digital ground	0±200m V	none

The test signals can be individually polled by means of a service function:

X = channel number

SERVICE FUNCTION
2.23.1.X

Status bit	Monitoring function	Meaning	Condition
#0 LSB	Overloading of baseband input [OPTION]	0 = o.k. 1 = overloaded	none
#1	Overloading of A/D converter	0 = o.k. 1 = overloaded	none
#2	PLL for 4th LO (Local Oscillator)	0 = o.k. (locked) 1 = unlocked	System clock 20 MHz at X186
#3	PLL for ADC clock (A/D converter)	0 = o.k. (locked) 1 = unlocked	System clock 20 MHz at X186
#4	Level of 4th LO (Local Oscillator)	0 = o.k. 1 = Level too small	RBW ≤1 kHz cut in
#5	reserved		
#6	reserved		
#7 MSB	reserved		

The status byte can be polled by means of a service function:.

SERVICE FUNCTION
2.23.2

The readout is in the following format:

X MSB	X	X	X	X	X	X	X LSB

In the case of an error-free function, the status byte contains only "0"

0 MSB	0	0	0	0	0	0	0 LSB

7.3.2 Calibration

Only useful in the case of proper functioning of the digital filters and level error.

For the DIGITAL IF module, a short calibration with any bandwidth <1 kHz [→CAL SHORT in the CAL menu] is sufficient. The absolute gain is calibrated.
If the error message "Calibration Failed" appears after calibration, a short calibration with RBW 2 kHz should be performed at any case to exclude that there has already been an error in preceding modules. The calibration result [→CAL RESULTS in the CAL secondary menu] is given below "Calibration of Digital IF".
The absolute level error before calibration is indicated for the complete instrument in conjunction with the DIGITAL IF module. In addition, a status message passed, check or failed is output.

The status "check" is no error, but indicates that a relatively large deviation is involved and the adjustment range is almost exhausted. The level error is compensated for by the CALAMP2 (calibration amplifier) on the IF FILTER module. The "check" message appears if the reserve of the CALAMP 2 is less than 1.5 dB.

Replacement of the module is not necessary, however, it is recommended in particular if the "check" message already appears at normal ambient temperatures (18 to 28°C).

The message "failed" appears if the deviation lies outside the adjustment range.

7.3.3 No Display or no Resolution Filter can be Detected

a) If, on booting of the instrument, there is an error message saying that the DSP cannot be booted, there is an error in the Host Interface (interface of the DSP to the level transputer), or the DSP receives no reset from the serial interface (serial interface to level transputer), or the DSP receives no clock (20-MHz TTL signal at input X186 present?), or the DSP core itself is faulty. The module is to be replaced then.

b) DSP is successfully booted, however no filter is indicated:

- Noise display (if necessary, set range >100 dB): probably open-circuit in the signal path, see 7.3.4 b).

- no noise display (only horizontal smooth line or no display at all):
No data or no useful data are transferred to the DSP on the DETECTOR BOARD. Error in the SSI interface (DSP) or DSP receives no useful data from A/D converter. The module is to be replaced.

7.3.4 Level Error

a) In the case of smaller level errors, a short calibration with RBW <1 kHz should be started (see 7.3.2). If the error is still there after calibration without error message see 7.3.4.1

b) In the case of a large level error (>8dB), a calibration does not make sense. In this case, the interface IF input should be checked first.

Set Zero Span and RBW <1kHz and check gain from the RF input of the instrument to the IF output of the IF FILTER. (e.g. use signal generator and power meter)
Normal setting: Mixer Level -30dBm, RF-ATT ≥10dB

Reference level	RF-ATT	Gain nominal value RF→ IF (X163 IF-FILTER)
-20 to -30 dBm	10 to 60 dB	0 to -50dB
-20dBm	10 dB	0 dB
-20 to -50 dBm	10dB	0 to +30dB
<-50 dBm	10 dB	30 dB

If there is no level error yet, measure voltage at the ADC input in a self-test.
If a signal equal to the reference level set is applied to the RF input, the test voltage must be 1.7 to 2.1 V (only with Zero Span).
Important: check Step Gain with 0, 10, 20 dB. To this end, set RF-ATT 10 dB, Reference Level 0, -10, -20 dBm.

SERVICE FUNCTION
2.23.1.6

If this voltage is applied, the anti-aliasing filter or the A/D converter is faulty, replace module.

If the voltage is not applied, either an amplifier (Step Gain) or the frequency conversion is faulty. LO level can be checked (in the case of an error, status bit = 1):

SERVICE FUNCTION
2.23.2

X MSB	X	X	0	X	X	X	X LSB

Replace module.

7.3.4.1 Level Error Depending on the Set Reference Level

There might be an error in the DIGITAL IF STEP GAIN, or the calibration data are faulty.

Note: The calibration is only made with 0dB STEP GAIN.

Check as follows:
Set RBW ≤1 kHz digital, RF-ATT 10dB. Connect signal generator to RF input. Set same level as reference level of FSE on signal generator.
Set reference level 0dBm, -10 dBm, -20 dBm.

The relative level error (referred to indication with 0dBm) for all reference level settings must be <0.2dB plus error of level divider from signal generator.

In the case of an error replace the IDIGITAL IF.

7.3.4.2 Level Error Relative to Reference Level

With constant reference level, the indication error depends on the signal level.
Error in A/D converter or shift register (e.g. high linearity error or bit error)

Replace DIGITAL IF module.

7.3.5 Too High Inherent Noise Display

A distinction is to be made between
a) absolute level error
b) dynamic range of A/D converter
c) amplifier noise
d) discrete interfering signal

a) Check level display with signal generator up to 10 dB above noise display. In the case of error see 7.3.4.

b) Disconnect IF input from IF FILTER and terminate with 50Ω (X183).
Check whether the dynamic range of the A/D converter is sufficient with 0dB STEP GAIN (RF-ATT 0dB, Reference Level -10 dBm) with the bandwidth RBW 1kHz digital, VBW 10Hz:
Noise display at least 100 dB below reference level (≤-110dBm)

c) Disconnect IF input from IF FILTER and terminate with 50Ω (X183)
Check noise display with 20 dB STEP GAIN (RF-ATT 0dB, reference level -30 dBm) with the bandwidth RBW 1 kHz digital, VBW 10Hz:
Cut in Noise Marker, readout ≤-152 dBm/Hz.

d) An amplifier might oscillate in the DIGTAL IF. This may cause the error to occur only sporadically or depending on the temperature. However, this can only be determined with open module. Use oscilloscope and 10:1 divider to measure at test points X17, X20, X21.

If the noise data are observed, the DIGITAL IF module is okay: → Check RF MODULE , 2nd IF CONVERTER and IF FILTER.

7.3.6 Error in IF Overload Display

a) No IF overload display in spite of overload of more than 8.5dB above reference level

→ Overload detector on DIGITAL IF faulty

Important: This is only true for digital bandwidths ≤1 kHz and Mixer Level ≤-20 dBm, because, with a higher mixer level, the overload display of the IF FILTER is activated first.

b) IF overload display with level < reference level

Make sure that the overload is not caused by the 1st LO, to this end set start frequency >10 kHz.
Set high IF gain (reference level -50 dBm), digital bandwidth ≤1 kHz.
If the error still occurs: → Overload detector on DIGITAL IF faulty
If the error disappears: → check IF FILTER

c) Permanent IF overload display even without input signal (1st LO not visible either)

IF OVR line is inhibited by a module.

Switch off instrument, remove DIGITAL IF module, switch instrument on again.
If the IF overload display has disappeared, the DIGITAL IF module is faulty, otherwise check IF FILTER, 2nd IF CONVERTER.

7.4 Testing the Specifications

In the following, a description is given of how to check the module for functioning and data integrity. In general, this is only required following repair or if an error cannot be found otherwise.
If there is an error in the instrument, proceed according to section 7.3 in any case!

All analog data of the module can be checked irrespective of the corresponding data of the complete instrument. The instrument only serves for setting the function and the parameters on the module and for indicating the digital measured values.
The digital section (A/D converter, DSP with interface) is automatically checked with all functions.

7.4.1 System Clock

The module must receive and pass on the system clock!
This is assumed for all subsequent tests!

Check clock input (X186): 20-MHz TTL signal (coming from FRACSYN module)
Check clock output (X185): 20-MHz TTL signal (must be routed to DETECTOR module)

7.4.2 Internal Clock Generation and Local Oscillator

Setting on the FSE
RBW 100 Hz

There must not be any LO_Level or LO_UNLOCK error message.
Detailed checking is possible by means of the self-test (see 7.3.1).

SERVICE FUNCTION
2.23.2

X MSB	X	X	0	0	0	X	X LSB

7.4.3 Level Measuring Accuracy (IF Amplifier)

Test setup

Signal generator → X 183 (Remove cable to IF FILTER)

Setting on the FSE
Center 120MHz, ZERO SPAN, RF-ATT 0dB, Reference Level -30dBm, RBW 100Hz
Marker

Absolute gain error with reference level

Setting on the signal generator: 21.4 MHz, -20 dBm
Nominal indication of marker: -30 dBm ±2.5 dB

Relative gain error of STEP GAIN

The high accuracy is required because the STEP GAIN is not calibrated. Take into account the tolerance of the level divider in the signal generator!

Reference Level Setting on the FSE (RF ATT = 0dB)	this results in the following DIGITAL IF STEP GAIN setting	Signal generator 21.4MHz level	Marker indication
-30 dBm	20 dB	-20 dBm	-30 dBm ±2,5dB Store indication as reference value (Delta Marker + Reference Fixed)
-20 dBm	10 dB	-10 dBm	Delta = +10 ±0.2 dB
-10 dBm	0 dB	0 dBm	Delta = +20 ±0.2dB

7.4.4 Overload Detector

Test setup

Signal generator → X 183 (Remove cable to IF FILTER)
Use digital voltmeter, oscilloscope or logic probe to measure at X180.A20.

Setting on the FSE
Center 120MHz, ZERO SPAN, RF-ATT 0dB, reference level -30dBm, RBW 1kHz, Marker

Signal generator 21.4MHz Level	Action	Logik level at X180.A20
Starting with -13 dBm, set level such that the marker indication is -23 dBm (7dB above reference level)	Interrupt Reset	High
Increase level such that marker indication is -21.5 dBm (8.5 dB above reference level)	Interrupt Reset	Low

Interrupt Reset:
Shortly connect X160.A24 to ground or call respective service function:

= Interrupt Reset

```
SERVICE FUNCTION
     2.0.1
```

Check by means of selftest: ADC level detector must signal "overload".

```
SERVICE FUNCTION
     2.23.2
```

X MSB	X	X	X	X	X	1	X LSB

7.4.5 PLL Monitoring

Test setup
Use digital voltmeter, oscilloscope or logic probe to measure at X180.A22.

Action	Logic level at X180.A22
Interrupt Reset	High
Remove cable from X186 (system clock) Interrupt Reset	Low

Interrupt Reset:
Shortly connect X160.A24 to ground or call respective service function:

= Interrupt Reset

```
SERVICE FUNCTION
     2.0.1
```

Check by means of selftest: Both PLLs must signal "unlocked".

SERVICE FUNCTION 2.23.2

X MSB	X	X	X	1	1	X	X LSB

7.4.6 LO Level Monitoring

Test setup
Use digital voltmeter, oscilloscope or logic probe to measure at X180.A23.

Action	Logic level at X180.A23
Set RBW 100 Hz on FSE Interrupt Reset	High
Set RBW 2 kHz on FSE Interrupt Reset	Low

Interrupt Reset:
Shortly connect X160.A24 to ground or call respective service function:

= Interrupt Reset

SERVICE FUNCTION 2.0.1

Note: With analog bandwidths, the 4th LO is swutched off.

Check by means of selftest: The LO level monitoring must signal "low level"

SERVICE FUNCTION 2.23.2

X MSB	X	X	1	X	X	X	X LSB

7.4.7 Resolution Filters (RBW)

Instead of all digital resolution filters, the 1-kHz filter is to be checked, since this is most influenced by the analog preliminary filter (2 kHz). For this purpose, the instrument must function properly, since testing by means of a network analyzer as with analog filters is not possible.

Setting on the FSE
It is recommended to start CAL RBW (in the CAL menu), since the 2-kHz filter must be calibrated.
Then select "INPUT CAL" in the service menu.
Center Frequency 120 MHz, RBW 1kHz digital (submenu) , SPAN 10 kHz, Reference Level -40dBm
The filter parameters can be measured using the marker functions of the FSE.

The shape factor 3 dB : 60 dB of the filter is < 1 : 6
Center frequency error < 135 Hz
3-dB bandwidth 1 kHz ±100 Hz

7.4.8 Noise Display

Test Setup

50Ω termination → X 183 (Remove cable to IF FILTER)

Setting on the FSE
Center 120 MHz, RF-ATT 0 dB, Reference Level -30 dBm, SPAN = 1 kHz, VBW = 10 Hz,
RBW = 100 Hz

Noise display (noise marker) < -157 dBm/Hz

Note: The noise display is exclusively determined by the A/D converter if the analog section is error-free.

7.5 Final Testing

Set bandwidth ≤1 kHz digital and start short calibration [CAL SHORT in the CAL menu], in the case of "failed" see troubleshooting section 7.3.
Search CAL RESULTS for the status "check", in the case of "check" see section 7.3.2.

If the option FFT input is installed, perform function test with various reference level settings using an AF generator.
For detailed testing of the FFT input see service description of the FFT input option.

7.6 External Interfaces

Signal name	D	T	Value range	Pin	Remark
READY	E	D	TTL	A1	Low = Initialization finished (Power Up)
GND_A	B	V	0 V	A2, B2,C2	Analog ground
GND_A	B	V	0V	A3, B3, C3	Analog ground
GND_D	B	V	0 V	A4, B4, C4	Digital ground
GND_D	B	V	0V	A5, B5, C5	Digital ground
+5V_D	E	V	5.00 to 5.25 V	A6, B6, C6	5 V digital
PTP-CLK	E	D	TTL	A7	Interface to level transputer; clock
PTP-DAT	E	D	TTL	C7	* data
PTP-STR_A	E	D	TTL	A8	* address strobe
PTP-DATR	A	D	TTL	C8	* read data
PTP-CLKR	A	D	TTL	A9	* read clock
PTP-STR_D	E	D	TTL	C9	* data strobe
EXT_DSP0	A	D	TTL	B13	DSP Host Request
DSP0_SC1		D	TTL	B15	Ser. DSP interface SCI
DSP0_SCK	B	D	TTL	B16	Ser. DSP interface SCI
DSP0_SC0		D	TTL	B17	Ser. DSP interface SCI
DSP0_SRD	A	D	TTL	B18	Ser. DSP interface SCI
DSP0_SC2		D	TTL	B19	Ser. DSP interface SCI
IF_OVR	A	D	TTL open collector	A20	Low = IF overloaded, bus line, Here: if the ADC is overloaded

LO_unlock	A	D	TTL open collector	A22	Low = Synthesizer or PLL unlocked, bus line
LO_level	A	D	TTL open collector	A23	Low = LO level too small; bus line

Entry in column D (Direction): A = Output, E = Input, B = Bidirectional
Entry in column T (Type) : A = Analog, D = Digital, V = Supply

Signalname	D	T	Value range	Pin	Remark
INTRES	E	D	TTL, open collektor	A24	Reset line for Interrupt (reset error message)
P_SDA	B	D	TTL 100 kHz	C24	I^2C-bus level transputer
ADCMUX	A	A	-5 to +5V	A25	Meas. channel for self-test
DSP0_STD	E	D	TTL	B25	Ser. DSP interface SCI
P_SCL	E	D	TTL 100 kHz	C25	I^2C-bus level transputer
DSP0_SCLK	B	D	TTL	B26	Ser. DSP interface SSI
DSP0_TXD	E	D	TTL	B27	Ser. DSP interfaceSSI
DSP0_RXD	A	D	TTL	B28	Ser. DSP interface SSI
-15V	E	V	-15 V ± 0.1 V	A29,B29,C29	-15 V operating voltage
+15V	E	V	+15V ± 0.1V	A30,B30,C30	+15V operating voltage
+5V_A	E	V	5.5V ± 0.05V	A31,B31,C31	5 V analog
GND_A	B	V	0V	A32,B32,C32	analog ground
3.IF	E	A	21.4 MHz	X183	IF input, SMB plug
FFT_IN	E	A	DC-50 kHz, ±10 V peak	X184	Baseband input, SMB plug
REF20M_OUT	A	D	20 MHz, TTL	X185	System clock output, SMB plug
REF20M_IN	E	D	20 MHZ, TTL	X186	System clock output, SMB plug

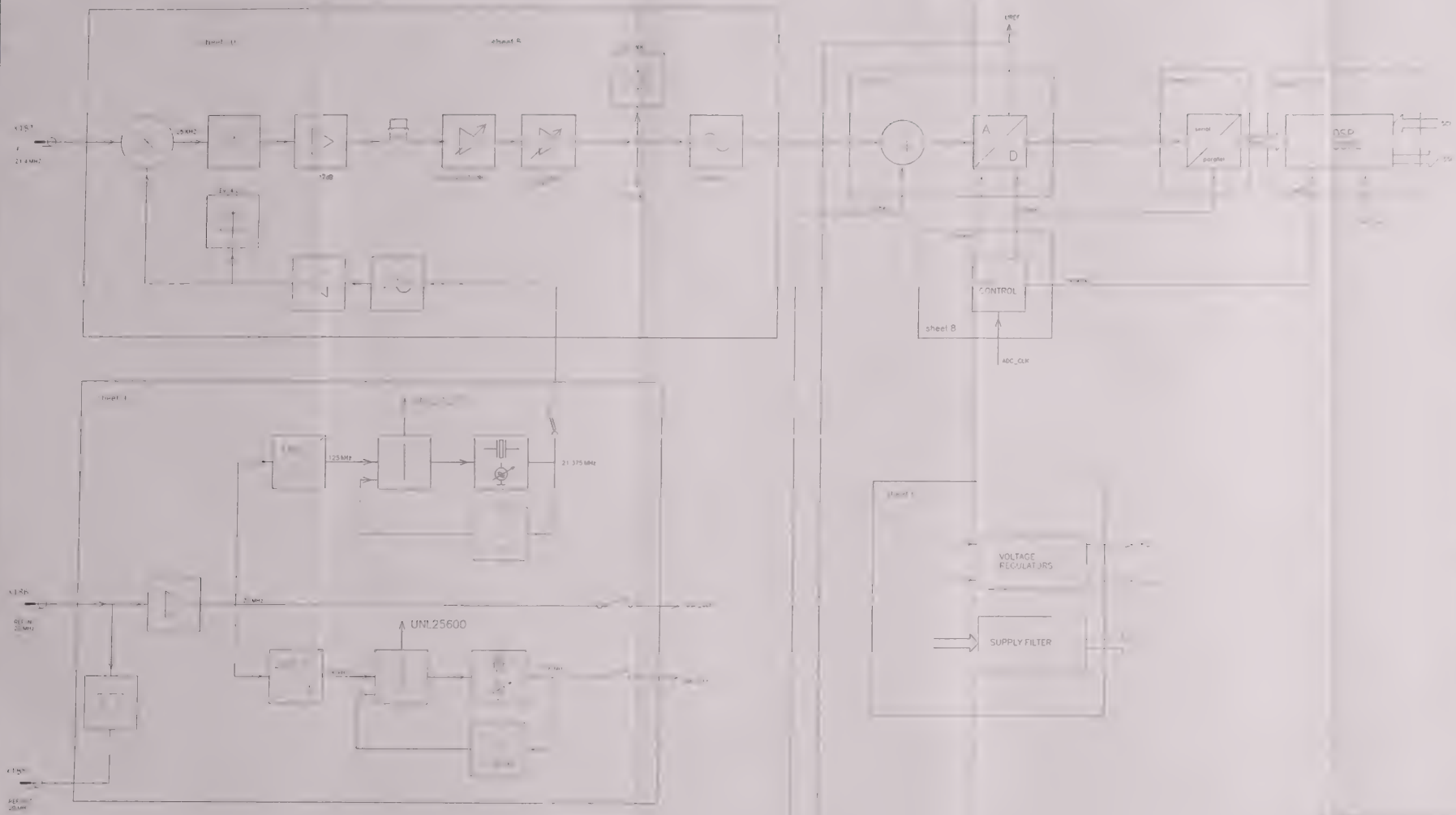
Entry in column D (Dirction): A = Output, E = Input, B = Bidirectional
Entry in column T (Type) : A = Analog, D = Digital, V = Supply

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit



VAR 05 = Grundausfuehrung / Basic Model

					NORM		
					FLOTT 99-11-25	SCHOETTL	TOP/TOP 1
					ROHDE&SCHWARZ	ZEICHN.-NR 1066.0511.01 S	BLATT-NR 1
AEND IND	AENDERUNGS-MITTEILUNG	DATUM	NAME		ZUGERAET FSEA	REG.V 1065.6000	ERSTE Z 1065.6000.00

BENENNUNG

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Detektor Board

1065.8019.02/03/04

1080.4756.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung 7-1

7.2 Meßgeräte und Hilfsmittel 7-2

7.3 Fehlersuche 7-3

7.3.1 Selbsttest 7-3

7.3.2 Fehler der Pegelanzeige 7-4

7.3.3 Fehler in der Funktion FREQUENCY COUNTER 7-4

7.3.4 Fehler in der Funktion Trigger 7-4

7.3.5 Fehler beim Starten der Baugruppe 7-5

7.3.5.1 Fehler beim Transputer Download 7-5
7.3.5.2 Fehler beim LCA Download 7-5
7.3.5.3 Fehler beim DSP Download 7-5
7.3.5.4 Fehler bei der seriellen Schnittstelle 7-5

7.4 Prüfen der Eigenschaften 7-6

7.4.1 Test des Signalpfades 7-6

7.4.2 Test der Detektoren 7-7

7.5 Externe Schnittstellen 7-8

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

Auf der Baugruppe Detektor-Board befindet sich der AD-Wandler zur Aufnahme von analogen Meßwerten. Nach dem Wandler folgt ein Korrekturspeicher, in dem die Kennlinie des Logarithmierers linearisiert wird. Wahlweise kann in diesem Korrekturspeicher eine Delogarithmierung zur linearen Darstellung der Messwerte durchgeführt werden. Die Videofilterung der korrigierten Messwerte wird in einem Gate-Array durchgeführt, darauf folgt die digitale Auswahl der Detektoren (Detektor-LCA: Samples, Spitzenwert, Mittelwert, RMS). Auf der Baugruppe befindet sich auch die Triggerung des Sweepablaufes auf interne und externe Triggerereignisse (Trigger-LCA). Bei schneller Meßwertaufnahme (20 MHz) erfolgt die Speicherung der Werte im Meß-RAM (128k*16bit) zur späteren Off-Line-Auswertung im Transputer (FAST RAM). Die Diagnose/Selbsttest-Auswertung für die verschiedene Analogbaugruppen erfolgt durch den Selbsttest-AD-Wandler. Die Ansteuerung der Analogbaugruppen im Signalpfad übernimmt der serielle GeräteBus-Master.

Die Baugruppe Detektor dient der Aufnahme von analogen Meßwerten, der Umwandlung in digitale Daten, sowie deren Auswertung. Daraus abgeleitet wird die Steuerung der Messzyklen im Spektrum-Analysator.

Die Baugruppe Detektor hat folgende Aufgaben :

- A/D-Wandlung des logarithmierten ZF-Signales (ADC)
- Linearitätskorrektor des analogen Logarithmierers (und wahlweise: Delogarithmierung) (COR RAM)
- Videofilterung (Noise-Filter-Gate-Array und DSP)
- Detektion (Detektor-Gate Array: Samples, Spitzenwert, Mittelwert, RMS)
- Triggerung auf interne und externe Triggerereignisse (Trigger-LCA)
- schnelle Meßwertaufnahme (20 MHz) und Speicherung im MeßRAM (128k*16bit) zur späteren Off-Line-Auswertung im Transputer (FAST RAM)
- Diagnose/Selbsttest-Auswertung für verschiedene Analogbaugruppen
- serieller GeräteBus-Master für verschiedene Analogbaugruppen

Die Baugruppe enthält als Aufsteckmodule:

- **DRAM-Transputer-Modul** zur Steuerung der komplexen Meßvorgänge (Pegeltransputer).

- **DSP Modul (DSP_0)** zur Videofilterung mit einer Filtereckfrequenz < 30 kHz und ggf. der Kommandierung bzw. Datentransfer mit weiteren DSP-Baugruppen ohne direkte Transputer-Verbindung (Dig. IF, IQ Demodulator)

- **optional** ein weiteres **DSP Modul (DSP_1)** zur **Quasi-Peak Detektion** und **IQ-Demodulation**. Die Software muß aus den im EEPROM gespeicherten Daten, bzw in der Initalisierung erkennen, ob diese Option gesteckt ist und die entsprechenden Folgerungen ziehen (z.B. Initialisierung, Schalten der Signalpfade, Events, Selbsttest).

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter	1 mV...100 V 0,1 mA...1 A	UDS5	349.1510.02	
2	Oszilloskop	100 MHz mit 10:1 Tastteiler			
3	Meßsender	21,4 MHz, 0 dBm	SMHU	835.8011	

7.3 Fehlersuche

Mit Hilfe der folgenden Beschreibung kann ein Fehler auf der Baugruppe DETECTOR eindeutig lokalisiert werden. Die Baugruppe ist im Fehlerfall auszutauschen.

Baugruppentausch

- Ein Abgleich der Baugruppe im Gerät ist nicht erforderlich.
- Nach dem Tausch muß der automatische Selbsttest fehlerfrei durchlaufen. Anschließend ist eine Totalkalibrierung durchzuführen.

7.3.1 Selbsttest

Auf der Baugruppe können Selbsttestspannungen gemessen werden. Diese Spannungen werden im automatischen Selbsttest bei bestimmten Geräteeinstellungen gemessen und geprüft, ob sie in einem vorgegebenen Toleranzfenster liegen.

Hinweis: *Voraussetzung für den automatisch ablaufenden Selbsttest dieser Baugruppe ist die einwandfreie Funktion Baugruppen FRAC SYN, RF-Converter, 2ndIF-Converter und IF-Filter und des Digitalteils. Der automatische Test des Gesamtgerätes wird zur Vermeidung unzutreffender Fehlermeldungen grundsätzlich nach Erkennen der ersten Toleranzüberschreitung abgebrochen. Zur weiteren Fehlereingrenzung auch mit Hilfe von extern eingespeisten Signalen, können die Testfunktionen im Menü Board Test manuell aufgerufen werden.*

1. **Test GNDA**	Interner Meßeingang 2	Soll:	0 V	Toleranz:	+/- 10 mV
2. **Test +5 VA**	Interner Meßeingang 0	Soll:	+2.75 V	Toleranz:	+/- 80 mV
3. **Test -5 VA**	Interner Meßeingang 1	Soll:	-2.5 V	Toleranz:	+/- 150 mV
1. **PLL DSP0**	Interner Meßeingang 4	Soll:	> 2.3 V		
2. **PLL DSP1**	Interner Meßeingang 5	Soll:	> 2.3 V	**Test nur durchführen, falls Quasipeak-Option oder IQ-Demodulator installiert ist !**	

7.3.2 Fehler der Pegelanzeige

Zeigt das Gerät kein oder ein falsches Videosignal auf dem Bilschirm an, so ist das Eingangssignal am Detektor-Board zu prüfen:

Einstellungen am Gerät: Center 120 MHz, Span 0 Hz, Ref.LEV -20 dBm
Sender mit 120 MHz, -20 dBm einspeisen

Messung des Eingangssignals an X191:1V DC

Senderpegel in 10dB-Schritten bis -100 dB verringern, die Gleichspannung muss sich mit 90 mV pro 10dB-Schritt verändern.

7.3.3 Fehler in der Funktion FREQUENCY COUNTER

Zeigt der Frequenzzähler keinen oder einen falschen Wert an, dann sollte zuerst der 21,4-MHz-Eingang X194 überprüft werden.

Einstellungen am Gerät: Center 120 MHz, Span 0 Hz, Kalibriersignal einschalten
Messung des Eingangssignals an X194:21,4MHz, TTL-Pegel

7.3.4 Fehler in der Funktion Trigger

Funktion LINETRIGGER:

Eingang X190 A14 prüfen: 50Hz-Rechtecksignal mit TTL-Pegel

Funktion RF-TRIGGER:

Einstellungen am Gerät: Center 120 MHz, Span 0 Hz, RF-ATT 0 dB
Sender mit 120 MHz, 0 dBm, 100%AM 1 kHz einspeisen

Eingang X190 C11 prüfen: 1kHz-Rechtecksignal mit TTL-Pegel

Funktion ext. TRIGGER:

Eingang X198 prüfen: Signal von der Rückwandbuchse EXT TRIG GATE

7.3.5 Fehler beim Starten der Baugruppe

7.3.5.1 Fehler beim Transputer Download

Tritt beim Download ein Fehler auf, sollte zuerst der 20-MHz-Referenzeingang X196 überprüft werden, da aus diesem Signal der Takt für den Pegel-Transputer abgeleitet wird. Das 20-MHz-Signal muß nach dem Einschalten des Geräts sofort vorhanden sein, nur dann liefert das Testprogramm GR_CHECK.EXE (siehe Serviceunterlagen GRAPHICS) für die beiden Transputer im Analogteil aussagekräftige Ergebnisse.

7.3.5.2 Fehler beim LCA Download

Falls beim LCA Download die Fehlermeldung *Download DETECT.BIN Failed* auftritt, sollte die Datei DETECT.BIN auf der Festplatte überprüft werden. Ist trotz korrekter Datei kein Download möglich liegt ein Fehler im Detector-Transputer oder LCA vor.

7.3.5.3 Fehler beim DSP Download

Falls beim DSP Download die Fehlermeldung *Download BASIS.DLF Failed, Download DSPVIDEO.DLF Failed oder Download FIRVIDEO.DLF Failed* auftritt, sollten die Dateien auf der Festplatte überprüft werden. Ist trotz korrekter Datei kein Download möglich, liegt ein Fehler im Detector-DSP vor.

7.3.5.4 Fehler bei der seriellen Schnittstelle

Lassen sich die Baugruppen, die durch den Pegel-Transputer angesteuert werden (IF-Filter, Eichleitung, Dig. IF), nicht mehr oder nicht richtig ansprechen, kann dies auf einen Fehler der seriellen Schnittstelle deuten. In der Liste Hardware Options im Info-Menü sind die vom Gerät erkannten Baugruppen aufgeführt. Fehlt eine Baugruppe, so liegt mit großer Wahrscheinlichkeit ein Fehler auf dieser Baugruppe vor. Fehlen alle Baugruppen, oder die Baugruppe DETECTOR, so liegt ein Defekt auf dem DETECTOR vor, oder die Schnittstelle wird durch eine andere Baugruppe blockiert. Durch herausziehen einzelner Baugruppen kann der Fehler weiter eingekreist werden.

Achtung: *Die Baugruppen FRAC SYN und DETECTOR, sowie die Verbindung der 20-MHz-Referenz müssen im Gerät verbleiben!*

7.4 Prüfen der Eigenschaften

7.4.1 Test des Signalpfades

1. Referenzpegel 0 dBm mit Videofilter 1 MHz

Einstellung:	Center 120 MHz	Span 0 Hz	Cal-Quelle **0 dBm**	Sweeptime 20 ms
	Detector auf Sample	RBW 1 MHz	VBW 1 MHz	RF-Atten 0 dB

Daraus folgt: **1V DC** am LOG_VIDEO_Input des Detector Boards

Bauteilblöcke im Signalpfad:
DC-Shifter/Verstärker des Video Signals
AD-Wandler
Corr-Ram
Noise-Filter
Detector Gate Array

Beteiligte Bauteilblöcke zur Ablaufsteuerung: Trigger LCA, Transputer Modul

Sollergebnis: Alle 500 Meßwerte müssen innerhalb Referenzpegel **0 dBm** +/- 4 db liegen.

2. Pegel -40 dBm mit Videofilter 1 MHz

Einstellung:	Center 120 MHz	Span 0 Hz	Cal-Quelle **-40 dBm**	Sweeptime 20 ms
	Detector auf Sample	RBW 1 MHz	VBW 1 MHz	RF-Atten 0 dB

Daraus folgt: **0,6V DC** am LOG_VIDEO_Input des Detector Boards

Bauteilblöcke im Signalpfad:
DC-Shifter/Verstärker des Video Signals
AD-Wandler
Corr-Ram
Noise-Filter
Detector Gate Array

Beteiligte Bauteilblöcke zurAblaufsteuerung: Trigger LCA, Transputer Modul

Sollergebnis: Alle 500 Meßwerte müssen innerhalb Sollpegel **-40 dBm** +/- 4 db liegen.

3. Pegel -40 dBm mit Videofilter 1 MHz über Meß-RAM erfassen

Einstellung:	Center 120 MHz	Span 0 Hz	Cal-Quelle -40 dBm	Sweeptime **100 µs**
	Detector auf Sample	RBW 1 MHz	VBW 1 MHz	RF-Atten 0 dB

Daraus folgt: 0,6 V DC am LOG_VIDEO_Input des Detector Boards und Aufzeichnung ins Meß-RAM

Bauteilblöcke im Signalpfad:
DC-Shifter/Verstärker des Video Signals
AD-Wandler
Corr-Ram
Noise-Filter
Detector Gate Array
Fast RAM

Beteiligte Bauteilblöcke zur Ablaufsteuerung: Trigger LCA, Transputer Modul

Sollergebnis: Alle 500 Meßwerte müssen innerhalb Sollpegel -40dBm +/- 4 db liegen.

4. Pegel -40 dBm mit Videofilter 10 KHz

Einstellung:	Center 120 MHz	Span 0 Hz	Cal-Quelle -40 dBm	Sweeptime **0.1 s**
	Detector auf Sample	RBW 1 MHz	VBW **10 KHz**	RF-Atten 0 dB

Daraus folgt: 0.6 V DC am LOG_VIDEO_Input des Detector Boards und Videofilter mit DSPA

Bauteilblöcke im Signalpfad:
- DC-Shifter/Verstärker des Video Signals
- AD-Wandler
- Corr-Ram
- Noise-Filter
- **DSP-Modul A**
- Detector Gate Array

Beteiligte Bauteilblöcke zur Ablaufsteuerung:
- Trigger LCA
- Transputer Modul

Sollergebnis: Alle 500 Meßwerte müssen innerhalb Sollpegel -40 dBm +/- 4 dB liegen.

7.4.2 Test der Detektoren

1. Peak-Detektoren und Mittelwertbildung

Einstellung:	Center 120 MHz	Span 0 Hz	Cal-Quelle -40 dBm	Sweeptime **20 ms**
	Detector auf **Auto**	RBW 1 MHz	VBW **1 MHz**	RF-Atten **30 dB**
	REF-Level -30 dBm	Trace 1 **Max Hold**		
		Trace 2 **Average**		
		Trace 3 **Min Hold**		

Die Mittelung sollte über 10 Sweeps erfolgen.

Betroffene Bauteilblöcke : Detector Gate Array

Sollergebnis: Die Pegel des Trace 1 (Max Hold) müssen über dem des Trace 2 (Average Sample) und dieser wiederum über dem Trace 3 (Min Hold). Der Abstand liegt jeweils in der Größenordnung von 1dB, wichtig ist jedoch nur, daß Abstände vorliegen.

7.5 Externe Schnittstellen

Pin	Name	Eingang/ Ausgang	Wertebereich	Signalbeschreibung
B3	DET_DIS	E	TTL	Detector disable
A5,B5,C5	GND_D	B	0 V	Masse digital
A6,B6,C6	+5 V_D	E	5 V +- 0,05 V	5 V digital
A7	PTP-CLK		TTL	Schnittstelle zum Pegel-Transputer
B7	LINK_F>P	E	TTL	Link vom FTP
C7	PTP-DAT	A	TTL	Schnittstelle zum Pegel-Transputer
A8	PTP-STR_A	A	TTL	Schnittstelle zum Pegel-Transputer
B8	LINK_P>F	A	TTL	Link zum FTP
C8	PTP-DATR		TTL	Schnittstelle zum Pegel-Transputer
A9	PTP-CLKR		TTL	Schnittstelle zum Pegel-Transputer
B9	LINK_P>G	A	TTL	Link zum GTP
C9	PTP-STR_D	A	TTL	Schnittstelle zum Pegel-Transputer
A10	TV_SYNC	E	TTL	BAS Eingang
B10	LINK_G>P	E	TTL	Link vom GTP
C10	SYNC0	B	TTL	Synchr. mit IQ
A11	SYNC1	B	TTL	Synchr. mit IQ
B11	LINK_P>F	A	TTL	Link zum FTP
C11	SYNC2	B	TTL	Synchr. mit IQ
A12	SYNC3	B	TTL	Synchr. mit IQ
B12	LINK_F>P	E	TTL	Link vom FTP
C12	Det1	?	TTL	
A13	EXT_DSP_CTRL0	A	TTL	reserviert ext DSP Ctrl
B13	LINK_P>A	A	TTL	Link zum Adapt.

C13	Det2	?	TTL	
A14	LINE_TRG	E	TTL	Triggereingang für LineTrigger vom Netzteil
B14	LINK_A>P	E	TTL	Link vom Adapt.
C14	Det3			
A15	DSP0_SC1	A	TTL	reserviert (Reset für D IF DSP)
B15	DET_HOLD	E	TTL	Meßwert halten
C15	DSP0_STD	A	TTL	SCI Schnittstelle für DigIF DSP
A16	DSP0_SCK	A	TTL	SCI Schnittstelle für DigIF DSP
B16	DET_MEM	E	TTL	Meßwert lesen
C16	SWP_END_IQ	E	TTL	Eventrequest v. IQ
A17	DSP0_SC0	E	TTL	SCI Schnittstelle für DigIF DSP
B17	DET_RST	E	TTL	Meßwertübern., Detektor Reset
C17	DSP0_SCLK	E	TTL	SSI Schnittstelle für DigIF DSP
A18	DSP0_SRD	E	TTL	SCI Schnittstelle für DigIF DSP
B18	SWEEP_HOLD\	A	TTL, open collector	Sweep anhalten
C18	DSP0_TXD	E	TTL	SSI Schnittstelle für DigIF DSP
A19	DSP0_SC2		TTL	
B19	ERROR1	A	TTL, open collector	
C19	DSP0_RXD	E	TTL	SSI Schnittstelle für DigIF DSP
A20	IF_OVR		TTL open collector	IF-Overload
C20	RF_OVR		TTL open collector	HF-Overload
A21	IF_OVR-10		TTL open collector	IF-Overload-10 dB
B21				
C21	RF_OVR-10		TTL open collector	HF-Overload-10 dB
A22	LO_UNLOCK		TTL open collector	Synthesizer ausgerastet

B22	SWP_LED	A		Sweep-Anzeige
A23	LO_LEVEL		TTL open collector	LO-Pegel zu klein
B23	DSP0_STD		TTL	
A24	INTRES	A	TTL	Rücksetzleitung Fehlermeldung
B24	ANALYSE	E	TTL	TP-Analyse-Flag
C24	P_SDA	B	TTL open collector	I2C-Daten
A25	STEST		-5...+5 V	Meßkanal
C25	P_SCL	A	TTL open collector	I2C-Clock
A26	TEST_GND		0V	Bezug STEST
A27	SYSRST	E	TTL	Poweron-Reset
C28	+28 V	E	28 V +- 1 V	
A29,B29,C29	-15 VA	E	-15 V +- 0.1 V	
A30,B30,C30	+15 VA	E	+15 V +- 0,1 V	
A31,B31,C31	+5 VA	E	5,5 V +- 0,05 V	
A32, B32, C32	GNDA	B	0 V	
X191		E	0...1 V an 50 Ω	log Video Inp 0...1 V an 50 Ω
X192		A	0...1 V an 50 Ω	log Video Outp
X194	PFC_INP	E	0...1 V	Eingang für Frequenzzähler
X195	REF_OUT	A	TTL	REF 20 MHz-Ausgang
X196	REF_20M	E	TTL	REF 20 MHz
X197	REF_IQ	E	TTL	Ref von IQ
X198	EXT_TRG	E	-5 V ... +5 V	ext. TRG/Gate Eingang

ROHDE&SCHWARZ

SERVICE DOCUMENTS
Detektor Board

1065.8019.02/03/04

1080.4756.02

Contents

7 Testing the Module 7-1

7.1 Function Description 7-1

7.2 Measuring Instruments and Auxiliary Equipment 7-2

7.3 Troubleshooting 7-3

7.3.1 Selftest 7-3

7.3.2 Error in the Level Display 7-4

7.3.3 Error in the FREQUENCY COUNTER Function 7-4

7.3.4 Error in the Trigger Function 7-4

7.3.5 Error when Starting the Module 7-5

7.3.5.1 Error in theTransputer Download 7-5

7.3.5.2 Error in the LCA Download 7-5

7.3.5.3 Error in the DSP Download 7-5

7.3.5.4 Error in the Serial Interface 7-5

7.4 Testing the Specifications 7-6

7.4.1 Testing the Signal Path 7-6

7.4.2 Testing the Detectors 7-7

7.5 External Interfaces 7-8

7 Testing the Module

7.1 Function Description

The Detector Board accommodates the A/D converter for recording analog measured values. The converter is followed by a correction memory, where the characteristic of the log module is linearized. As an option, delogarithmizing for linear display of the measured values can be performed in the correction memory. Video filtering of the corrected measured values is performed in a gate array, which is followed by the digital selection of the detectors (Detector LCA: samples, peak value, average value, RMS). The module also accommodates the triggering of the sweep on internal and external trigger events (trigger LCA). In the case of fast recording of measured values (20 MHz) the values are stored in the measuring RAM (128k*16bit) for later off-line evaluation in the transputer (FAST RAM). The diagnosis/ selftest evaluation for the various analog modules is made by the selftest A/D converter. The analog modules in the signal path are controlled by the serial instrument bus master.

The detector board is used for recording analog measured values, conversion into digital data and their evaluation. The control of the measurement cycles in the spectrum analyzer is derived from this.

The detector board serves the following purposes:

- A/D conversion of the logarithmic IF signal (ADC)
- Linearity correction of the analog log module (and optional delogarithmizing) (COR RAM)
- Video filtering (noise filter gate array and DSP)
- Detection (Detector gate array: Samples, peak value, average value, RMS)
- Triggering on internal and external trigger events (trigger LCA)
- fast recording of measrured values (20 MHz) and storage in the measuing RAM (128k*16bit) for later off-line evaluation in the transputer (FAST RAM)
- Diagnosis/selftest evaluation for various analog modules
- serial instrument bus master for various analog modules

The detector board includes the following plug-in modules:

- **DRAM transputer module** for control of the complex measurement procedures (level transputer).
- **DSP module (DSP_0)** for video filtering with a filter cutoff frequency < 30 kHz and control or data transfer with further DSP modules without direct transputer connection (dig. IF, IQ demodulator)
- a further **optional DSP module (DSP_1)** for **quasi-peak detection** and **IQ demodulation.** From the data stored in the EEPROM or during initialization, the software must determine whether this option is plugged in and take the resulting actions (e.g. initialization, switching the signal paths, events, selftest)

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of Instrument	Specifications	Appropriate R&S device	Order No.	Use
1	Digital multimeter	1 mV to 100 V 0.1 mA to 1 A	UDS5	349.1510.02	
2	Oscilloscope	100 MHz with 10:1 probe divider			
3	Signal generator	21.4 MHz, 0 dBm	SMHU	835.8011	

7.3 Troubleshooting

Using the following description, an error on the DETECTOR board can be clearly located. In the case of an error, the module is to be replaced..

Module replacement

- Adjustment of the module inside the instrument is not necessary.
- The automatic selftest must run without errors after module replacement. A total calibration is to be performed subsequently.

7.3.1 Selftest

Selftest voltages can be measured on the module. These voltages are measued in the automatic selftest with certain instrument settings and checked to determine whether they lie inside a given tolerance window.

Note: *Proper functioning of the modules FRAC SYN, RF Converter, 2nd IF Converter and IF filter and the digital unit. is a prerequisite for running the automatic selftest of the detector board. The automatic testing of the complete instrument is always aborted after the tolerance has been exceeded for the first time to avoid irrelevant error messages. For further fault location also with the aid of externally applied signals, the test functions can be called up manually in the Board Test menu.*

1. **Test GNDA**	Internal test input 2	Nominal value: 0 V	Tolerance:	+/- 10 mV
2. **Test +5VA**	Internal test input 0	Nominal value: +2.75 V	Tolerance	+/- 80 mV
3. **Test -5VA**	Internal test input 1	Nominal value: -2.5 V	Tolerance:	+/- 150 mV
1. **PLL DSP0**	Internal test input 4	Nominal value: > 2.3 V		
2. **PLL DSP1**	Internal test input 5	Nominal value: > 2.3 V	**Perform test only if quasi-peak option or IQ demodulator is installed!**	

7.3.2 Error in the Level Display

If the instrument shows a faulty video signal or none at all on the screen, check the input signal on the detector board:

Instrument settings: Center 120 MHz, Span 0 Hz, Ref.LEV -20d Bm
Apply transmit signal with 120 MHz, -20 dBm

Measurement of input signal at X191: 1V DC

Reduce transmitter level in 10-dB steps down to -100dB, the DC voltage must vary by 90mV with each 10-dB step.

7.3.3 Error in the FREQUENCY COUNTER Function

If the frequency counter displays a faulty value or none at all, first check the 21.4-MH input X194.

Instrument settings: Center 120 MHz, Span 0 Hz, cut in calibration signal
Measurement of input signal at X194: 21.4MHz, TTL level

7.3.4 Error in the Trigger Function

Function LINETRIGGER:

Check input X190 A14: 50-Hz squarewave signal with TTL level

Function RF-TRIGGER:

Instrument settings: Center 120MHz, Span 0Hz, RF-ATT 0dB
Apply transmit signal with 120MHz, 0dBm, 100%AM 1kHz
Check input X190 C11: 1-kHz squarewave signal with TTL level

Function ext. TRIGGER:
Check input X198: Signal from rear-panel socket EXT TRIG GATE

7.3.5 Error when Starting the Module

7.3.5.1 Error in the Transputer Download

If an error occurs during the download, first check the 20-MHz reference input X196, since the clock for the level transputer is derived from this signal. The 20-MHz signal must be immediately available after switching on of the instrument in order for the test program GR_CHECK.EXE (see service documents GRAPHICS) to provide useful results for the two transputers in the analog unit.

7.3.5.2 Error in the LCA Download

If the error message *Download DETECT.BIN Failed* occurs in the DSP download, the file DETECT.BIN on the hard disk should be checked. If no download is possible although the file is correct, there is an error in the detector transputer or LCA.

7.3.5.3 Error in the DSP Download

If the error message *Download BASIS.DLF Failed, Download DSPVIDEO.DLF Failed or Download FIRVIDEO.DLF Failed* occurs during the DSP download, the files on the hard disk should be checked. If no download is possible although the files are correct, there is a fault in the detector DSP.

7.3.5.4 Error in the Serial Interface

If the modules controlled by the level transputer (IF filter, attenuator, digital IF) can no longer be correctly addressed, this may indicate an error in the serial interface. The list Hardware Options in the info menu contains the modules identified by the instrument. If a module is missing, there is probably an error on this module. If all modules or the DETECTOR board are missing, there is a fault on the DETECTOR, or the interface is inhibited by another module. The fault can be further located by withdrawing individual modules.

Note: *The modules FRAC SYN and DETECTOR as well as the connection of the 20-MHz reference must remain inside the instrument!*

7.4 Testing the Specifications

7.4.1 Testing the Signal Path

1. Reference Level 0 dBm with video filter 1MHz

Setting:	Center 120 MHz	Span 0 Hz	Cal source **0 dBm**	Sweep time 20 ms
	Detector to Sample	RBW 1MHz	VBW 1MHz	RF-Atten 0 dB

This results in: **1V DC** at LOG_VIDEO_Input of detector board

Component blocks in signal path:
DC shifter/amplifier of video signal
AD converter
Corr Ram
Noise filter
Detector gate array

Components involved in sequence control: Trigger LCA, transputer module

Nom. result: All 500 measued values must lie within reference level **0dBm** +/- 4 dB.

2. Level -40 dBm with video filter 1MHz

Setting :	Center 120 MHz	Span 0 Hz	Cal-Quelle **-40 dBm**	Sweep time 20 ms
	Detector to Sample	RBW 1 MHz	VBW 1 MHz	RF-Atten 0 dB

This results in: **0.6V DC** at LOG_VIDEO_Input of detector board

Component blocks in signal path:
DC shifter/amplifier of video signal
A/D converter
Corr-Ram
Noise-Filter
Detector Gate Array

Component blocks involved in sequence control: Trigger LCA, transputer module

Nom. result: All 500 measured values must lie within nom. level **-40dBm** +/- 4 dB.

3. Record level -40 dBm with video filter 1MHz in measuring RAM

Setting:	Center 120 MHz	Span 0 Hz	Calsource -40 dBm	Sweep time **100 µs**
	Detector to Sample	RBW 1MHz	VBW 1 MHz	RF-Atten 0 dB

This results in: 0.6V DC at LOG_VIDEO_Input of detector board and recording in measuring RAM

Component blocks in signal path:
DC shifter/amplifier of video signal
A/D converter
Corr-Ram
Noise-Filter
Detector Gate Array
Fast RAM

Component blocks involved in sequence control: Trigger LCA, transputer module

Nom. result: All 500 measured values must lie within nominal level -40dBm +/- 4 dB.

4. Level -40 dBm with video filter 10 KHz

Setting: Center 120 MHz Span 0 Hz Cal source -40 dBm Sweep time **0.1 s**
Detector to Sample RBW 1MHz VBW **10 KHz** RF-Atten 0 dB

This results in: 0.6V DC at LOG_VIDEO_Input of detector board and video filter with DSPA

Component blocks in signal path: DC shifter/amplifier of video signal
A/D converter
Corr Ram
Noise filter
SP-Module A
Detector gate array

Component blocks involved in sequence control Trigger LCA
transputer module

Nominal result: All 500 measured values must lie within nominal level -40 dBm +/- 4 dB.

7.4.2 Testing of Detectors

1. **Peak detectors and average-value generation**

Setting: Center 120 MHz Span 0 Hz Cal source -40 dBm Sweep time **20 ms**
Detector to **Auto** RBW 1MHz VBW **1 MHz** RF-Atten **30 dB**

REF-Level -30 dBm Trace 1 **Max Hold**
Trace 2 **Average**
Trace 3 **Min Hold**

Averaging is to take place over 10 sweeps.

Component blocks involved : Detector Gate Array

Nominal result: The levels of trace 1 (Max Hold) must lie above that of trace 2 (Average Sample), which in turn must lie above that of trace 3 (Min Hold). The interval is about 1 dB in each case, but the important thing is that there are intervals at all.

7.5 External Interfaces

Pin	Name	Input/ Output	Value range	Signal description
B3	DET_DIS	E	TTL	Detector disable
A5,B5,C5	GND_D	B	0V	Ground digital
A6,B6,C6	+5V_D	E	5V +- 0.05 V	5 V digital
A7	PTP-CLK		TTL	Interface to level transputer
B7	LINK_F>P	E	TTL	Link from FTP
C7	PTP-DAT	A	TTL	Interface to level transputer
A8	PTP-STR_A	A	TTL	Interface to level transputer
B8	LINK_P>F	A	TTL	Link to FTP
C8	PTP-DATR		TTL	Interface to level transputer
A9	PTP-CLKR		TTL	Interface to level transputer
B9	LINK_P>G	A	TTL	Link to GTP
C9	PTP-STR_D	A	TTL	Interface to level transputer
A10	TV_SYNC	E	TTL	CVS input
B10	LINK_G>P	E	TTL	Link from GTP
C10	SYNC0	B	TTL	Synchr. with IQ
A11	SYNC1	B	TTL	Synchr. with IQ
B11	LINK_P>F	A	TTL	Link to FTP
C11	SYNC2	B	TTL	Synchr. with IQ
A12	SYNC3	B	TTL	Synchr. mit IQ
B12	LINK_F>P	E	TTL	Link from FTP
C12	Det1	?	TTL	
A13	EXT_DSP_CTRL0	A	TTL	reserved ext DSP Ctrl
B13	LINK_P>A	A	TTL	Link to Adapt.
C13	Det2	?	TTL	
A14	LINE_TRG	E	TTL	Tigger input for LineTrigger from power supply
B14	LINK_A>P	E	TTL	Link from Adapt.

C14	Det3			
A15	DSP0_SC1	A	TTL	reserved (Reset for D IF DSP)
B15	DET_HOLD	E	TTL	Hold measured value
C15	DSP0_STD	A	TTL	SCI interface for DigIF DSP
A16	DSP0_SCK	A	TTL	SCI interface for DigIF DSP
B16	DET_MEM	E	TTL	Read measured value
C16	SWP_END_IQ	E	TTL	Event request from IQ
A17	DSP0_SC0	E	TTL	SCI interface for DigIF DSP
B17	DET_RST	E	TTL	Store meas. value., Detector Reset
C17	DSP0_SCLK	E	TTL	SSI interface for DigIF DSP
A18	DSP0_SRD	E	TTL	SCI interface for DigIF DSP
B18	SWEEP_HOLD\	A	TTL, open collector	Stop sweep
C18	DSP0_TXD	E	TTL	SSI interface for DigIF DSP
A19	DSP0_SC2		TTL	
B19	ERROR1	A	TTL, open collector	
C19	DSP0_RXD	E	TTL	SSI interface for DigIF DSP
A20	IF_OVR		TTL open collector	IF-Overload
C20	RF_OVR		TTL open collector	RF-Overload
A21	IF_OVR-10		TTL open collector	IF-Overload-10dB
B21				
C21	RF_OVR-10		TTL open collector	RF-Overload-10dB
A22	LO_UNLOCK		TTL open collector	Synthesizer unlocked
B22	SWP_LED	A		Sweep-display
A23	LO_LEVEL		TTL open collector	LO level too small
B23	DSP0_STD		TTL	
A24	INTRES	A	TTL	Reset line Error message
B24	ANALYSE	E	TTL	TP analysis flag
C24	P_SDA	B	TTL open collector	I2C data
A25	STEST		-5 to +5 V	Test channel

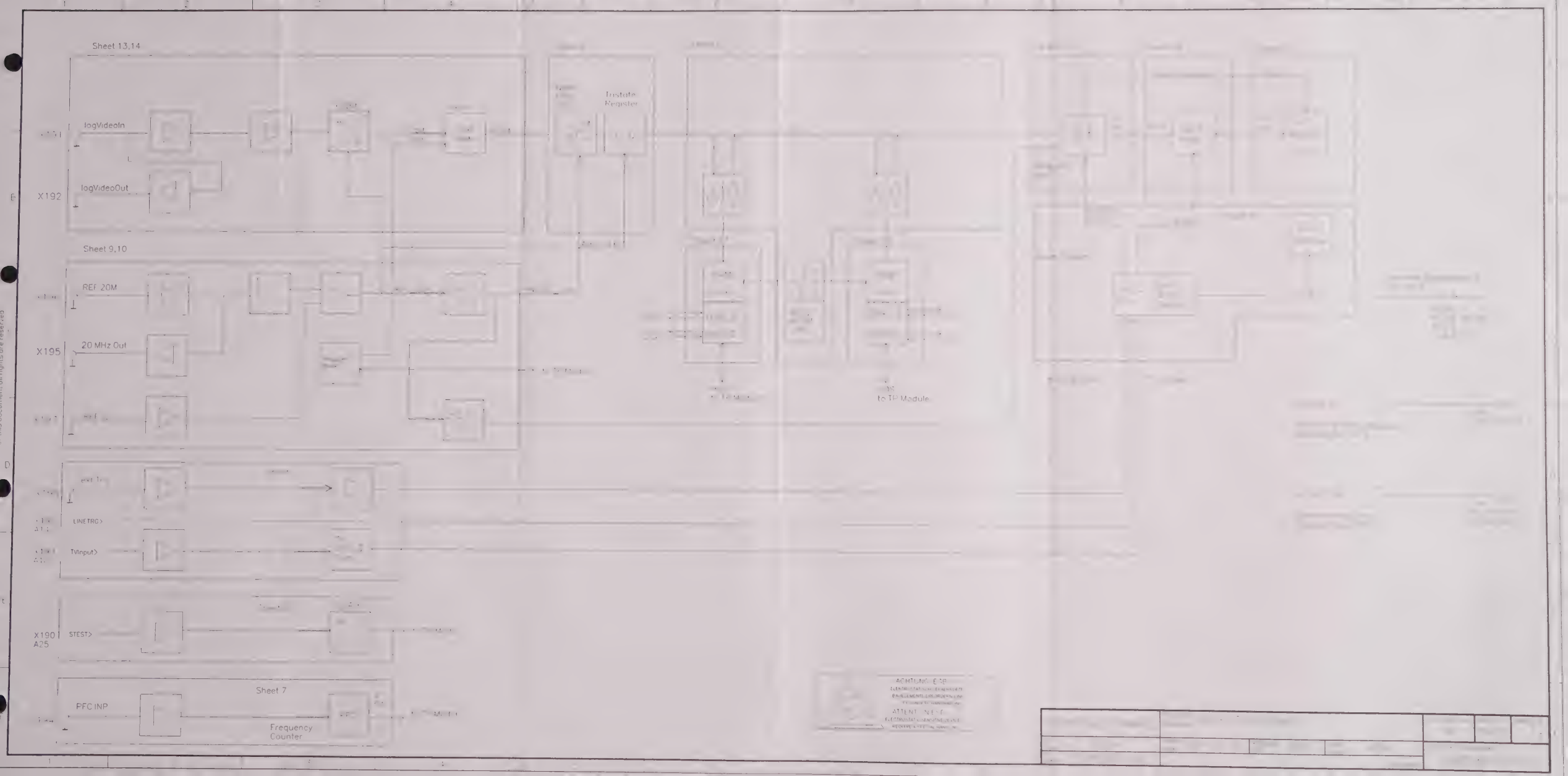
C25	P_SCL	A	TTL open collector	I2C Clock
A26	TEST_GND		0 V	Reference STEST
A27	SYSRST	E	TTL	Power-on reset
C28	+28V	E	28 V +- 1 V	
A29,B29,C29	-15VA	E	-15 V +- 0.1 V	
A30,B30,C30	+15VA	E	+15 V +- 0.1 V	
A31,B31,C31	+5VA	E	5.5 V +- 0.05 V	
A32,B32,C32	GNDA	B	0 V	
X191		E	0 to V into 50 Ω	log Video Inp 0 to 1 V into 50 Ω
X192		A	0 to 1 V into 50 Ω	log Video Outp
X194	PFC_INP	E	0 to 1 V	Input for frequency counter
X195	REF_OUT	A	TTL	REF 20 MHz output
X196	REF_20M	E	TTL	REF 20 MHz
X197	REF_IQ	E	TTL	Ref from IQ
X198	EXT_TRG	E	-5 V to +5 V	ext TRG/Gate input

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit


Sheet 13,14
logVideoIn
X192
logVideoOut
Tristate Register
Sheet 9,10
REF 20M
X195
20 MHz Out
LINETRG>
TVInput>
X190
A25
STEST>
Sheet 7
PFC INP
Frequency Counter
to TP Module

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
FRAC SYN

1065.7512.02/03

1065.7812.02

Inhaltsverzeichnis

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung 7.1
7.1.1 Funktion im Gerät 7.1
7.1.1.1 Beschreibung des Blockschaltbilds 7.1
7.2 Meßgeräte und Hilfsmittel 7.2
7.3 Fehlersuche 7.3
7.3.1 Selbsttest 7.3
7.3.2 Fehler im FTP 7.5
7.3.2.1 Fehler beim Transputer Download 7.5
7.3.2.2 Fehler beim LCA Download 7.5
7.3.2.3 Fehler bei der seriellen Schnittstelle 7.5
7.3.3 Fehler in der Referenzfrequenzaufbereitung 7.5
7.3.3.1 Absolute Frequenzgenauigkeit 7.5
7.3.3.2 Fehler bei 120-MHz-Referenz 7.6
7.3.3.3 Fehler beim Referenzausgang 7.6
7.3.4 Fehler im Cal.-Generator 7.6
7.3.5 Fehler in der YIG-Regelschleife 7.6
7.3.5.1 Fehler im Sweepsynthesizer 7.7
7.3.5.2 Fehler in der YIG-PLL 7.7
7.4 Prüfen der Eigenschaften 7.8
7.4.1 Referenzfrequenz 7.8
7.4.1.1 Interne Referenz 7.8
7.4.1.1.1 Betrieb ohne OCXO 7.8
7.4.1.1.2 Betrieb mit OCXO 7.8
7.4.1.2 Externe Referenz 7.9
7.4.2 Cal.-Generator 7.9
7.4.3 Sweep Synthesizer 7.9
7.4.4 YIG Regelschleife 7.10
7.4.4.1 Überprüfung des Phasendetektors 7.10
7.4.4.2 Überprüfung der Grobabstimmung 7.10
7.4.4.3 Überprüfung des Sweepausgangs 7.10
7.5 Externe Schnittstellen 7.11

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

7.1.1 Funktion im Gerät

Die Baugruppe FRAC SYN enthält die Referenzfrequenzaufbereitung für das Gerät, den Frequenz-Transputer zur Steuerung aller frequenzabhängigen Baugruppeneinstellungen, eine Kalibriersignalquelle zur Gerätekalibrierung, den Sweepsynthesizer sowie eine Phasenregelschleife für die YIG-Synchronisation.

7.1.1.1 Beschreibung des Blockschaltbilds

Referenzfrequenzaufbereitung

Ein Quarzoszillator liefert das 120-MHz-Referenzsignal. Durch Frequenzteiler werden die Frequenzen 60, 30, 20 und 10 MHz erzeugt, welche auf der Baugruppe selbst, bzw. im Gerät verwendet werden.
Der 120-MHz-Quarzoszillator ist auf einen frequenzstabilen Referenzozillator (TCXO bzw. OCXO) mit Option FSE-B4 synchronisiert. Bei der Einstellung externe Referenz kann der 120-MHz-Oszillator mit Hilfe eines programmierbaren Teilers auf Frequenzen von 1...16 MHz (in 1-MHz-Schritten) synchronisiert werden. Bei interner Referenz liefert die Baugruppe ein 10-MHz-Signal zur Rückwandbuchse.

Frequenz-Transputer (FTP)

Der Transputer auf der Baugruppe FRAC SYN, im folgenden Frequenz-Transputer genannt, erhält über den Pegel-Transputer vom Graphik-Transputer die aktuelle Sweepeinstellung. Hieraus berechnet der Frequenz-Transputer die notwendigen Synthesizereinstellungen. Über einen Parallel-Bus werden die während des Sweeps notwendigen Einstellungen durchgeführt. Dabei werden neben der Ansteuerung des Sweepsynthesizers mehrere D/A-Wandler während des Sweeps parallel programmiert. Diese Wandler liefern Steuerspannungen für eine frequenzabhängige Pegelkorrektur, die Grobabstimmung des YIG-Oszillators und die Ansteuerung des Sweepausgangs. Für Optionen wie Tracking-Generator und Preselektor sind auf der Baugruppe weitere D/A-Wandler vorhanden.
Für die Ansteuerung der zeitunkritischen Einstellungen steht dem Frequenz-Transputer ein serieller Bus zur Verfügung.

Kalibriersignalquelle

Mit Hilfe einer Pegelregelung wird das 120-MHz-Signal auf einen konstanten Pegel geregelt. Über schaltbare Dämpfungsglieder steht ein Kalibriersignal mit 0 bzw. -40 dBm zur Verfügung.

Sweepsynthesizer

Der Sweepsynthesizer liefert ein Signal zwischen 475 MHz und 700 MHz, das mit sehr kleiner Schrittweite einstellbar ist (< 0.1 mHz). Diese Frequenzauflösung wird durch einen Synthesizer, der nach dem Fractional N Verfahren arbeitet, erreicht. Dabei wird ein VCO über einen programierbaren Teiler mit Hilfe einer PLL auf die 20-MHz-Referenz synchronisiert. Durch Umschalten zwischen verschiedenen Teilungsfaktoren erhält man einen mittleren Teilungsfaktor, der einem gebrochenen Teilungsfaktor entspricht. Die Teilersteurung erfolgt durch ein Gate Array, das nur bei einer Neueinstellung der Frequenz programmiert werden muß.

YIG-Regelschleife

Aus dem ZF-Signal des YIG-Samplers und dem internen 30- bzw. 60-MHz-Referenz-Signal wird ein Korrektursignal für die YIG-Feinabstimmung gewonnen. Dazu befinden sich auf der Baugruppe ein Phasendetektor und ein Regelverstärker mit Schleifenfilter mit umschaltbarer Regelverstärkung. Bei Betrieb mit der Option LOW PHASE NOISE wird das durch 16 geteilte Signal des Sweepsynthesizer als Referenz verwendet. Der entsprechende Teiler befindet sich auf der Baugruppe LOW PHASE NOISE.

7.2 Meßgeräte und Hilfsmittel

Tabelle 7-1 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter	1 mV...100 V 0,1 mA...1 A	UDS5	349.1510.02	
2	Frequenzzähler	Genauigkeit $>1*10^{-8}$			
3	Meßsender	100 kHz...3500 MHz	SMHU	835.8011	
4	Spektrumanalysator	100 kHz...1000 MHz	FSA	804.8010.55	
5	Leistungsmesser	100 kHz...3500 MHz	URV5 NRV-Z5	349.8012.02 823.3218.03	
6	Oszilloskop	100 MHz, 10:1 Tastkopf			

7.3 Fehlersuche

Mit Hilfe der folgenden Beschreibung kann ein Fehler auf der Baugruppe FRAC SYN eindeutig lokalisiert werden. Die Baugruppe ist im Fehlerfall auszutauschen.

Baugruppentausch

- Bei Tausch der Baugruppe sollte die Genauigkeit der internen Referenzfrequenz und der Pegel der Kalibriersignalquelle überprüft werden. Gegebenenfalls ist ein Abgleich nach Kap. 7.4 im Gerät durchzuführen.
- Nach dem Tausch muß der automatische Selbsttest fehlerfrei durchlaufen.

7.3.1 Selbsttest

Auf der Baugruppe können 14 Selbsttestspannungen gemessen werden. Diese Spannungen werden im automatischen Selbsttest bei bestimmten Geräteeinstellungen gemessen und geprüft, ob sie in einem vorgegebenen Toleranzfenster liegen.

Hinweis: *Voraussetzung für den automatisch ablaufenden Selbsttest dieser Baugruppe ist die einwandfreie Funktion des Frequenz-Transputers, der Baugruppe DETECTOR und des Digitalteils. Der automatische Test des Gesamtgerätes wird bei der ersten Toleranzüberschreitung abgebrochen, um unzutreffende Fehlermeldungen zu vermeiden.*

Die gültige Grundeinstellung für die Baugruppe FRAC SYN wird automatisch eingestellt. Am Analysatordisplay erscheinen die gemessene Selbsttestspannung und die zulässigen Toleranzgrenzen.

Grundeinstellung:	Center:	0 Hz
	Span:	Zero

Tabelle 7-2 Testpunkte

Testpunkt	Bedeutung	Bemerkung
0	Cal.-Generator, Regelspannung	Cal.-Generator einschalten
1	Cal.-Generator, Detektorspannung	Cal.-Generator einschalten
2	Abstimmspannung der 120-MHz-PLL	
3	Pegel des 120-MHz-Ausgangs	
4	Pegel der 30-MHz-Referenz	Nur im Single Loop Betrieb
5	Pegel des 20-MHz-Ausgangs	
6	Referenzpegel	Nur bei TXCO oder externer Referenz
7	Pegel des 10-MHz-Referenzausgangs	Nur bei Betrieb mit interner Referenz
8	Abstimmspannung des TCXO/OCXO	
9	OCXO Pegel	Nur bei Betrieb mit Option FSE-B4
10	Abstimmspannung des Sweepsynthesizers	
11	Ausgangspegel des Sweepsynthesizers	
12	Pegel des ZF-Signals	ZF aus dem YIG Sampler
13	Regelspannung der Hauptschleife	FM Coil

Eine Einzelabfrage der Testsignale ist per Servicefunktion möglich:

X = Nummer des Testpunkts

```
SERVICE FUNCTION
    2.10.1.X
```

Weitere Hinweise auf die Funktion der Baugruppe liefert das Statusregister:

Tabelle 7-3 Bedeutung der Statusbits

Statusbit	Überwachungsfunktion	Bedeutung	Bedingung
#0	PLL des Sweepsynthesizers	1: Sweepsynthesizer unlocked	
#1	120-MHz-PLL	1: Referenzoszillator unlocked	
#2	reserviert		
#3	YIG-Regleschleife	1: Hauptschleife unlocked	
#4	Optionserkennung OCXO	1: OCXO ist vorhanden	Option FSE-B4 vorhanden
#5	OCXO, Ofentemperatur	0: Ofen kalt 1: Ofen hat Betriebstemperatur	Option FSE-B4 vorhanden
#6	LCA-Status	0: Programmierung fehlerhaft 1: Programmierung fertig	
#7	Frequenzablage des YIG-Oszillators	0: Ablage > 0 1: Ablage <0	

Die Abfrage des Statusbytes erfolgt durch eine Servicefunktion.

```
SERVICE FUNCTION
    2.10.2
```

Die Anzeige erfolgt in der Form:

MSB							LSB
X	X	X	X	X	X	X	X

7.3.2 Fehler im FTP

7.3.2.1 Fehler beim Transputer Download

Tritt beim Download ein Fehler auf, sollte zuerst der 20-MHz-Referenzausgang X145 überprüft werden, da aus diesem Signal der Takt für den Pegel- und Frequenz-Transputer abgeleitet wird. Das 20-MHz-Signal muß nach dem Einschalten des Geräts sofort vorhanden sein, nur dann liefert das Testprogramm GR_CHECK.EXE (siehe Serviceunterlagen GRAPHICS) für die beiden Transputer im Analogteil aussagekräftige Ergebnisse.

7.3.2.2 Fehler beim LCA Download

Falls beim LCA Download die Fehlermeldung *Download FRAMCON.BIN Failed* auftritt, sollte die Datei FRAMCON.BIN auf der Festplatte überprüft werden. Ist trotz korrekter Datei kein Download möglich liegt ein Fehler im Frequenz-Transputer oder LCA vor.

7.3.2.3 Fehler bei der seriellen Schnittstelle

Lassen sich die Baugruppen die durch den Frequenz-Transputer angesteuert werden nicht mehr oder nicht richtig ansprechen, kann dies auf einen Fehler der seriellen Schnittstelle hindeuten. In der Liste Hardware Options im Info-Menü sind die vom Gerät erkannten Baugruppen aufgeführt. Fehlt eine Baugruppe, so liegt mit großer Wahrscheinlichkeit ein Fehler auf dieser Baugruppe vor. Fehlen alle Baugruppen oder die Baugruppe FRAC SYN, so liegt ein Defekt auf dem FRAC SYN vor, oder die Schnittstelle wird durch eine andere Baugruppe blockiert. Durch Herausziehen einzelner Baugruppen kann der Fehler weiter eingekreist werden.

Achtung: *Die Baugruppen FRAC SYN und DETECTOR sowie die Verbindung der 20-MHz-Referenz müssen im Gerät verbleiben!*

7.3.3 Fehler in der Referenzfrequenzaufbereitung

Folgende Symptome können auf einen Fehler in der Referenzfrequenzaufbereitung hinweisen:

- Fehler beim Transputer Download der Baugruppen FRAC SYN und DETECTOR (siehe 7.3.2.1).
- Fehlermeldung *FRAC SYN 120 MHz*
- Fehlermeldung *Synthesizer Unlock*.

Bei Fehlermeldung *Synthesizer Unlock* kann durch Auslesen des Statusregisters festgestellt werden, ob und durch welche Regelschleife auf der Baugruppe FRAC SYN diese Meldung verursacht wurde.

7.3.3.1 Absolute Frequenzgenauigkeit

Fehlermeldung FRAC SYN 120 MHz bzw. Synthesizer Unlock, Statusbit #1=1 oder mangelhafte Genauigkeit bei Marker Count.

a) Gerät wird mit interner Referenz betrieben:

- Option B-4 nicht vorhanden: Mit Hilfe von Testpunkt 6 den Referenzpegel prüfen.

- Fehler: TCXO auf der Baugruppe FRAC SYN fehlerhaft.

- Option B-4 vorhanden: Mit Hilfe von Testpunkt 9 den Referenzpegel prüfen.

- Fehler: Spannung an X140-C23 messen: 12 V ± 0,5 V
falls Spannung falsch, Spannungsregler auf FRAC SYN defekt,
sonst OCXO-Pegel an X148 überprüfen → LOW PHASE NOISE X128.

Ist der Referenzpegel in Ordnung, Frequenz mit Frequenzzähler am Rückwandausgang überprüfen und falls notwendig Abgleich lt. Kap. 7.4.1 durchführen.
Läßt sich der Fehler durch einen Neuabgleich nicht beheben, liegt ein Defekt in der 120-MHz-PLL vor.

a) Gerät wird mit externer Referenz betrieben:

- Fehlermeldung Synthesizer Unlock: Externes Referenzsignal und Einstellung am FSE überprüfen. Tritt die Fehlermeldung immer noch auf, Referenzpegel mit Hilfe von Testpunkt 6 überprüfen. Im Fehlerfall liegt ein Defekt im ext. Referenzteiler vor. Überprüfung lt. Kap. 7.4.1.2.

7.3.3.2 Fehler bei 120-MHz-Referenz

Signal an X144 überprüfen. → Ausgangsverstärker defekt.
Folgefehler: 2. und 3. LO nicht synchron.

7.3.3.3 Fehler beim Referenzausgang

Referenzausgang an der Rückwand prüfen. → Ausgangsverstärker oder Umschaltung defekt.

7.3.4 Fehler im Cal.-Generator

Falls eine Kalibrierung nicht möglich ist, bzw. ein absoluter Pegelfehler nach der Kalibrierung auftritt, kann dies auf einen Fehler im Cal.-Generator deuten.

- Fehlermeldung *FRAC SYN CAL Signal* Pegel an X146 überprüfen (siehe 7.4.2).
bzw. Pegelregelung fehlerhaft. (siehe 7.4.2).

7.3.5 Fehler in der YIG-Regelschleife

Fehler in der YIG-Regelschleife können auch durch fehlerhafte Schaltungsteile der Baugruppe RF MODULE, bzw. LOW PHASE NOISE (nur bei Mod. 30 oder Option B-4) verursacht werden. Deshalb sollte zuerst die Funktion des Sweepsynthesizers auf der Baugruppe FRAC SYN überprüft werden.

7.3.5.1 Fehler im Sweepsynthesizer

Fehlermeldung Synthesizer Unlock (Statusbit #0=1):

- Fehlermeldung *FRAC SYN Interpol.-Synthesizer*

  Center 0 Hz: Pegel an X142 prüfen.
  Sollwert: FSEA: 485 MHz
  FSEx: 500 MHz,
  10...14 dBm
  Im Fehlerfall liegt ein Defekt im VCO bzw. Ausgangsverstärker vor.

  Frequenz an X142 prüfen. Falls der VCO nicht gerastet ist liegt ein Defekt in der PLL vor, sonst Fehler im VCO.

  Center FSEA: 1798 MHz/FSEx: 2558
  Pegel an X142 prüfen.
  Sollwert: FSEA: 685,5 MHz
  FSEx: 659,9 MHz,
  10...14 dBm
  Im Fehlerfall liegt ein Defekt im VCO bzw. Ausgangsverstärker vor.

  Frequenz an X142 prüfen. Falls der VCO nicht gerastet ist, liegt ein Defekt in der PLL vor, sonst Fehler im VCO.

Arbeitet der Synthesizer im statischen Betrieb fehlerfrei, Sweepfunktion lt. 7.4.3 prüfen.

7.3.5.2 Fehler in der YIG-PLL

Fehlermeldung Synthesizer Unlock (Statusbit #3=1).

- Fehlermeldung *FRAC SYN 30/60 MHz REF*: Fehler in der Referenzfrequenzaufbereitung. Interne 30- / 60-MHz-Referenz fehlerhaft.

- Fehlermeldung *RF Module YIG Sampler:* prüfen. ZF-Pegel an X143 zu gering.→ RF MODULE X134 Falls der ZF-Pegel in Ordnung ist, liegt ein Fehler im ZF-Verstärker vor.

Tritt bei statischem Betrieb kein Fehler auf, sollte der dynamische YIG-Abgleich überprüft werden.
→ RF MODULE

7.4 Prüfen der Eigenschaften

Die Prüfung der Eigenschaften erfolgt im Gerät.

7.4.1 Referenzfrequenz

7.4.1.1 Interne Referenz

Prüfung und Abgleich der internen Referenzfrequenz erfolgt nach einer Einlaufzeit von mindestens 30 Minuten.

Meßaufbau: - FSE auf interne Referenz stellen.
- Pegel an der Buchse REF INT/EXT an der Rückwand messen: > 10 dBm
- Frequenzzähler mit der Buchse REF INT/EXT verbinden.

7.4.1.1.1 Betrieb ohne OCXO

Messung und Abgleich: - Signal am Referenzausgang messen. Frequenz:10 MHz ± 10 Hz

Liegt die Frequenz außer Toleranz läßt sich der Referenzoszillator (TCXO) mit Hilfe einer Servicefunktion abgleichen, und der neue Wert im EEPROM speichern.

```
Referenzeinstellung ändern.
X = 0...4095
          SERVICE FUNCTION
            2.10.20.X.0
Referenzeinstellung speichern.
X = 0...4095
          SERVICE FUNCTION
            2.10.20.X.1
```

7.4.1.1.2 Betrieb mit OCXO

Messung und Abgleich: - OCXO-Signal an LOW PHASE NOISE, X128 prüfen. Pegel: TTL
- Signal am Referenzausgang messen. Frequenz: 10 MHz ± 1 Hz

Liegt die Frequenz außer Toleranz läßt sich der Referenzoszillator (OCXO) mit Hilfe einer Servicefunktion abgleichen, und der neue Wert im EEPROM der Baugruppe LOW PHASE NOISE speichern.

```
Referenzeinstellung ändern.
X = 0...3300
          SERVICE FUNCTION
            2.10.20.X.0
Referenzeinstellung speichern.
X = 0...3300
          SERVICE FUNCTION
            2.10.20.X.1
```

7.4.1.2 Externe Referenz

Meßaufbau:

- Meßsender, 1 MHz, 0 dBm, mit Buchse REF INT/EXT verbinden.
- Referenzausgang des Meßsenders mit RF-Eingang des FSE verbinden.

Messung:

Einstellung am FSE:

CENTER	1000 MHz
SPAN	0 MHz
REF LEVEL	10 dBm
MARKER	COUNT
COUNTER RESOL	0,1 Hz
REFERENCE	EXTERN, 1 MHz

- Markeranzeige: 10 MHz ± 1 Hz
- Messung mit Senderfrequenz 2,3...16 MHz und entsprechender FSE-Einstellung wiederholen.

7.4.2 Cal.-Generator

Meßaufbau:

- Leistungsmesser mit X146 verbinden.

Messung und Abgleich:

Einstellung am FSE:

CENTER	120 MHz
SPAN	10 kHz
REF LEVEL	- 40 dBm

SETUP→SERVICE→INPUT CAL

- Pegel an X146 mit R22 auf -40 dBm ± 0,1 dB abgleichen.
  R22 ist durch eine Bohrung in der Verriegelungsschiene von der Geräteunterseite her zugänglich.

Endabgleich im Gerät:

- Meßsender, 120 MHz, mit Hilfe des Powermeters auf - 40 dBm ± 0,05 dB einstellen.
- Meßsender mit HF-Eingang des FSE verbinden.
- Am FSE auf INPUT RF schalten und Pegel bei 120 MHz messen.
- Auf INPUT CAL umschalten und R22 so abgleichen, daß der Pegelwert der vorhergehenden Messung wieder erreicht wird.

7.4.3 Sweep Synthesizer

Meßaufbau:

- Spektrumanalysator mit X142 verbinden.

Messung:

Einstellung am FSE:

START	0 Hz
STOP	FSEA: 1798 MHz; FSEx: 2558 MHz
SWEEPTIME	10 s
SWEEP	SINGLE SWEEP

- Single Sweep auslösen.
  Das Signal am Spektrumanalysator sweept von 485,71 MHz nach 685,4889 MHz (FSEA); von 500,0875 MHz bis 659,925 MHz (FSEx).

7.4.4 YIG Regelschleife

7.4.4.1 Überprüfung des Phasendetektors

Meßaufbau: - Meßsender mit X143 verbinden und 29 MHz, -15 dBm einspeisen.

Messung: Einstellung am FSE:
CENTER 0 Hz
SPAN Zero
Testpunkt 13 einschalten.
Die am Display angezeigte Spannung ist < -2,5 V.
- Senderfrequenz auf 31 MHz ändern.
Die Selbsttestspannung ist > +2,5 V.

7.4.4.2 Überprüfung der Grobabstimmung

Meßaufbau: - Oszilloskop mit X140.C15 verbinden.

Messung: Einstellung am FSE:

START	0 Hz
STOP	FSEA: 3500 MHz; FSEx: 7000 MHz
SWEEPTIME	5 ms

- Die Spannung an X140.C15 messen:

Startwert:	FSEA: 1,39 V	FSEx: 0,52 V
Endwert:	FSEA: 9,63V	FSEx: 8,76 V

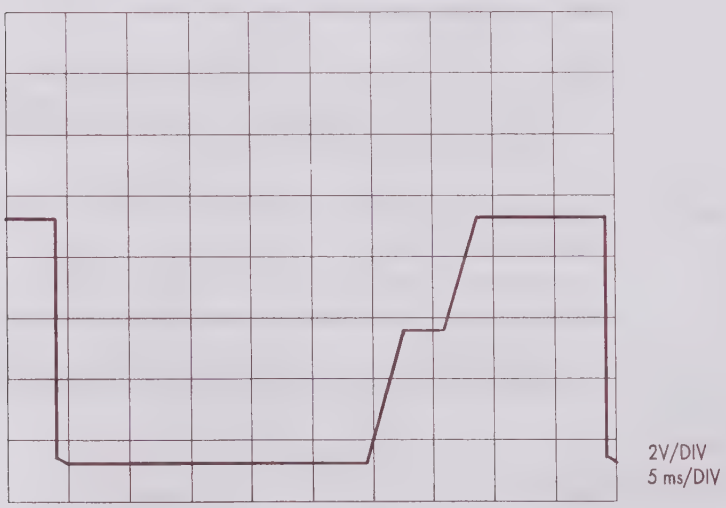


Bild 7-1 Grobabstimmung des YIG-Oszillators

7.4.4.3 Überprüfung des Sweepausgangs

Meßaufbau: - Oszilloskop mit Buchse SWEEP an der Rückwand verbinden.

Messung: Einstellung am FSE: siehe 7.4.4.2.
- Spannung an Rückwandbuchse messen:

Startwert	0 V
Endwert	+10 V

7.5 Externe Schnittstellen

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
A1	READY	A		TTL	Readysignal vom FTP
A3	M_STROBE	A	LOW PHASE NOISE	TTL	Strobe für M-Teiler
B3	Det_Dis	A	DETECTOR	TTL	Detektor Disable
A5	GND_D	B		0 V	Masse digital
B5	GND_D	B		0 V	Masse digital
C5	GND_D	B		0 V	Masse digital
A6	+5V_D	E		+5,2 V ± 0,05 V	+5 V digital
B6	+5V_D	E		+5,2 V ± 0,05 V	+5 V digital
C6	+5V_D	E		+5,2 V ± 0,05 V	+5 V digital
B7	LINK_F>P	A	DETECTOR	TTL	Link zum PTP
B8	LINK_P>F	E	DETECTOR	TTL	Link vom PTP
B9	LINK_F>G	A	GRAPHICS	TTL	Link zum GTP
A10	FTP_CLK	A		TTL	Schnittstelle des Frequenztransputers, Takt
B10	LINK_G>F	E	GRAPHICS	TTL	Link vom GTP
C10	FTP_DAT	A		TTL	Schnittstelle des Frequenztransputers, Daten
A11	FTP_STRA	A		TTL	Schnittstelle des Frequenztransputers, Adreß-Strobe
B11	LINK2_F>P	A	DETECTOR	TTL	Link 2 zum PTP
C11	FTP_DATR	E		TTL	Schnittstelle des Frequenztransputers, Daten
A12	FTP_CLKR	E		TTL	Schnittstelle des Frequenztransputers, Takt
B12	LINK2_P>F	E	DETECTOR	TTL	Link 2 vom PTP
C12	FTP_STRD	E		TTL	Schnittstelle des Frequenztransputers, Daten-Strobe

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
A13	TRAC_F	A	TRACKING GENERATOR	0...10 V	Abstimmspannung Tracking Generator
C13	Tune_Pres	A	MW CONVERTER, PRESELECTOR	0...- 10 V	Abstimmspannung Vorselektion
A14	TRAC_P	A	TRACKING GENERATOR	0...10 V	Frequenzgangkor. Tracking Generator
B14	Sweep	A		0...10 V	Sweepausgang an der Rückwand
A15	Cal_Amp1	A	IF FILTER	0...10 V	Frequenzgangkorrektur auf IF FILTER
B15	Det_Hold	A	DETECTOR	TTL	Meßwert halten
C15	PRETUNE	A	RF MODULE	0...10 V	YIG-Grobabstimmung
B16	Det_Mem	A	DETECTOR	TTL	Meßwert lesen
C16	GNDDAC	A		0 V ± 10 mV	Bezug für Abstimmsp.
A17	YIGCON	A	RF MODULE	- 15 V ...+ 15 V	YIG-Feinabstimmung
B17	Det_Rst	A	DETECTOR	TTL	Meßwertübernahme, Detektor Reset
B18	Sweep_Hold	E		TTL	Sweep anhalten
B19	Error2	A		open collector	FTP Error
C19	GND_YIG	A	RF MODULE	0 V	Bezugsmasse für YIGCON
B20	LINK_F>A	A		TTL	LINK3
B21	LINK_A>F	E		TTL	LINK3
A22	LO_unlock	A	DETECTOR	open collector	Synthesizer ausgerastet
C22	OCXOTUNE	A	LOW PHASE NOISE	0...8 V	Abstimmspannung OCXO-Option
C23	+12V_OV	A	LOW PHASE NOISE	+12 V	Versorgungsspannung OCXO
A24	INTRES	E	DETECTOR	TTL	Rücksetzen Fehlermeldung
B24	ANALYSE	E		TTL	Analyseleitung FTP
C24	OPT	E	LOW PHASE NOISE	TTL	Optionserkennung
A25	ADCMUX	A		-5 V...+5 V	Meßkanal für Selbsttest
C25	OVEN_COLD	E	LOW PHASE NOISE	0...5 V	Statusanzeige vom OCXO

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
A26	ADCGND	B		0 V	Bezug ADCMUX
C26	F_SDA	E		TTL, 100 kHz	I^2C-Bus
A27	TRESET	E	GRAPHICS	TTL	Transputer-Reset
C27	F_SCL	E		TTL, 100 kHz	I^2C-Bus
C28	+28V	E		+28 V ± 1 V	Versorgung
A29	-15V	E		-15 V ± 0,1 V	Versorgung
B29	-15V	E		-15 V ± 0,1 V	Versorgung
C29	-15V	E		-15 V ± 0,1V	Versorgung
A30	+15V	E		+15 V ± 0,1 V	Versorgung
B30	+15V	E		+15 V ± 0,1 V	Versorgung
C30	+15V	E		+15 V ± 0,1 V	Versorgung
A31	+5V_A	E		+5,5 V ± 0,05 V	+ 5 V analog
B31	+5V_A	E		+5,5 V ± 0,05 V	+ 5 V analog
C31	+5V_A	E		+5,5 V ± 0,05 V	+ 5 V analog
A32	GNDA	B		0 V	Masse analog
B32	GNDA	B		0 V	Masse analog
C32	GNDA	B		0 V	Masse analog
X141	INTPOL	E	LOW PHASE NOISE	30,3 ...43,75 MHz, 0 dBm	geteiltes FRACSYN-Signal
X142	FRACSYN	A	RF MODULE oder LOW PHASE NOISE	475...700 MHz, 10...14 dBm	Interpolationssynthesizer
X143	IFSYN	E	RF MODULE	< 100 MHz, > -20 dBm	ZF aus YIG- und Kammsignal
X144	REF120M	A	2nd IF CONVERTER	120 MHz, 8 dBm	120-MHz-Referenz
X145	REF20M	A	DETECTOR	20 MHz, TTL	20-MHz-Referenz
X146	CALINT	A	ATTENUATOR	120 MHz, -40 / 0dBm	Cal.-Generator
X147	EXTREF	B		Eingang: 1,2...16 MHz, >-10 dBm Ausgang: 10 MHz, >+10 dBm	externe Referenz
X148	OCXO	E	LOW PHASE NOISE	10 MHz, TTL	Eingang für optionalen OCXO
X149	YIGCON	A	RF MODULE	- 15 V ... + 15 V	YIG-Feinabstimmung

ROHDE&SCHWARZ

SERVICE DOCUMENTS
FRAC SYN

1065.7512.02/03

1065.7812.02

Contents

7 Testing the Module

7.1 Function Description 7.1
7.1.1 Function inside the Instrument 7.1
7.1.1.1 Description of the Block Diagram 7.1

7.2 Measuring Instruments and Auxiliary Equipment 7.2

7.3 Troubleshooting 7.3
7.3.1 Selftest 7.3
7.3.2 Error in the FTP 7.5
7.3.2.1 Error in the Transputer Download 7.5
7.3.2.2 Error in the LCA Download 7.5
7.3.2.3 Error in the Serial Interface 7.5
7.3.3 Error in the Reference Frequency Conditioning 7.5
7.3.3.1 Absolute Frequency Accuracy 7.6
7.3.3.2 Error in the 120-MHz Reference 7.6
7.3.3.3 Error in the Reference Output 7.6
7.3.4 Error in the Cal. Generator 7.6
7.3.5 Error in the YIG Control Loop 7.7
7.3.5.1 Error in the Sweep Synthesizer 7.7
7.3.5.2 Error in the YIG-PLL 7.7

7.4 Testing the Specifications 7.8
7.4.1 Reference Frequency 7.8
7.4.1.1 Internal Reference 7.8
7.4.1.1.1 Operation without OCXO 7.8
7.4.1.1.2 Operation with OCXO 7.8
7.4.1.2 External Reference 7.9
7.4.2 Cal Generator 7.9
7.4.3 Sweep Synthesizer 7.9
7.4.4 YIG Control Loop 7.10
7.4.4.1 Checking the Phase Detector 7.10
7.4.4.2 Checking the Coarse Tuning 7.10
7.4.4.3 Checking the Sweep Output 7.10

7.5 External Interfaces 7.11

7 Testing the Module

7.1 Function Description

7.1.1 Function inside the Instrument

The FRAC SYN module contains the reference frequency conditioning for the instrument, the frequency transputer for controlling all frequency-dependent module settings, a calibration signal source for instrument calibration, the sweep synthesizer, and a phase-locked loop for the YIG synchronization.

7.1.1.1 Description of the Block Diagram

Reference frequency conditioning

A crystal oscillator supplies the 120-MHz reference signal. By means of frequency dividers, the frequencies 60, 30, 20 and 10 MHz are generated, which are used on the module itself or in the instrument.
The 120-MHz crystal oscillator is synchronized to a frequency-stable reference oscillator (a TCXO or OCXO with Option FSE-B4). With the external reference set, the 120-MHz oscillator can be synchronized to frequencies of 1 to 16 MHz (in 1-MHz steps) using a programmable divider. With internal reference, the module provides a 10-MHz signal at the rear-panel socket.

Frequency transputer (FTP)

The transputer on the FRAC SYN module, in the following referred to as frequency transputer, receives the current sweep setting via the level transputer from the graphics transputer. The frequency transputer thus calculates the required synthesizer settings. The settings required during the sweep are performed via a parallel bus. In addition to the control of the sweep synthesizer, several D/A converters are programmed in parallel during the sweep. These converters provide control voltages for a frequency-dependent level correction, the coarse tuning of the YIG oscillator and the control of the sweep output. For options like tracking generator and preselector, further D/A converters are provided on the module.
For control of the settings where timing is not critical, a serial bus is available to the frequency transputer.

Calibration signal source

Using a level control, the 120-MHz signal is adjusted to a constant level. Via switchable attenuator pads, a calibration signal with 0 or -40 dBm is provided.

Sweep synthesizer

The sweep synthesizer provides a signal between 475 MHz and 700 MHz, which can be set with a very small step size (< 0.1 mHz). This frequency resolution is achieved by a synthesizer operating according to the fractional N method. A VCO is synchronized to the 20-MHz reference via a programmable divider by means of a PLL. By switching between different division factors, an average division factor is obtained, which corresponds to a fractional division factor. The divider is controlled by a gate array, which is to be programmed only if the frequency is readjusted.

YIG control loop

A correction signal for the YIG fine tuning is derived from the IF signal of the YIG sampler and the internal 30 or 60-MHz reference signal. To this end, the module contains a phase detector and a control amplifier with loop filter with switchable control amplification. During operation with the LOW PHASE NOISE Option, the signal of the sweep syntheszier divided by 16 is used as reference. The respective divider is accommodated on the LOW PHASE NOISE module.

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of instrument	Specifications	Appropriate R&S device	Order No.	Use
1	Digital multimeter	1m V to 100 V 0.1 mA to 1 A	UDS5	349.1510.02	
2	Frequency counter	Accuracy >$1*10^{-8}$			
3	Signal generator	100 kHz to 3500 MHz	SMHU	835.8011	
4	Spectrum analyzer	100 kHz to 1000 MHz	FSA	804.8010.55	
5	Power meter	100 kHz to 3500 MHz	URV5 NRV-Z5	349.8012.02 823.3218.03	
6	Oscilloscope	100 MHz, 10:1 probe			

7.3 Troubleshooting

Using the following description, an error in the FRAC SYN module can be clearly located. In the case of an error, the module is to be replaced.

Module replacement

- When replacing the module, check the accuracy of the internal reference frequency and the level of the calibration signal source. If necessary, perform an adjustment in the instrument according to section 7.4.
- The automatic selftest must be run without errors after module replacement.

7.3.1 Selftest

14 selftest voltages can be measured on the module. These voltages are measured in the automatic selftest with certain settings and checked to determine whether they lie inside a given tolerance window.

Note: Proper functioning of the frequency transputer, the DETECTOR module and the digital section is a prerequisite for funning the automatic selftest of this module. The automatic testing of the complete instrument is always aborted after the tolerance has been exceeded for the first time in order to avoid irrelevant error messages.

The valid default for the FRAC SYN module is set automatically. The selftest voltage measured and the permissible tolerance limits appear on the analyzer display.

Default setting: Center: 0 Hz
Span: Zero

Table 7-1 Test points

Test point	Function	Remark
0	Cal. generator control voltage	Cal. generator on
1	Cal. generator detector voltage	Cal. generator on
2	Tuning voltage 120-MHz PLL	
3	Level 120-MHz output	
4	Level 30-MHz reference.	single loop operation
5	Level 20-MHz output	
6	Reference level	TXCO operation or external reference
7	Level 10-MHz reference output	internal reference operation
8	Tuning voltage TCXO/OCXO	
9	Level OCXO	option FSE-B4 operation
10	Tuning voltage sweep synthesizer	
11	Output level sweep synthesizer	
12	IF level	IF of YIG sampler
13	Control voltage of main loop	FM coil

Individual polling of the test signals is possible using a service function:

SERVICE FUNCTION 2.10.1.X

X = Number of test point

The status register provides further information on the functioning of the module:

Table 7-2 Meaning of status bits

Status bit	Monitoring function	Meaning	Condition
#0	PLL of sweep synthesizer	1: Sweep synthesizer unlocked	
#1	120-MHz PLL	1: Reference oscillator unlocked	
#2	reserved		
#3	YIG control loop	1: Main loop unlocked	
#4	Option identification OCXO	1: OCXO is provided	Option FSE-B4 provided
#5	OCXO, oven temperature	0: oven cold 1: Oven is at operating temperature	Option FSE-B4 provided
#6	LCA status	0: Programming faulty 1: Programming finished	
#7	Frequency offset of YIG oscillator	0: offset > 0 1: offset <0	

The status byte is polled by means of a service function.

SERVICE FUNCTION 2.10.2

It is indicated in the following format:

MSB							LSB
X	X	X	X	X	X	X	X

7.3.2 Error in the FTP

7.3.2.1 Error in the Transputer Download

If an error occurs during the download, the 20-MHz reference output X145 should be checked first, since the clock for the level and frequency transputer is derived from this signal. The 20-MHz signal must be immediately available after switching on of the instrument in order for the test program GR_CHECK.EXE (see service documents GRAPHICS) to provide useful results for the two transputers in the analog unit.

7.3.2.2 Error in the LCA Download

If the error message *Download FRAMCON.BIN Failed* occurs in the LCA download, the file FRAMCON.BIN on the hard disk should be checked. If no download is possible although the file is correct, there is an error in the frequency transputer or LCA.

7.3.2.3 Error in the Serial Interface

If the modules controlled by the frequency transputer can no longer be properly addressed, this may point to an error in the serial interface. The list Hardware Options in the info menu shows the modules identified by the instrument. If a module is missing, there is probably an error in this module. If all modules or the module FRAC SYN is missing, there is a fault on the FRAC SYN, or the interface is inhibited by another module. By withdrawing individual modules, the fault can be further located.

Note: *The modules FRAC SYN and DETECTOR and the connection of the 20-MH reference must remain inside the instrument!*

7.3.3 Error in the Reference Frequency Conditioning

The following symptoms may indicate an error in the reference frequency conditioning:

- Error in transputer download of the modules FRAC SYN and DETECTOR (see 7.3.2.1).
- Error message *FRAC SYN 120 MHz*
- Error message *Synthesizer Unlock*.

On occurrence of the error message *Synthesizer Unlock* the status register can be read out to determine whether a control loop on the FRAC SYN module has caused this message and, if so, which one.

7.3.3.1 Absolute Frequency Accuracy

Error message *FRAC SYN 120 MHz* or Synthesizer Unlock, Statusbit #1=1, or poor accuracy with Marker Count.

a) Instrument is operated with internal reference:

- Option B-4 not provided: Check the reference level using test point 6.
- Error: TCXO on the FRAC SYN module faulty.

- Option B-provided: Check the reference level using test point 9.
- Error: Measure voltage at X140-C23: 12 V ± 0.5 V
if voltage is wrong, voltage regulator on FRAC SYN faulty, otherwise check OCXO level at X148
→ LOW PHASE NOISE X128.

If the reference level is okay, check the frequency with the frequency counter at the rear-panel output, if necessary perform adjustment according to section 7.4.1.
If the error cannot be eliminated by a readjustment, there is an error in the 120-MHz PLL.

a) Instrument is operated with external reference:

- Error message Synthesizer Unlock: Check external reference signal and setting on the FSE. If the error message still occurs, check reference level using test point 6. In the case of an error, there is a fault in the external reference divider. Check according to section 7.4.1.2.

7.3.3.2 Error in the 120-MHz Reference

Check signal at X144. → Output amplifier faulty.
Resulting error: 2nd and 3rd LO not synchronous.

7.3.3.3 Error in the Reference Output

Check reference output at rear panel. → Output amplifier or switchover faulty.

7.3.4 Error in the Cal. Generator

If a calibration is not possible or an absolute level error occurs after calibration, there may be a fault in the cal. generator.

- Error message *FRAC SYN CAL SIGNAL* Check level at X146 (see 7.4.2) or level control faulty (see 7.4.2).

7.3.5 Error in the YIG Control Loop

Errors in the YIG control loop can also be caused by faulty circuit parts of the RF MODULE or LOW PHASE NOISE (only with mod. 30 or Option B-4). Therefore, the functioning of the sweep synthesizer on the FRAC SYN module should be checked first.

7.3.5.1 Error in the Sweep Synthesizer

Error message Synthesizer Unlock (Statusbit #0=1):

- Error message *FRAC SYN Interpol.-Synthesizer*

  Center 0Hz: Check level at X142.
  Nominal value: FSEA: 485 MHz/FSEx: 500 MHz, 10 to 14 dBm
  In the case of an error, there is a fault in the VCO or output amplifier.

  Check frequency at X142. If the VCO has not locked in, there is a fault in the PLL, otherwise fault in the VCO.

  Center FSEA:1798 MHz/FSEx: 2558 MHz: Check level at X142.
  Nominal value: FSEA: 685.5 MHz/FSEx: 659,9 MHz, 10 to14 dBm
  In the case of an error, there is a fault in the VCO or output amplifier.

  Check frequency at X142. If the VCO has not locked in, there is a fault in the PLL; otherwise error in the VCO.

If the synthesizer functions properly during static operation, check sweep function according to. 7.4.3.

7.3.5.2 Error in the YIG-PLL

Error message Synthesizer Unlock (Statusbit #3=1).

Error message *FRAC SYN 30/60 MHz REF*

Error in reference frequency conditioning.
Internal 30/60-MHz reference faulty.

Error message *RF MODULE YIG SAMPLER*

IF level at X143 too low: → check RF MODULE X134.
If the IF level is okay, there is a fault in the IF amplifier.

If no error occurs during static operation, the dynamic YIG adjustment should be checked.
→ RF MODULE

7.4 Testing the Specifications

The specifications are checked inside the instrument.

7.4.1 Reference Frequency

7.4.1.1 Internal Reference

Testing and Adjustment of the internal reference frequency is performed after a warm-up time of at least 30 minutes.

Test setup:
- Set FSE to internal reference.
- Measure level at the socket REF INT/EXT at the rear panel. > 10 dBm
- Connect frequency counter to socket REF INT/EXT.

7.4.1.1.1 Operation without OCXO

Measurement and adjustment: - Measure signal at reference output. Frequency: 10 MHz ± 10 Hz

If the frequency is out of tolerance, the reference oscillator (TCXO) can be adjusted using a service function and the new value stored in the EEPROM.

SERVICE FUNCTION 2.10.20.X.0	Vary reference setting. X = 0 to 4095

SERVICE FUNCTION 2.10.20.X.1	Store reference setting. X = 0 to 4095

7.4.1.1.2 Operation with OCXO

Messurement and adjustment:
- Check OCXO signal at LOW PHASE NOISE, X128: Level TTL
- Measure signal at reference output. Frequency: 10 MHz ± 1 Hz

If the frequency is out of tolerance, the reference oscillator (OCXO) can be adjusted using a service function and the new value stored in the EEPROM of the LOW PHASE NOISE module.

SERVICE FUNCTION 2.10.20.X.0	Vary reference setting. X = 0 to 3300

SERVICE FUNCTION 2.10.20.X.1	Store reference setting. X = 0 to 3300

7.4.1.2 External Reference

Test setup:
- Connect signal generator 1 MHz, 0 dBm to socket REF INT/EXT.
- Connect reference output of signal generator to RF input of FSE.

Measurement:

Setting on the FSE:

CENTER	1000 MHz
SPAN	0 MHz
REF LEVEL	10 dBm
MARKER	COUNT
COUNTER RESOL	0.1Hz
REFERENCE	EXTERN, 1 MHz

- Marker display: 10 MHz ± 1 Hz
- Repeat measurement with transmitter frequency 2.3 to 16 MHz and respective FSE setting.

7.4.2 Cal Generator

Test setup:
- Connect power meter to X146.

Measurement and adjustment:

Setting on the FSE:

CENTER	120 MHz
SPAN	10 kHz
REF LEVEL	- 40 dBm

SETUP→SERVICE→INPUT CAL

- Adjust level at X146 to -40 dBm ± 0,1 dB using R22.
  R22 is accessible through a hole in the locking bar from the bottom of the instrument.

Final adjustment in the instrument:
- Set signal generator 120 MHz to - 40 dBm ± 0.05 dB using the power meter.
- Connect signal generator to RF input of FSE.
- Switch to INPUT RF on FSE and measure level at 120 MHz.
- Switch to INPUT CAL and adjust R22 such that the level value of the previous measurement is obtained again.

7.4.3 Sweep Synthesizer

Test setup:
- Connect spectrum analyzer to X142.

Measurement:

Setting on the FSE:

START	0 Hz
STOP	FSEA: 1798 MHz/FSEx: 2558 MHz
SWEEPTIME	10 s
SWEEP	SINGLE SWEEP

- Trigger Single Sweep.
- The signal on the spectrum analyzer sweeps from 485.71 MHz to 685.4889 MHz (FSEA) and from 500.0875 MHz to 659.925 MHz (FSEx).

7.4.4 YIG Control Loop

7.4.4.1 Checking the Phase Detector

Test setup: - Connect signal generator to X143 and apply 29 MHz, -15 dBm.

Measurement: Setting on the FSE:
CENTER 0 Hz.
SPAN ZERO
switch on testpoint 13

The voltage indicated on the display reads < -2.5 V.

- Change transmitter frequency to 31 MHz.
  The selftest voltage is > +2.5 V.

7.4.4.2 Checking the Coarse Tuning

Test setup: - Connect oscilloscope to X140.C15.

Measurement: Setting on the FSE:

START	0 Hz
STOP	3500 MHz (7000 MHz for FSEB)
SWEEPTIME	5 ms

- Measure the voltage at X140.C15:
  Start value: FSEA: 1.39 V/FSEx: 0.52 V
  Final value: FSEA: 9.63 V/FSEx: 8.76 V

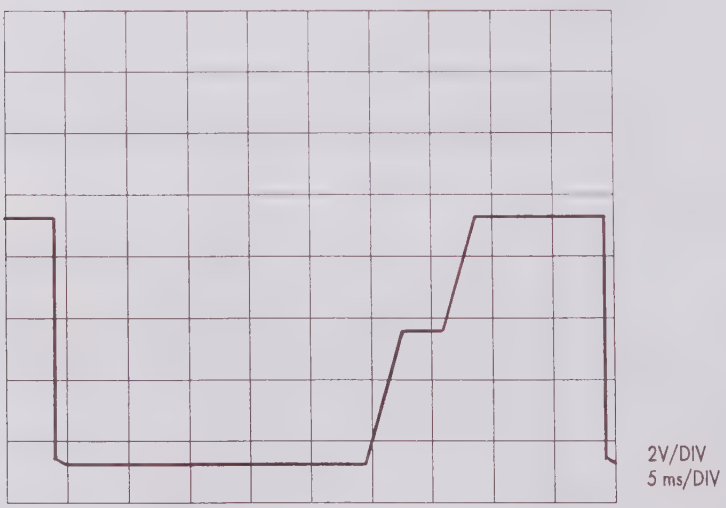


Figure 7-1 Coarse tuning of YIG oscillator

7.4.4.3 Checking the Sweep Output

Test setup: - Connect oscilloscope to SWEEP socket at the rear panel.

Measurement: Setting on the FSE: see 7.4.4.2.
- Measure voltage at rear-panel socket:

Start value	0 V
Final value	+10 V

7.5 External Interfaces

Pin	Name	Input/ Output	Origin/destination	Value range	Signal description
A1	READY	O		TTL	Ready signal from FTP
A3	M_STROBE	O	LOW PHASE NOISE	TTL	Strobe for M-divider
B3	Det_Dis	O	DETECTOR	TTL	Detector Disable
A5	GND_D	B		0V	Ground digital
B5	GND_D	B		0V	Ground digital
C5	GND_D	B		0V	Ground digital
A6	+5V_D	I		+5,2 V ± 0,05V	+5 V digital
B6	+5V_D	I		+5,2 V ± 0,05 V	+5 V digital
C6	+5V_D	I		+5,2 V ± 0,05 V	+5 V digital
B7	LINK_F>P	O	DETECTOR	TTL	Link to PTP
B8	LINK_P>F	I	DETECTOR	TTL	Link from PTP
B9	LINK_F>G	O	GRAPHICS	TTL	Link to GTP
A10	FTP_CLK	O		TTL	Interface of frequency transputer, clock
B10	LINK_G>F	I	GRAPHICS	TTL	Link from GTP
C10	FTP_DAT	O		TTL	Interface of frequency transputer, data
A11	FTP_STRA	O		TTL	Interface of frequency transputer, address strobe
B11	LINK2_F>P	O	DETECTOR	TTL	Link 2 to PTP
C11	FTP_DATR	I		TTL	Interface of frequency tansputer, data
A12	FTP_CLKR	I		TTL	Interface of frequency transputer, clock
B12	LINK2_P>F	I	DETECTOR	TTL	Link 2 from PTP
C12	FTP_STRD	I		TTL	Interface of frequency transputer, data strobe

Pin	Name	Input/ Output	Origin/Destination	Value range	Signal description
A13	TRAC_F	O	TRACKING GENERATOR	0 to 10 V	Tuning voltage tracking generator
C13	Tune_Pres	O	MW CONVERTER, PRESELECTOR	0 to - 10 V	Tuning voltage preselection
A14	TRAC_P	O	TRACKING GENERATOR	0 to 10 V	Freq, resp. correction tracking generator
B14	Sweep	O		0 to 10 V	Sweep output on rear panel
A15	Cal_Amp1	O	IF FILTER	0 to 10 V	Freq. resp. correction on IF FILTER
B15	Det_Hold	O	DETECTOR	TTL	Hold measured value
C15	PRETUNE	O	RF MODULE	0 to 10 V	YIG coarse tuning
B16	Det_Mem	O	DETECTOR	TTL	Read measured value
C16	GNDDAC	O		0 V ± 10 mV	Reference for tuning volt.
A17	YIGCON	O	RF MODULE	- 15 V to + 15 V	YIG fine tuning
B17	Det_Rst	O	DETECTOR	TTL	Meas. value transfer, detector reset
B18	Sweep_Hold	I		TTL	Stop sweep
B19	Error2	O		open collector	FTP error
C19	GND_YIG	O	RF MODULE	0V	Reference ground for YIGCON
B20	LINK_F>A	O		TTL	LINK3
B21	LINK_A>F	I		TTL	LINK3
A22	LO_unlock	O	DETECTOR	open collector	Synthesizer unlocked
C22	OCXOTUNE	O	LOW PHASE NOISE	0 to 8 V	Tuning voltage OCXO Option
C23	+12V_OV	O	LOW PHASE NOISE	+12 V	Supply voltage OCXO
A24	INTRES	I	DETECTOR	TTL	Reset error message
B24	ANALYSE	I		TTL	Analysis line FTP
C24	OPT	I	LOW PHASE NOISE	TTL	Option identification
A25	ADCMUX	O		-5 V to +5V	Test channel for selftest
C25	OVEN_COLD	I	LOW PHASE NOISE	0 to 5V	Status display of OCXO

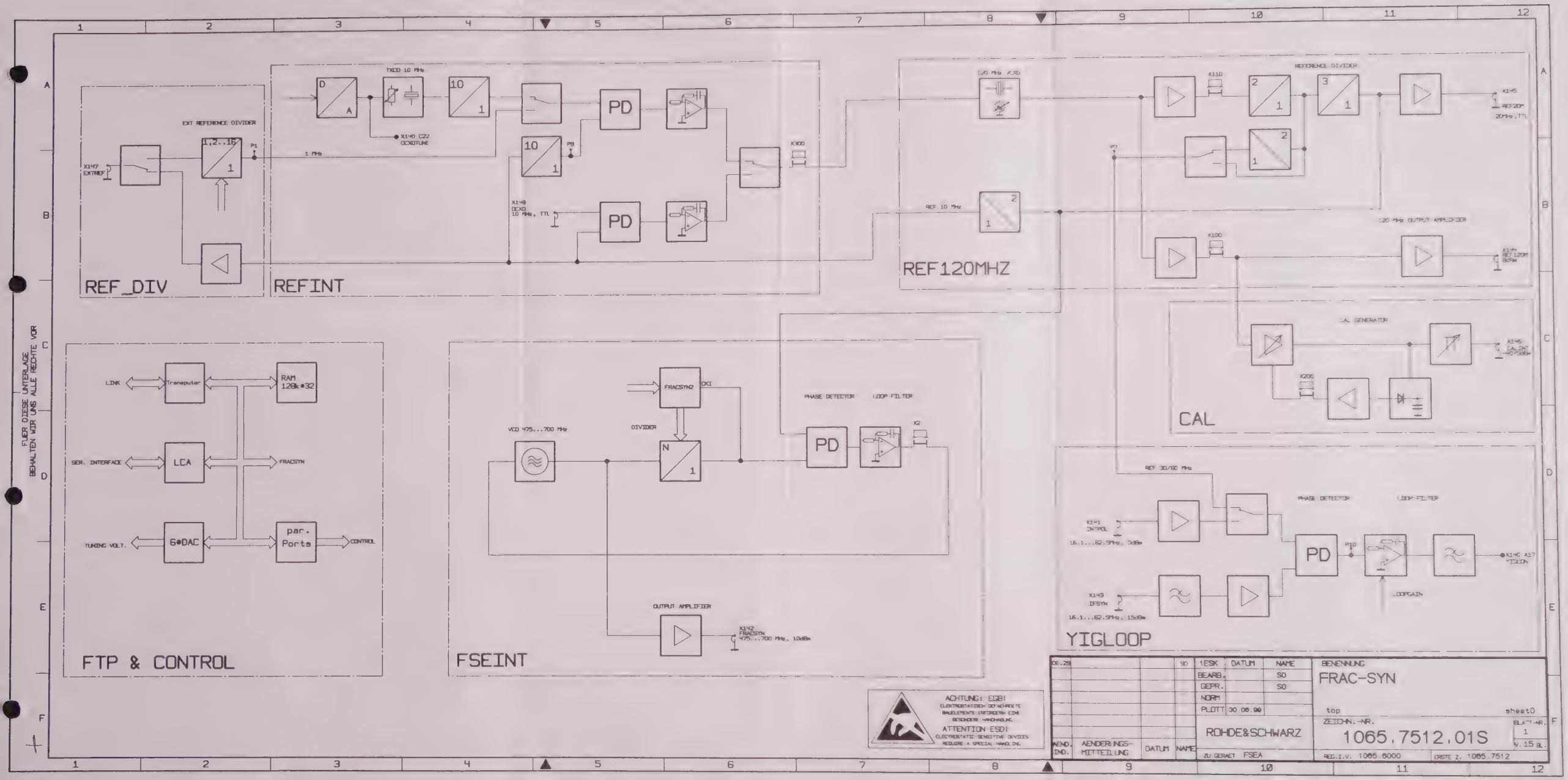
Pin	Name	Input/ Output	Origin/Destination	Value range	Signal description
A26	ADCGND	B		0 V	Reference ADCMUX
C26	F_SDA	I		TTL, 100 kHz	I^2C bus
A27	TRESET	I	GRAPHICS	TTL	Transputer reset
C27	F_SCL	I		TTL, 100 kHz	I^2C bus
C28	+28V	I		+28 V ± 1 V	Supply
A29	-15V	I		-15 V ± 0.1V	Supply
B29	-15V	I		-15 V ± 0.1 V	Supply
C29	-15V	I		-15 V ± 0.1 V	Supply
A30	+15V	I		+15 V ± 0.1 V	Supply
B30	+15V	I		+15 V ± 0.1 V	Supply
C30	+15V	I		+15V ± 0.1 V	Supply
A31	+5V_A	I		+5.5 V ± 0.05 V	+ 5 V analog
B31	+5V_A	I		+5.5 V ± 0.05 V	+ 5 V analog
C31	+5V_A	I		+5.5 V ± 0.05 V	+ 5 V analog
A32	GNDA	B		0 V	Ground analog
B32	GNDA	B		0 V	Ground analog
C32	GNDA	B		0 V	Ground analog
X141	INTPOL	I	LOW PHASE NOISE	30.3 to 43.75 MHz, 0 dBm	divided FRACSYN signal
X142	FRACSYN	O	RF MODULE or LOW PHASE NOISE	475 to 700 MHz, 10 to 14 dBm	Interpolation synthesizer
X143	IFSYN	I	RF MODULE	< 100 MHz, > -20 dBm	IF from YIG and comb signal
X144	REF120M	O	2nd IF CONVERTER	120 MHz, 8 dBm	120-MHz reference
X145	REF20M	O	DETECTOR	20 MHz, TTL	20-MHz reference
X146	CALINT	O	ATTENUATOR	120 MHz, -40 / 0dBm	Cal generator
X147	EXTREF	B		Input: 1.2 to 16 MHz, >-10 dBm Output: 10 MHz, >+10 dBm	external reference
X148	OCXO	I	LOW PHASE NOISE	10 MHz, TTL	Input for optional OCXO
X149	YIGCON	O	RF MODULE	- 15 V to + 15 V	YIG fine tuning

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit


REF_DIV
EXT REFERENCE DIVIDER
X147 EXTREF
1,2..16
P1
1 MHz
REFINT
TXCO 10 MHz
X140 C22 OCXOTUNE
PD
X148 OCXO 10 MHz, TTL
X300
REF120MHZ
120 MHz XCXO
REF 10 MHz
REFERENCE DIVIDER
X110
X145 REF20M 20MHz, TTL
120 MHz OUTPUT AMPLIFIER
X100
X144 REF120M 8dBm
CAL
CAL GENERATOR
X146 CALINT -40/0dBm
X200
FTP & CONTROL
LINK
Transputer
RAM 128k*32
SER. INTERFACE
LCA
FRACSYN
TUNING VOLT.
6*DAC
par. Ports
CONTROL
FSEINT
FRACSYN2
CKI
DIVIDER
VCO 475...700 MHz
PHASE DETECTOR
LOOP FILTER
X2
OUTPUT AMPLIFIER
X142 FRACSYN 475...700 MHz, 10dBm
YIGLOOP
REF 30/60 MHz
X141 INTPOL 16.1...62.5MHz, 0dBm
X143 IFSYN 16.1...62.5MHz, 15dBm
P10
LOOPGAIN
X140 A17 YIGCON
FUER DIESE UNTERLAGE BEHALTEN WIR UNS ALLE RECHTE VOR
ACHTUNG: EGB!
ELEKTROSTATISCH GEFAEHRDETE BAUELEMENTE ERFORDERN EINE BESONDERE HANDHABUNG
ATTENTION ESD!
ELECTROSTATIC SENSITIVE DEVICES REQUIRE A SPECIAL HANDLING
06.29
SO
1ESK
DATUM
NAME
BEARB.
SO
GEPR.
SO
NORM
PLOTT
30 06.99
BENENNUNG
FRAC-SYN
top
sheet0
ZEICHN.-NR.
1065.7512.01S
BLATT-NR.
1
V. 15 BL.
ROHDE&SCHWARZ
AEND. IND.
AENDERUNGS-MITTEILUNG
DATUM
NAME
ZU GERAET FSEA
REG.I.V. 1065.6000
ERSTE Z. 1065.7512

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
LOW-PHASE-NOISE

1066.0763.02/03

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung 7-1
7.1.1 Funktion im Gerät 7-1
7.1.2 Beschreibung der Funktionsblöcke 7-1

7.2 Meßgeräte und Hilfsmittel 7-4

7.3 Fehlersuche 7-5
7.3.1 Testfunktionen 7-5
7.3.2 Fehlerbeschreibung 7-6

7.4 Prüfen der Eigenschaften 7-7

7.5 Externe Schnittstellen 7-8

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

7.1.1 Funktion im Gerät

Die Baugruppe "LOW-PHASE-NOISE" ist ein Erweiterungssynthesizer , mit dem standardmäßig die FSEX-30- Modelle bestückt sind. Die Modelle FSEX-20 sind optional aufrüstbar. Die Baugruppe verringert das Phasenrauschen des 1.LO um mindestens 20 dB, indem die Abtastfrequenz für den YIG-"Sampler" direkt in Frequenz und Phase mit dem spektral hochreinen 720MHz-Signal des 3.LO (typ. -150dBc) verglichen wird. Das Abtastsignal im Grundgerät, das sog. "Fracsyn"-Signal, das bei schlechterem Phasenrauschen die notwendige feine Frequenzauflösung bietet, dient dann stark frequenzgeteilt und damit spektral verbessert nur noch der Interpolation zwischen zwei benachbarten "LOW-PHASE-NOISE"-Frequenzen, die ca. 20 MHz Abstand aufweisen.
Die im Folgenden näher beschriebenen Funktionsblöcke der Baugruppe sind:

- VCO für 611 MHz....714 MHz, der das "LOW-PHASE-NOISE" -Signal generiert
- Mischer zum Abmischen des VCO-Signals mit dem Signal des 3.LO in die ZF-Lage von 6...109 MHz
- Fraktional- Frequenzteiler N,F/1 zum Teilen des 720MHz-Signals auf die notwendige ZF-Frequenz
- Phasendetektor zur Erzeugung der Regelspannung für den VCO mittels der ZF-Signale aus Mischer und Fraktional- Frequenzteiler
- Frequenzteiler 16/1 für das "FRACSYN"- Signal zur Erzeugung des Interpolationssignals
- Control- Block für den Selbsttest
- Interface zur Steuerung der Baugruppe

7.1.2 Beschreibung der Funktionsblöcke

<u>VCO mit LO-Verstärker</u>

siehe hierzu Stromlauf Blatt 7

Bei Spans < 30 MHz liefert der mit VCO_ ON=H eingeschaltete VCO das Abtastsignal "SAMPL" für den YIG-Sampler, der abschaltbare Verstärker für das "FRACSYN"- Signal ist in dieser Betriebart mit FRA_ON=L gesperrt. Der VCO ist mit UVAR= 2...13 V zwischen 611 MHz und 714 MHz abstimmbar. An der internen Schnittstelle "FRAADD" steht das VCO-Signal mit 8 dBm für den Ausgangsverstärker, an der internen Schnittstelle "LOMIX" mit 18 dBm als LO-Signal für den Mischer zur Verfügung. Das gleichgerichtete LOMIX-Signal "LOMES" dient dem Selbsttest.

Mischer

siehe hierzu Stromlauf Blatt 6

In diesem Schaltungsteil wird das VCO-Signal mit dem 720MHz- Signal des 3.LO abgemischt in die ZF-Lage 6 MHz bis 109 MHz , zur Unterdrückung von Störfrequenzen bandbegrenzt und in das TTL-Signal PDVCO für den Phasendetektor umgewandelt. Zur Signalentkopplung ist das 720MHz-Signal über einen weiteren Trennverstärker geführt und steht als REFDIV- Signal mit 0 dBm für den Referenzteiler zur Verfügung .Die gleichgerichteten Mischersignale "RFMES" und "IFMES" dienen dem Selbsttest des Gerätes.

Fractional- Frequenzteiler

siehe hierzu Stromlauf Blatt 4

Der Fractional- Frequenzteiler erzeugt aus dem 720MHz-Signal des 3.LO das Referenzsignal für den Phasendetektor zwischen 6MHz und 109 MHz.Die ganzzahlige Frequenzteilung mit N=7 bis N=120 erfolgt mit dem ECL-Teilerbaustein 10E016. Mit ausschließlich ganzzahligen Teilungsfaktoren wären die Frequenzsprünge des LOW-PHASE-NOISE- Ausgangssignals zu groß, sodaß auch Zwischenschritte N;F mit F= 10/16, 2*10/16, 3*10/16..... notwendig sind. Diese werden nach dem sog. "Fractional- N" - Prinzip erzeugt. Beispielsweise ergibt das Teilen durch 7 über fünfzehn Referenzperioden und das Teilen durch 8 während einer Referenzperiode den mittleren Teilungsfaktor von $7\ ^{1}/_{16}$ Die Steuerung des Teilungsfaktors übernimmt ein Inkrementaddierer, der das Inkrement F soviele Referenzperioden aufaddiert, bis ein Übertrag auftritt, der dann mittels eines Multiplexers den Teilungsfaktor N+1 an den Frequenzteiler anlegt.Nach einer Pegelwandlung gelangt das TTL-Signal PDREF zum Phasendetektor.Die daraus abgeleitete Gleichspannung DIVMES dient wiederum dem Selbsttest.

Phasendetektor

siehe hierzu Stromlauf Blatt 3

Um zu hohe Vergleichsfrequenzen am digitalen Phasendetektor zu vermeiden, werden die Vergleichsfrequenzen in vier jeweils 90° phasenverschobene Signale aufgeteilt und vier identischen Phasendetektoren zugeführt. Die Ausgangsspannungen werden am Integratoreingang aufaddiert. Die vom Phasendetektorausgangssignal abgeleitete Gleichspannung FGAZ dient dem Selbsttest.

FRACSYN-Teiler

siehe hierzu Stromlauf Blatt 5

Im Grundgerät arbeitet die Hauptschleife des 1.LO (YIG-Synchronisation) mit einer konstanten Referenzfrequenz von 30 (60) MHz. Bei Betrieb mit LOW-PHASE-NOISE-Baugruppe dient als Referenzfrequenz für die Hauptschleife die durch 16 geteilte Fracsyn-Frequenz zur Interpolation zwischen den möglichen LOW-PHASE-NOISE- Frequenzen . Ein ECL-Frequenzteiler MC 12096 teilt die Fracsyn-Frequenz zunächst durch 8,nach anschließender Umwandlung in TTL-Pegel folgt ein Teiler durch zwei.Die anschließende Teilungsfaktorumschaltung ist vorläufig nicht relevant.
Mit zur Fracsynsignal-Aufbereitung gehört ein abschaltbarer Verstärker, der bei LOW-PHASE-NOISE-Betrieb das Fracsyn- Signal vom YIG-Sampler fernhält

Controlblock

siehe hierzu Stromlauf Blatt 8

Der Selbsttestblock besteht im Wesentlichen aus dem Multiplexer, der die gepufferten und verstärkten Selbsttestspannungen wahlweise an den AD-Wandler-Eingang schaltet sowie einem Fensterkomperator mit Speicher-FF für die UNLOCK-Interrupt -Erzeugung.

Interface

siehe hierzu Stromlauf Blatt 9

Der Interfaceblock beinhaltet den Adressdecoder für die Baugruppenadressen 32 und 33, das EPROM sowie die Schieberegister für die Baugruppeneinstellungen.

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter	1 mV...100 V 0,1 mA...1 A	UDS5	349.1510.02	
2	Frequenzzähler	Genauigkeit >$1*10^{-8}$			
3	Meßsender	100 kHz...3500 MHz	SMHU	835.8011	
4	3dB-Koppler	Entkopplung >20 dB; 1...3500 MHz			
5	Dämpfungsglied	6 dB	DNF	274.4110.50	
	Spektrumanalysator	100 kHz...8000 MHz	FSM	1020.7020.52	
7	Leistungsmesser	100 kHz...3500 MHz	URV5 NRV-Z	349.8012.02	
8	Netzwerkanalysator	300 kHz...3500 MHz			

7.3 Fehlersuche

Zur eindeutigen Lokalisierung einer defekten LOW-PHASE-NOISE-Baugruppe stehen sechs Selbsttestspannungen sowie ein Interrupt- Signal zur Verfügung
Der Selbsttest ist bei Geräteeinstellungen durchzuführen, bei denen die LOW-PHASE-NOISE-Frequenz den maximalen bzw. den minimalen Wert annimmt.
Geräteeinstellungen:

Beim 3,5 GHz-Modell:	Span	Zero	
	Center-Frequenz	598 MHz	LOW-PHASE: 710 Hz
	Center-Frequenz	668 MHz	LOW-PHASE: 630 MHz
Beim 7G Hz-Modell:	Center-Frequenz	518 MHz	LOW-PHASE: 710 MHz
	Center-Frequenz	818 MHz	LOW-PHASE: 630 MHz

7.3.1 Testfunktionen

TEST-FUNKTION	BESCHREIBUNG	EINSTELLUNG	GÜLTIGER WERTEBEREICH	FEHLERMELDUNG
0	Baugruppentest, Test-Funktionen 1...7	Alle Testfunktionen		LOW-PHASE-NOISE-ERROR
1	Localpegel für Mischer, VCO-Signal	LOMES	U > 1,5 V	LO-LEVEL
2	RF-Pegel für Mischer, 720MHz-Referenzsignal	RFMES	U > 1,5 V	RF-LEVEL
3	720MHz-Pegel am Teiler-Eingang	REFMES	U > 1,5 V	LEVEL DIVIDER
4	Mischerausgangspegel	IFMES	U > 1,5 V	IF-LEVEL
5	Fractional-Frequenzteiler-Ausgangssignal	DIVMES	U=2,5 V ±0,5 V	FRAC-DIVIDER
6	PLL-Fanganzeige	FGAZ	U= 0 V ±2 V	PLL-ERROR
7	PLL-Interrupt	LOCK	U=2,5 V ±0,5 V	UNLOCK

Service-Funktion: Die Testsignale sind unabhängig von der Geräteeinstellung per Service-Funktion abfragbar.: 2.13.1.X X: Nummer der Testfunktion

7.3.2 Fehlerbeschreibung

Eine defekte Baugruppe "LOW-PHASE-NOISE" führt bei Spans < 30 MHz in der Regel zu einer falschen Frequenzdarstellung eines Signals oder es wird kein Signal abgebildet bzw die Signaldarstellung ist instabil.

Fehlermeldung	Ursachen
LO-LEVEL	Wird in Verbindung mit anderen Fehlermeldungen auftreten(IF-LEVEL, FGAZ). VCO schwingt nicht oder mit zu geringem Pegel (Abschaltung?) LO-Verstärker
RF-LEVEL	Hat weitere Fehlermeldungen zur Folge. 720MHz-Signal des 3.LO fehlt oder zu klein, RF-Verstärker
LEVEL DIVIDER	wie RF-LEVEL
IF-LEVEL	In der Regel Folge der vorigen Fehlermeldungen, sonst ZF-Verstärker
FRAC DIVIDER	in der Regel Folge der Fehlermeldung RF-LEVEL, sonst Datenübertragungsproblem (Programmierung des 10E016), ECL/TTL-Wandler
PLL-ERROR	In der Regel Folge der vorigen Fehlermeldungen, sonst Phasendetektor überprüfen.

7.4 Prüfen der Eigenschaften

SMHU an Analysatoreingang anschließen.
Den Frequenzbereich von 598 MHz bis 668 MHz in 1MHz-Schritten bei Span =10 MHz auf Frequenzrichtigkeit des dargestellten Signals überprüfen.
Bei den Endfrequenzen Phasenrauschen mit Hilfe des Rauschmarkers nach Datenblatt überprüfen.

7.5 Externe Schnittstellen

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
A5	GND_D	B			Masse, digital
C5	GND_D	B			Masse, digital
A6	+5V_D	E		5,2 V ± 0,05 V	Versorgung
C6	+5V_D	E		5,2 V ± 0,05 V	Versorgung
A10	FTP_CLK	A	FRACSYN	TTL	Schnittstelle zum Frequenztransputer, Takt
C10	FTP_DAT	Å	FRACSYN	TTL	Schnittstelle zum Frequenztransputer, Daten
A11	FTP_STRA	A	FRACSYN	TTL	Schnittstelle zum Frequenztransputer, Adreß-Strobe
C12	FTP_STRD	E	FRACSYN	TTL	Schnittstelle zum Frequenztransputer, Daten-Strobe
A22	LO_UNLOCK	A	Detektor	open collektor	Interruptsignal
C22	OCXOTUNE	A	FRACSYN	0...8 V	Abstimmspannung OCXO-Option
C23	+12V_OV	A	FRACSYN	+12 V	Versorgungsgleichspannung OCXO
C24	OPT 1	E	FRACSYN	TTL	Optionserkennung
A25	ADCMUX	A	Detektor	-5 V....+5 V	Meßkanal
C25	OVEN_COLD	C25	Detektor	0...5 V	Cold : U< 0,4 V Warm: U > 2,8 V
C26	F_SDA	E	FRACSYN	TTL,100 kHz	I^2C- Bus, Daten
C27	F_SCL	E	FRACSYN	TTL,100 kHz	I^2C-Bus, Takt
A29	-15V	E		-15 V ± 0,1 V	Versorgung
C29	-15V	E		-15 V ± 0,1 V	Versorgung
A30	+15V	E		+15 V ± 0,1 V	Versorgung

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
C30	+15V	E		+15 V ± 0,1 V	Versorgung
A31	+5V_A	E		+5,5 V ± 0,05 V	Versorgung
C31	+5V_A	E		+5,5 V ± 0,05 V	Versorgung
A32	GNDA	B		0 V	Masse analog
C32	GNDA	B		0 V	Masse analog
X128	OCXO_IN	A	FRACSYN	TTL, 10 MHz	OCXO-Referenzsignal
X123	SAMPL	A	YIG-Sampler,RF-Modul	611...714 MHz,10 dBm bei LOW-PHASE 470...700 MHz bei FRACSYN-Betrieb	Sampling-Mischer
X122	FRACSYN	E	FRACSYN	470...700 MHz, 8 dBm	Fracsyn-Frequenz
X121	INTPOL	A	FRACSYN	470...700 MHz/16 ECL	Phasenvergleichssignal für Hauptschleife
X125	REF720MHz	E	2nd IF Converter	720 MHz, 10 dBm	3.LO

ROHDE&SCHWARZ

SERVICE MANUAL
LOW-PHASE-NOISE

1066.0763.02/03

Contents

7 Test and Repair Instructions 7.1

7.1 Function Description 7.1
7.1.1 Function in Unit 7.1
7.1.2 Description of Function Blocks 7.1

7.2 Measuring Equipment and Accessories 7.4

7.3 Troubleshooting 7.5
7.3.1 Test Functions 7.5
7.3.2 Fault Description 7.6

7.4 Tests and Adjustments 7.7

7.5 External Interfaces 7.8

7 Test and Repair Instructions

7.1 Function Description

7.1.1 Function in Unit

The low phase noise module is an expansion synthesizer with which the FSEX-30 models are equipped as standard. The FSEX-20 models can be optionally retrofitted. The module reduces the phase noise of the 1st LO by at least 20 dB. This is obtained by comparing the sampling frequency of the YIG sampler in frequency and phase with the spectrally pure 720-MHz signal of the 3rd LO (typ. -150 dBc). The sampling signal in the basic unit, the so-called Fracsyn signal, offers the required fine frequency resolution for use in case of high phase noise. This signal is frequency divided with a large factor and thus spectrally improved so that it serves merely for interpolation between two adjacent low phase noise frequencies that are spaced about 20 MHz.
The function blocks of the module are described in detail below and are as follows:

- VCO for 611 to 714 MHz which generates the low phase noise signal
- mixer to downconvert the VCO signal to the IF of 6 to 109 MHz with the 3rd LO signal
- fractional frequency divider N,F/1 for the division of the 720-Hz signal to the required IF frequency
- phase detector to generate the control voltage for the VCO by means of the IF signals from the mixer and fractional frequency divider
- frequency divider 16/1 for the FRACSYN signal to generate the interpolation signal
- control block for the selftest
- interface to control the module

7.1.2 Description of Function Blocks

VCO with LO amplifier

see sheet 7 of circuit diagram

At spans <30 MHz the VCO switched on by VCO_ ON=H outputs the sampling signal SAMPL for the YIG sampler. The switchable amplifier for the FRACSYN signal is blocked in this mode with FRA_ON=L. The VCO is tuneable between 611 and 714 MHz with UVAR= 2 to 13 V. The VCO signal is available for the output amplifier with 8 dBm at the internal interface FRAADD and as an LO signal for the mixer with 18 dBm at the internal interface LOMIX. The rectified LOMIX signal LOMES serves for the selftest.

Mixer

see sheet 6 of circuit diagram

This circuitry performs the downconversion of the VCO signal to the IF of 6 to 109 MHz with the aid of the 720-MHz signal of the 3rd LO, band-limitation to suppress unwanted frequencies and conversion to the TTL signal PDVCO for the phase detector. The 720-MHz signal is decoupled via an isolating amplifier and is made available as REFDIV with 0 dBm for the reference divider. The rectified signals from the mixer RFMES and IFMES are used in the selftest of the instrument.

Fractional frequency divider

see sheet 4 of circuit diagram

The fractional frequency divider generates from the 720-MHz signal of the 3rd LO the reference signal between 6 and 109 MHz for the phase detector. The whole integer frequency division N=7 to N=120 is made with the ECL driver IC 10E016. Whole integer division factors would be too large for the frequency step of the low phase noise output signal so that intermediate steps N;F with F= 10/16, 2*10/16, 3*10/16..... are necessary. These are generated using the so-called fractional N technique. For example dividing by 7 over fifteen reference periods and by 8 over one reference period yields an average division factor of 7 $^{1}/_{16}$. An increment adder controls the division factor by counting up the factor F with the reference periods until a carry occurs and then applying the division factor N + 1 to the frequency divider by means of a multiplexer. The TTL signal PDREF is taken to the phase detector after level conversion. The DC signal DIVMES derived from the TTL signal is again used for the selftest.

Phase detector

see sheet 3 of circuit diagram

To avoid the occurrence of too high comparison frequencies at the digital phase detector, the frequencies are divided up into four signals shifted 90° to one another and applied to four identical phase detectors. The output voltages are added up at the integrator input. The DC signal FGAZ derived from the phase detector output signal serves for the selftest.

FRACSYN divider

see sheet 5 of circuit diagram

The main loop of the 1st LO (YIG synchronization) operates in the basic unit with a reference frequency of 30 (60) MHz. For operation with the low phase noise module the Fracsyn frequency divided through 16 for interpolating between the possible low phase noise frequencies serves as the reference frequency for the main loop. An ECL frequency divider MC 12096 divides the Fracsyn frequency at first by 8 and then by 2 after conversion to TTL level.
The circuit for generating the Fracsyn also contains a switchable amplifier which isolates the Fracsyn signal from the YIG sampler in the low phase noise mode.

Control block

see sheet 8 of circuit diagram

The selftest block consists mainly of a multiplexer which switches the buffered and amplified test voltages to the A/D converter input as well as a window comparator with memory FF for generating the UNLOCK interrupt.

Interface

see sheet 9 of circuit diagram

The interface block incorporates an address decoder for the module addresses 32 and 33, an EPROM as well as a shift register for the module setups.

7.2 Measuring Equipment and Accessories

Item	Type of equipment	Required characteristics	Suitable R&S unit	Order No.	Use
1	Digital multimeter	1 mV to 100 V 0.1 mA to 1 A	UDS5	349.1510.02	
2	Frequency counter	Accuracy >$1*10^{-8}$			
3	Signal generator	100 kHz to 3500 MHz	SMHU	835.8011	
4	3-dB coupler	Decoupling >20 dB; 1 to 3500 MHz			
5	Attenuator pad	6 dB	DNF	274.4110.50	
	Spectrum analyzer	100 kHz to 8000 MHz	FSM	1020.7020.52	
7	Power meter	100 kHz to 3500 MHz	URV5 NRV-Z	349.8012.02	
8	Network analyzer	300 kHz to 3500 MHz			

7.3 Troubleshooting

Six test voltages and an interrupt signal are provided for locating faults on the low phase noise module. The selftest is to be carried out at settings at which the low phase noise frequency attains its maximum or minimum value.

Instrument settings:

For 3.5-GHz model:	Span	Zero	
	Center frequency	598 MHz	LOW PHASE: 710 MHz
	Center frequency	668 MHz	LOW PHASE: 630 MHz
For 7-GHz model:	Center frequency	518 MHz	LOW PHASE: 710 MHz
	Center frequency	818 MHz	LOW PHASE: 630 MHz

7.3.1 Test Functions

TEST-FUNCTION	DESCRIPTION	SETTING	VALID VALUE RANGE	ERROR MESSAGE
0	Module test, test functions 1 to 7	All test functions		LOW-PHASE-NOISE-ERROR
1	Local level for mixer, VCO signal	LOMES	V > 1.5 V	LO-LEVEL
2	RF level for mixer, 720-MHz reference signal	RFMES	V > 1.5 V	RF-LEVEL
3	720-MHz level at divider input	REFMES	V > 1.5 V	LEVEL DIVIDER
4	Mixer output level	IFMES	V > 1.5 V	IF-LEVEL
5	Fractional frequency divider output signal	DIVMES	V=2.5 V ±0.5 V	FRAC-DIVIDER
6	PLL lock indication	FGAZ	V= 0 V ±2 V	PLL-ERROR
7	PLL interrupt	LOCK	V=2.5 V ±0.5 V	UNLOCK

Service function: The test signals can be polled per service function independent of the instrument setting:

2.13.1.X X: test function number

7.3.2 Fault Description

A faulty low phase noise module causes as a rule at spans of <30 MHz incorrect frequency display of the test signal or the signal not being reproduced at all or an unstable display.

Error message	Causes
LO-LEVEL	Occurs in conjunction with other error messages (IF-LEVEL, FGAZ). VCO does not oscillate or with too low level (switch-off?) LO amplifier
RF-LEVEL	Produces further error messages. 720-MHz signal of the 3rd LO missing or too small RF amplifier
LEVEL DIVIDER	Same as RF-LEVEL
IF-LEVEL	Usually resulting from previous error messages, otherwise IF amplifier
FRAC DIVIDER	Usually resulting from the error message RF-LEVEL, otherwise data transmission problem (programming of 10E016), ECL/TTL converter
PLL-ERROR	Usually resulting from previous error messages, otherwise test phase detector.

7.4 Tests and Adjustments

Connect SMHU to analyzer input.
Check for correctness of the displayed frequency in the frequency range 598 to 668 MHz in 1-MHz steps at 10-MHz span.
Check the phase noise at the limit frequencies against the data sheet using the noise marker.

7.5 External Interfaces

Pin	Name	Input/ Output	From/to	Value range	Signal description
A5	GND_D	B			Ground, digital
C5	GND_D	B			Ground, digital
A6	+5V_D	I		5.2 V ± 0.05 V	Voltage supply
C6	+5V_D	I		5.2 V ± 0.05 V	Voltage supply
A10	FTP_CLK	O	FRACSYN	TTL	Interface to frequency transputer clock
C10	FTP_DAT	O	FRACSYN	TTL	Interface to frequency transputer, data
A11	FTP_STRA	O	FRACSYN	TTL	Interface to frequency transputer, address strobe
C12	FTP_STRD	I	FRACSYN	TTL	Interface to frequency transputer, data strobe
A22	LO_UNLOCK	O	Detector	open collector	Interrupt signal
C22	OCXOTUNE	O	FRACSYN	0 to 8 V	Tuning voltage OCXO option
C23	+12V_OV	O	FRACSYN	+12 V	DC supply voltage OCXO
C24	OPT 1	I	FRACSYN	TTL	Option identification
A25	ADCMUX	O	Detector	-5 V to +5 V	Test channel
C25	OVEN_COLD	C25	Detector	0 to 5 V	Cold : V< 0.4 V Warm: V > 2.8 V
C26	F_SDA	I	FRACSYN	TTL, 100 kHz	I^2C bus, data
C27	F_SCL	I	FRACSYN	TTL, 100 kHz	I^2C bus, clock
A29	-15V	I		-15 V ± 0.1 V	Voltage supply
C29	-15V	I		-15 V ± 0.1 V	Voltage supply
A30	+15V	I		+15 V ± 0.1 V	Voltage supply

Pin	Name	Input/ Output	From/to	Value range	Signal description
C30	+15V	I		+15 V ± 0.1 V	Voltage supply
A31	+5V_A	I		+5.5 V ± 0.05 V	Voltage supply
C31	+5V_A	I		+5.5 V ± 0.05 V	Voltage supply
A32	GNDA	B		0 V	Ground, analog
C32	GNDA	B		0 V	Ground, analog
X128	OCXO_IN	O	FRACSYN	TTL, 10 MHz	OCXO reference signal
X123	SAMPL	O	YIG sampler, RF module	611 to 714 MHz, 10 dBm for LOW PHASE 470 to 700 MHz for FRACSYN operation	Sampling mixer
X122	FRACSYN	I	FRACSYN	470 to 700 MHz, 8 dBm	Fracsyn frequency
X121	INTPOL	O	FRACSYN	470 to 700 MHz/16 ECL	Phase comparison signal for main loop
X125	REF720MHz	I	2nd IF Converter	720 MHz, 10 dBm	3rd LO

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit

ACHTUNG EGB !

ATTENTION ESD !

REQUIRE A SPECIAL HANDLING

Typ

Datum

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Motherboard Digital

1065.6639.02/03

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung 7-1
7.1.1 Blockschaltbild 7-2

7.2 Meßgeräte und Hilfsmittel 7-3

7.3 Fehlersuche 7-4
7.3.1 Fehler an der IEC-Bus-Schnittstelle 7-4
7.3.2 Fehler am User Port 7-4
7.3.3 Fehler an der Frontplattenschnittstelle 7-4
7.3.4 Fehler bei der Hintergrundbeleuchtung 7-5
7.3.5 Fehler an der Antennencodierbuchse (Probe Code) 7-6
7.3.6 Fehler an den PC-Schnittstellen 7-6

7.4 Externe Schnittstellen 7-7

7.5 Anhang 7-17

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

Die Baugruppe digitales Motherboard bietet Steckplätze für die Baugruppen Main CPU, Graphics, VGA, LAN sowie für eine optionale ISA-Einsteckkarte. Auf der Baugruppe befinden sich die Steckverbindungen für Festplatte, Diskettenlaufwerk, COM1/2 LPT, Maus, ext. Monitor sowie 1 IEC-Bus-Schnittstelle und 1 bidirektionales Userport (2x8 Bits). Des weiteren wird auf der Baugruppe die Ansteuerung der Antennencodierbuchse, der Frontplattentastatur und der Frontplattenleuchtdioden sowie die Helligkeitsregelung der Anzeige realisiert.
Die Baugruppe digitales Motherboard läßt sich in 5 Funktionsblöcke unterteilen:

1) Baugruppen und Schnittstellen des PC-kompatiblen Teils
2) aktiver I/O-Teil:
   - 2 a) ISA-Schnittstelle des aktiven I/O-Teils
   - 2 b) Frontplattenansteuerung
   - 2 c) Userport-Ansteuerung
   - 2 d) IEC-Bus-Schnittstelle

Der aktive Teil der Baugruppe wird ausschließlich über I/O-Adressen der Baugruppe Main-CPU angesteuert.

Die Baugruppe belegt folgende I/O-Adressen, Interruptleitungen und DMA-Kanäle:

Device	Adressen	IRQ	DMA	Schreiben / Lesen
IEC1	F020H - F027H	10;11	1	r/w
IEC-IRQ-Logik-Reset	F030H - F031H	---	---	r/w
IEC-DMA-Logik-Reset	F032H - F033H	---	---	r/w
DMA-TC-Latch-Reset	F034H - F035H			r/w
PIO	F036H - F039H	---	---	r/w
Antennencodierbuchse (Probe Code)	F03AH - F03BH	19	---	w
LCD-Display-Latch	F03CH - F03DH	---	---	w
Frontplatten-LED-Latch	F03EH - F03FH	---	---	w
PERIF	F040H - F04FH	16;17	---	r/w
BG-Erkennung	F05EH - F05FH	---	---	r/w

7.1.1 Blockschaltbild

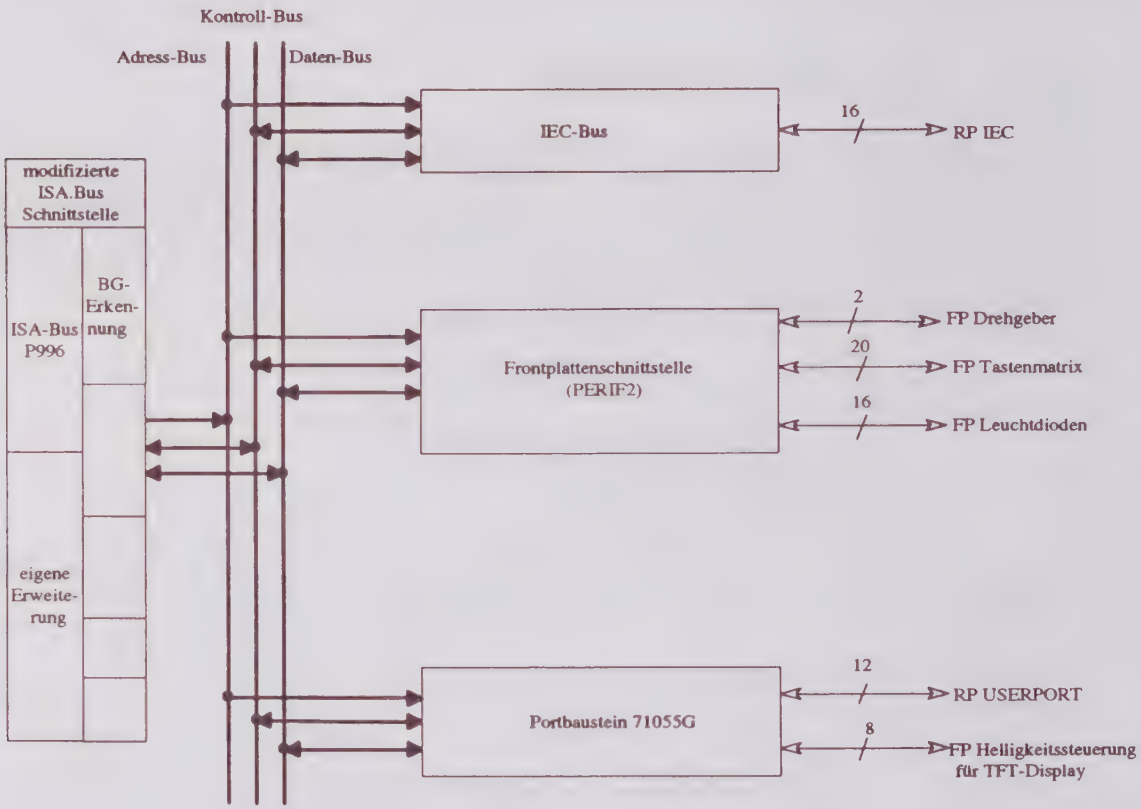


Abb. 1: Blockschaltbild des aktiven Teils der Baugruppe

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter	0...20 V =	UDL35	1037.1807.02	- Messen diverser Pegel - Kontrolle von passiven Verbindungen

7.3 Fehlersuche

7.3.1 Fehler an der IEC-Bus-Schnittstelle

Läßt sich das Gerät nicht mehr über die 24-polige IEC625-Schnittstelle bedienen, ist zu prüfen, ob der Fehler in der Hardware liegt. Dazu ist festzustellen, ob die Verkabelung der IEC625 Norm entspricht - maximal 15 Geräte gleichzeitig am Bus, nur ein System-Controller, Kabellängen entsprechend.
Die Hardware kann als funtkionsfähig betrachtet werden, wenn das Gerät bei richtig eingestellter IEC-Bus-Adresse (Einstellung siehe Kap. 2.4.6.2.1 FSE-Betriebshandbuch) auf den Befehl **IDN?* mit der im Betriebshandbuch Kap. 3.6.2 (Common Commands) beschriebenen Antwort reagiert. Ist das nicht der Fall und das Gerät arbeitet im Handbetrieb richtig, liegt der Fehler auf der Baugruppe digitales Motherboard. Bevor die Baugruppe als defekt bezeichnet wird, muß noch geprüft werden, ob durch die Einsteckkarten in den ISA-Steckplätzen kein Adressen-, Interrupt- oder DMA-Konflikt verursacht wird. Die reservierten Bereiche sind im Abschnitt 7.1 beschrieben. Für die Optionen VGA und LAN wird werkseitig eine passende Konfiguration sichergestellt.
Ein Fehler auf der Baugruppe Main CPU wirkt sich auch auf andere Gerätefunktionen aus.
Bei Fehlverhalten bei einzelnen IEC-Bus-Kommandos liegt die Ursache entweder in einer Fehlbedienung (nicht alle Kommandos sind in jeder Geräteeinstellung verfügbar) oder möglicherweise an anderen Fehlern im Gerät. In diesen Fällen kann die Auswertung der Status-Register der Schnittstelle (**ESR?* und **STB?*) weiter führen.

7.3.2 Fehler am User Port

Die Schnittstelle User Port bietet zwei getrennt ansteuerbare bidirektionale 8-Bit-Ports. Richtung und Wert (bei Richtung Output) sind über die normale Gerätebedienung einstellbar. An dieser Schnittstelle können im wesentlichen zwei Fehlerarten auftreten:

- +5V-Spannung an Pin 13 und 24 fehlt.
- eines oder beide Ports funktionieren nicht oder fehlerhaft.

Die +5V-Spannung wird auf der Baugruppe Main CPU erzeugt, fehlt sie, ist entweder diese Baugruppe defekt oder die Verbindung auf dem Motherboard unterbrochen. Die Ausgangsspannung kann an Pin X301 A31 gemessen werden.
Die Funktion der User-Ports kann bei Richtung Input durch Verbindung der einzelnen Leitung mit der Gerätemasse getestet werden. Offene Pins müssen im Wert "1" liefern, mit Masse verbundene Pins "0". Dabei ist **unbedingt** vorher Input als Richtung zu wählen. Bei Richtung Output müssen die "1"-Bits +5V-Pegel aufweisen, "0"-Bits dagegen 0 V.
Wenn das Gerät nur am User-Port fehlerhaft arbeitet, ist die Baugruppe digitales Motherboard auszutauschen. Bei zusätzlichen Fehlern an anderen digitalen Schnittstellen muß erst eine korrekte Funktion der Baugruppe Main CPU sichergestellt werden, erst danach kann eine Ausage über das digitale Motherboard getroffen werden.
Das User Port kann auch mit Hilfe des Service-Programms *fse_io* geprüft werden, die Funktionalität unterscheidet sich bei dieser Schnittstelle nicht von der Gerätesoftware. Die Bedienung des Programms ist im Anhang beschrieben.

7.3.3 Fehler an der Frontplattenschnittstelle

Sowohl die einzelnen Tasten der Frontplatte wie auch der Drehknopf werden von einem Baustein auf dem digitalen Motherboard gesteuert. Alle LEDs mit Ausnahme der Standby- und der Trigger-LED werden ebenfalls von der Baugruppe digitales Motherboard gesteuert.
Zur Prüfung der Frontplattentastatur und der LEDs wird das Testprogramm *fse_io* (siehe Anhang) verwendet. Im Menü *Keys* muß beim Drücken einer Taste deren Tastencode und Beschriftung angezeigt werden. Ebenso wird beim Drehen des Drehknopfes die Anzahl der Schritte angezeigt; das Vorzeichen steht für den Drehsinn. Wird bei diesem Test kein Tastencode bzw. keine Schrittzahl angezeigt, liegt eine Unterbrechung im Signalpfad oder ein Fehler im Tastaturcontroller vor. Um den Fehler genauer zu lokalisieren, muß die der Taste entsprechende Reihen- bzw. Spaltenleitung gemessen werden. Die Belegung der Tastaturmatrix ist dem Servicehandbuch der Baugruppe Frontpanel zu entnehmen. Beim Drücken einer Taste wird die Reihenleitung mit der entsprechenden Spaltenleitung verbunden. Da die Spaltensignale vom Tastaturcontroller im Ruhezustand als

Ausgänge mit 0V-Pegel fungieren, muß dieses Potential bei Tastendruck auf dem row-Signal meßbar sein. Ist dies der Fall, muß die Baugruppe digitales Motherboard ausgetauscht werden. Row- und col-Signale können auf dem digitalen Motherboard am Stecker X41 gemessen werden.
Mit dem Testprogramm *fse_io* können auch die LEDs mit Ausnahme der Trigger-LED ein- und ausgeschaltet werden. Bei eingeschalteter LED muß das entsprechende Signal auf Massepotential liegen. Die Trigger-LED kann über eine logische UND-Verknüpfung sowohl von der Baugruppe digitales Motherboard, als auch von der Baugruppe Detector eingeschaltet werden. Dies erfolgt entweder über das Testprogramm oder durch Massepotential am Signal SWP_LED.

Die Zuordnung der LED-Signale kann folgender Tabelle entnommen werden:

Bezeichnung	Signal	Pin an X41
REMOTE	LED0	32
SRQ	LED1	33
HOLD	LED2	34
TRACE1	LED3	35
TRACE2	LED4	36
TRACE3	LED5	37
TRACE4	LED6	38
TRIGGER	LED7	39
SWT	LED8	40
VBW	LED9	41
RBW	LED10	42

7.3.4 Fehler bei der Hintergrundbeleuchtung

Die Helligkeit der Hintergrundbeleuchtung wird durch ein Register an der Adresse F03Ch gesteuert. Der Wert dieses Registers ist an den Signalen LLUM4...LLUM0 (Stecker X41) meßbar. Im Menü *Backlight* des Testprogramms *fse_io* kann dieser Wert eingestellt werden. Stimmt der Wert nicht mit den Signalzuständen LLUM4...LLUM0 überein, liegt ein Fehler auf der Baugruppe vor. Sind die Signalwerte richtig, die Helligkeit dennoch falsch, muß die Baugruppe Frontpanel überprüft werden.

7.3.5 Fehler an der Antennencodierbuchse (Probe Code)

Die Eingangssignale der Antennencodierbuchse werden mittels eines Parallel-I/O-Bausteins auf dem digitalen Motherboard eingelesen. Die Signale CODE7...CODE0 werden durch Pull-Up-Widerstände auf +5V gezogen und müssen bei Verbindung mit Masse an der Frontplattenbuchse entsprechend am Stecker X41 auf 0V absinken. Ist dies der Fall und wird die Dekodierung nicht richtig erkannt, liegt ein Fehler auf der Baugruppe digitales Motherboard vor.
In der folgenden Tabelle wird die Zuordnung der Signale der Antennencodierbuchse an der Frontplatte zu den Signalen CODE7...CODE0 auf dem digitalen Motherboard dargestellt.

Signal	Pin an Probe Code Buchse Frontpanel
CODE0	M
CODE1	J
CODE2	H
CODE3	G
CODE4	F
CODE5	E
CODE6	D
CODE7	C

7.3.6 Fehler an den PC-Schnittstellen

Bei Fehlfunktionen der PC-kompatiblen Schnittstellen COM1, COM2, LPT und Maus sei auf die Baugruppe Main CPU verwiesen. Gleiches gilt für Fehlfunktionen bei Festplatte und Diskettenlaufwerk. Für die Schnittstelle zwischen Main CPU und Transputer Grafik, sowie zwischen Main CPU und optionaler LAN- bzw. VGA-Karte stellt die Baugruppe digitales Motherboard nur eine passive elektrische Verbindung bereit. Fehlersuche in diesen Bereichen ist auf der Baugruppe selbst nur durch Prüfen der Verbindungssignale gemäß Signalbelegung in Kapitel 7.5 möglich.

7.4 Externe Schnittstellen

STECKER-ÜBERSICHT

Nr.	Name	Nr.	Name
X35	VGABUS	X54	MONITOR
X38	HDBUS	X55	USER
X40	LCDBUS	X56	MOUSE
X41	FRONTP	X57	IEC1
X42	FDBUSv	X58	PSdigi
X43	FDBUSd	X59	Reset
X45	FAN2	X300	MPisa
X46	FAN1	X301	MPdata
X47	Sweep	X310	GRisa
X50	LPT	X311	GRLcd
X51	KEYBOARD	X330	Option
X52	COM1	X340	LAN
X53	COM2	X350	VGA

STECKER X35 VGABUS für VGA↔GR (Pin 1 ist rechts hinten)

Pin	Signal	Pin	Signal
1	NC	2	VGVSYNC9
3	GND_D	4	FPHDE9
5	NC	6	FPHDE
7	NC	8	FPVDCLK
9	NC	10	VGVSYNC
11	NC	12	VGHSYNC
13	GND_D	14	PNLOFF
15	GND_D	16	PD0
17	GND_D	18	PD1
19	GND_D	20	PD2
21	GND_D	22	PD3
23	GND_D	24	PD4
25	GND_D	26	PD5
27	GND_D	28	PD6
29	GND_D	30	PD7
31	GND_D	32	PD8
33	GND_D	34	PD9
35	GND_D	36	PD10
37	GND_D	38	PD11
39	GND_D	40	PD12
41	GND_D	42	PD13
43	NC	44	PD14
45	NC	46	PD15
47	NC	48	PD16
49	NC	50	PD17

STECKER X38 HDBUS für HD (Pin 1 ist rechts vorne)

Pin	Signal	Pin	Signal
1	RST-N	2	GND_D
3	HD7	4	HD8
5	HD6	6	HD9
7	HD5	8	HD10
9	HD4	10	HD11
11	HD3	12	HD12
13	HD2	14	HD13
15	HD1	16	HD14
17	HD0	18	HD15
19	GND_D	20	NC
21	NC	22	GND_D
23	HIOW-N	24	GND_D
25	HIOR-N	26	GND_D
27	NC	28	IDEALE
29	NC	30	GND_D
31	INTRQ	32	IOCS16-N
33	HA1	34	PDIAG-N
35	HA0	36	HA2
37	HCS0-N	38	HCS1-N
39	DASP-N	40	GND_D
41	+5V_D	42	+5V_D
43	GND_D	44	NC

STECKER X40 LCDBUS+TPLinks zum analogen Motherboard (Pin 1 ist hinten links)

Pin	Signal	Pin	Signal
1	SYSRESET	2	GND_D
3	LINK_F>G	4	LINK_G>F
5	GND_D	6	LINK_P>G
7	LINK_G>P	8	GND_D
9	LINK_P>A	10	LINK_A>P
11	GND_D	12	LINK_F>A
13	LINK_A>F	14	GND_D
15	ERROR1	16	+12V_Stby
17	LCDCLK	18	GND_D
19	LCDR0	20	LCDR1
21	LCDR2	22	GND_D
23	LCDG0	24	LCDG1
25	LCDG2	26	GND_D
27	LCDB0	28	LCDB1
29	LCDB2	30	GND_D
31	LCDHSYNC	32	GND_D
33	LCDVSYNC	34	GND_D
35	LCDENAB	36	ERROR2
37	ANALYSE	38	TRESET
39	VL5-P	40	VL12-P
41	PGOOD	42	+5V_D
43	+5V_D	44	+5V_D
45	+5V_D	46	+5V_D
47	+5V_D	48	+5V_D
49	+5V_D	50	+5V_D
51	+5V_D	52	SWEEP
53	ON	54	LCDHOS1
55	LCDHOS2	56	FANGND
57	FAN	58	SWP_LED
59	+28V_NS	60	NC
61	NC	62	NC
63	NC	64	NC

STECKER X41 FRONTP für FP-Hardkeys (Pin 1 vorne links)

Pin	Signal	Pin	Signal
1	GND_D	2	+5V_D
3	RMKDIR	4	RMKPULS
5	ROW0	6	ROW1
7	ROW2	8	ROW3
9	ROW4	10	ROW5
11	ROW6	12	ROW7
13	COL0	14	COL1
15	COL2	16	COL3
17	COL4	18	COL5
19	COL6	20	COL7
21	COL8	22	COL9
23	COL10	24	COL11
25	ON	26	+12V_Stby
27	LLUM0	28	LLUM1
29	LLUM2	30	LLUM3
31	LLUM4	32	LED0
33	LED1	34	LED2
35	LED3	36	LED4
37	LED5	38	LED6
39	LED7	40	LED8
41	LED9	42	LED10
43	LED11	44	LED12
45	LED13	46	LED14
47	LED15	48	GND_D
49	CODE0	50	CODE1
51	CODE2	52	CODE3
53	CODE4	54	CODE5
55	CODE6	56	CODE7
57	+5V_D	58	SPOUT
59	+12V_D	60	+12V_D
61	+12V_D	62	+12V_D
63	GND_D	64	GND_D

STECKER X42 FDBUS-Spannungsversorgung für FD (Pin 1 ist hinten)

Pin	Signal
1	+5 V
2	GND_D
3	GND_D
4	NC

STECKER X43 FDBUS-Daten für FD (Pin 1 vorne links)

Pin	Signal	Pin	Signal
1	NC	2	HDIN
3	NC	4	NC
5	NC	6	NC
7	GND_D	8	INDEX
9	GND_D	10	MOTORON0
11	GND_D	12	DRIVESEL0
13	GND_D	14	DRIVESEL1
15	GND_D	16	MOTORON1
17	GND_D	18	DIRECTIONSEL
19	GND_D	20	STEPFD
21	GND_D	22	WRITEDATA
23	GND_D	24	WRITEGATE
25	GND_D	26	TRACK00
27	GND_D	28	WRITEPROTECT
29	GND_D	30	READDATA
31	GND_D	32	SIDEONESEL
33	GND_D	34	DISKCHANGE

STECKER X45 FAN2 (Pin 1 ist links)

Pin	Signal
1	FAN
2	FANGND

STECKER X46 FAN1 (Pin 1 ist links)

Pin	Signal
1	FAN
2	FANGND

STECKER X47 Sweep (Pin 1 ist links)

Pin	Signal
1	FAN
2	FANGND
3	+28V_NS
4	NC

STECKER X50 LPT (Pin 1 vorne rechts)

Pin	Signal	Pin	Signal
1	STROBE-N		
2	D0	14	AUTOFE-N
3	D1	15	ERROR-N
4	D2	16	LPTINIT-N
5	D3	17	SLCTIN-N
6	D4	18	GND_D
7	D5	19	GND_D
8	D6	20	GND_D
9	D7	21	GND_D
10	ACK-N	23	GND_D
11	BUSY	24	GND_D
12	PE	25	GND_D
13	SLCT		

STECKER X51 KEYBOARD (Pin 1 vorne links)

Pin	Signal	Pin	Signal
1	KBDCLK	4	KBDVD5
2	KBDDATA	5	KBDINH
3	KBDGND		

STECKER X52 COM1 (Pin 1 vorne links)

Pin	Signal	Pin	Signal
1	DCD1	2	RXD1
3	TXD1	4	DTR1
5	GND_D	6	DSR1
7	RTS1	8	CTS1
9	RI1		

STECKER X53 COM2 (Pin 1 vorne links)

Pin	Signal	Pin	Signal
1	DCD2	2	RXD2
3	TXD2	4	DTR2
5	GND_D	6	DSR2
7	RTS2	8	CTS2
9	RI2		

STECKER X54 MONITOR (Pin 1 vorne rechts)

Pin	Signal	Pin	Signal
1	MONR	2	MONG
3	MONB	4	NC
5	GND_D	6	GNDMON
7	GNDMON	8	GNDMON
9	NC	10	GND_D
11	NC	12	NC
13	MONHSYNC	14	MONVSYNC
15	NC	16	NC

STECKER X55 USER (Pin 1 vorne rechts)

Pin	Signal	Pin	Signal
1	USRPA0	14	USRPC0
2	USRPA1	15	USRPC1
3	USRPA2	16	USRPC2
4	USRPA3	17	USRPC3
5	USRPA4	18	USRPC4
6	USRPA5	19	USRPC5
7	USRPA6	20	USRPC6
8	USRPA7	21	USRPC7
9	GND_D	22	NC
10	GND_D	23	NC
11	GND_D	24	SPVD5
12	GND_D	25	NC
13	SPVD5		

STECKER X56 MOUSE (Pin 1 hinten rechts)

Pin	Signal	Pin	Signal
1	MOUSECLK	4	MOUSEVD5
2	MOUSEGND	5	NC
3	MOUSEDATA	6	NC

STECKER X57 IEC1 (Pin 1 vorne rechts)

Pin	Signal	Pin	Signal
1	IEC1D1	13	IEC1D5
2	IEC1D2	14	IEC1D6
3	IEC1D3	15	IEC1D7
4	IEC1D4	16	IEC1D8
5	IEC1EOI	17	IEC1REN
6	IEC1DAV	18	GND_D
7	IEC1NRFD	19	GND_D
8	IEC1NDAC	20	GND_D
9	IEC1IFC	21	GND_D
10	IEC1SRQ	22	GND_D
11	IEC1ATN	23	GND_D
12	GND_D	24	GND_D

STECKER X58 Digitalversorgungsspannungen von PS (Pin1 ist RECHTS vorne)

Pin	Signal	Pin	Signal	Pin	Signal
1	+5V_D	4	GND_D	7	GND_D
2	+5V_D	5	+12V_Stby	8	GND_D
3	+5V_D	6	+12V_D	9	GND_D

STECKER X59 RESET (Pin 1 links)

Pin	Signal	Pin	Signal
1	RESET-N	2	GND_D

STECKER X300 für MP (MPisa) (Pin A1 ist hinten links)

Pin	Signal	Pin	Signal	Pin	Signal	Pin	Signal
A 1	GND_D	B 1	IOR-N	C 1	GND_D	D 1	GND_D
A 2	+5V_D	B 2	IOW-N	C 2	+5V_D	D 2	GND_D
A 3	NC	B 3	MEMR-N	C 3	VD12-N	D 3	GND_D
A 4	BALE	B 4	MEMW-N	C 4	SBHE-N	D 4	NC (res. IRQ20)
A 5	SA0	B 5	NC(res. LACHn)	C 5	SA1	D 5	+5V_D
A 6	SA2	B 6	GND_D	C 6	SA3	D 6	+5V_D
A 7	SA4	B 7	SA5	C 7	SA6	D 7	+5V_D
A 8	SA7	B 8	SA8	C 8	SA9	D 8	NC (res. IRQ21)
A 9	SA10	B 9	SA11	C 9	SA12	D 9	NC (res. IRQ22)
A 10	SA13	B 10	SA14	C 10	SA15	D 10	NC (res. IRQ23)
A 11	SA16	B 11	LA17	C 11	LA18	D 11	SA17
A 12	LA19	B 12	LA20	C 12	LA21	D 12	SA18
A 13	LA22	B 13	LA23	C 13	IRQ3	D 13	SA19
A 14	IRQ4	B 14	IRQ5	C 14	IRQ6	D 14	SMEMR-N
A 15	IRQ7	B 15	IRQ9	C 15	IRQ10	D 15	SMEMW-N
A 16	IRQ11	B 16	IRQ12	C 16	IRQ14	D 16	LA24
A 17	IRQ15	B 17	IOCHCHK-N	C 17	DRQ0	D 17	LA25
A 18	DRQ1	B 18	DRQ2	C 18	DRQ3	D 18	LA26
A 19	DRQ5	B 19	DRQ6	C 19	DRQ7	D 19	IRQ16
A 20	DACK0-N	B 20	GND_D	C 20	DACK1-N	D 20	IRQ17
A 21	DACK2-N	B 21	DACK3-N	C 21	DACK5-N	D 21	IRQ18
A 22	DACK6-N	B 22	DACK7-N	C 22	TC	D 22	IRQ19
A 23	SD0	B 23	SD1	C 23	SD2	D 23	LA31
A 24	SD3	B 24	+5V_D	C 24	SD4	D 24	OSC
A 25	SD5	B 25	SD6	C 25	SD7	D 25	
A 26	SD8	B 26	SD9	C 26	SD10	D 26	+5V_D
A 27	SD11	B 27	SD12	C 27	SD13	D 27	+5V_D
A 28	SD14	B 28	SD15	C 28	IOCHRDY	D 28	+5V_D
A 29	AEN	B 29	MEMCS16-N	C 29	IOCS16-N	D 29	
A 30	RESETDRV	B 30	ENDXFR-N	C 30	MASTER-N	D 30	GND_D
A 31	+5V_D	B 31	REFRESH-N	C 31	+5V_D	D 31	GND_D
A 32	GND_D	B 32	SYSCLK	C 32	GND_D	D 32	GND_D

STECKER X301 für MP (MPdata) (Pin A1 ist hinten links)

Pin	Signal	Pin	Signal	Pin	Signal
A 1	HDIN	B 1	STROBE-N	C 1	DCD1
A 2	INDEX	B 2	D0	C 2	RXD1
A 3	MOTORON0	B 3	D1	C 3	TXD1
A 4	DRIVESEL0	B 4	D2	C 4	DTR1
A 5	DRIVESEL1	B 5	D3	C 5	DSR1
A 6	MOTORON1	B 6	D4	C 6	RTS1
A 7	DIRECTIONSEL	B 7	D5	C 7	CTS1
A 8	STEPFD	B 8	D6	C 8	RI1
A 9	WRITEDATA	B 9	D7	C 9	DCD2
A 10	WRITEGATE	B 10	ACK-N	C 10	RXD2
A 11	TRACK00	B 11	BUSY	C 11	TXD2
A 12	WRITEPROTECT	B 12	PE	C 12	DTR2
A 13	READDATA	B 13	SLCT	C 13	DSR2
A 14	SIDEONESEL	B 14	AUTOFE-N	C 14	RTS2
A 15	DISKCHANGE	B 15	ERROR-N	C 15	CTS2
A 16	LPTINIT-N	B 16	SLCTIN-N	C 16	RI2
A 17		B 17	DASP-N	C 17	GND_D
A 18		B 18	HCS0-N	C 18	HCS1-N
A 19	RESET-N	B 19	HA0	C 19	HA2
A 20	SYSRESET	B 20	HA1	C 20	PDIAG-N
A 21	MOUSECLK	B 21	INTRQ	C 21	IOCS16-N
A 22	KBDCLK	B 22	HIOR-N	C 22	GND_D
A 23	KBDDATA	B 23	HIOW-N	C 23	IDEALE
A 24	KBDGND	B 24	HD0	C 24	HD15
A 25	KBDVD5	B 25	HD1	C 25	HD14
A 26	KBDINH	B 26	HD2	C 26	HD13
A 27	MOUSEDATA	B 27	HD3	C 27	HD12
A 28	MOUSEGND	B 28	HD4	C 28	HD11
A 29	MOUSEVD5	B 29	HD5	C 29	HD10
A 30	SPOUT	B 30	HD6	C 30	HD9

A 31	SPVD5	B 31	HD7	C 31	HD8
A 32	NC	B 32	RST-N	C 32	GND_D

STECKER X310 für GR (GRisa) (Pin A1 ist vorne links)

Pin	Signal	Pin	Signal	Pin	Signal
A 1	GND_D	B 1	IOR-N	C 1	GND_D
A 2	+5V_D	B 2	IOW-N	C 2	+5V_D
A 3	+12V_D	B 3	MEMR-N	C 3	-12V_D
A 4	BALE	B 4	MEMW-N	C 4	SBHE-N
A 5	SA0	B 5	NC	C 5	SA1
A 6	SA2	B 6	GND_D	C 6	SA3
A 7	SA4	B 7	SA5	C 7	SA6
A 8	SA7	B 8	SA8	C 8	SA9
A 9	SA10	B 9	SA11	C 9	SA12
A 10	SA13	B 10	SA14	C 10	SA15
A 11	SA16	B 11	LA17	C 11	LA18
A 12	LA19	B 12	LA20	C 12	LA21
A 13	LA22	B 13	LA23	C 13	IRQ3
A 14	IRQ4	B 14	IRQ5	C 14	IRQ6
A 15	IRQ7	B 15	IRQ9	C 15	IRQ10
A 16	IRQ11	B 16	IRQ12	C 16	IRQ14
A 17	IRQ15	B 17	IOCHCHK-N	C 17	DRQ0
A 18	DRQ1	B 18	DRQ2	C 18	DRQ3
A 19	DRQ5	B 19	DRQ6	C 19	DRQ7
A 20	DACK0-N	B 20	GND_D	C 20	DACK1-N
A 21	DACK2-N	B 21	DACK3-N	C 21	DACK5-N
A 22	DACK6-N	B 22	DACK7-N	C 22	TC
A 23	SD0	B 23	SD1	C 23	SD2
A 24	SD3	B 24	+5V_D	C 24	SD4
A 25	SD5	B 25	SD6	C 25	SD7
A 26	SD8	B 26	SD9	C 26	SD10
A 27	SD11	B 27	SD12	C 27	SD13
A 28	SD14	B 28	SD15	C 28	IOCHRDY
A 29	AEN	B 29	MEMCS16-N	C 29	IOCS16-N
A 30	RESETDRV	B 30	ENDXFR-N	C 30	MASTER-N
A 31	+5V_D	B 31	REFRESH-N	C 31	+5V_D
A 32	GND_D	B 32	SYSCLK	C 32	GND_D

STECKER X311 für GR (GRLcd) (Pin A1 ist vorne links)

Pin	Signal	Pin	Signal	Pin	Signal
A 1	VL5-P	B 1	VL12-P	C 1	
A 2		B 2		C 2	
A 3	DISPLAYON	B 3		C 3	8514ON
A 4	OPLNKO1	B 4		C 4	OPLNKO2
A 5	OPLNKI1	B 5		C 5	OPLNKI2
A 6	GND_D	B 6	GND_D	C 6	GND_D
A 7	PD9	B 7	PD10	C 7	PD11
A 8	PD12	B 8	PD13	C 8	PD14
A 9	PD15	B 9	PD16	C 9	PD17
A 10	VGHSYNC	B 10		C 10	VGVSYNC
A 11	PD0	B 11	PD1	C 11	PD2
A 12	PD3	B 12	PD4	C 12	PD5
A 13	PD6	B 13	PD7	C 13	PD8
A 14	FPVDCLK	B 14		C 14	FPHDE
A 15	MONHSYNC	B 15	PNLOFF	C 15	MONVSYNC
A 16	MONR	B 16	MONG	C 16	MONB
A 17	GNDMON	B 17	GNDMON	C 17	GNDMON
A 18	GND_D	B 18	GND_D	C 18	GND_D
A 19	LINK_F>G	B 19	LINK_P>G	C 19	ANALYSE
A 20	LINK_G>F	B 20	LINK_G>P	C 20	ERROR1
A 21	LINK_F>A	B 21	LINK_P>A	C 21	ERROR2
A 22	LINK_A>F	B 22	LINK_A>P	C 22	TRESET
A 23	GND_D	B 23	GND_D	C 23	GND_D
A 24	LCDCLK	B 24		C 24	
A 25	LCDR0	B 25	LCDR1	C 25	LCDR2
A 26	NC	B 26	NC	C 26	NC
A 27	LCDG0	B 27	LCDG1	C 27	LCDG2

A 28	NC	B 28	NC	C 28	NC
A 29	LCDB0	B 29	LCDB1	C 29	LCDB2
A 30	NC	B 30	NC	C 30	NC
A 31	LCDHSYNC	B 31	LCDVSYNC	C 31	LCDENAB
A 32	GND_D	B 32	GND_D	C 32	GND_D

STECKER X330, X340, X350 für Option, LAN und VGA (Pin A1 ist vorne links)

Pin	Signal	Pin	Signal
A 1	IOCHCHK-N	B 1	GND_D
A 2	SD7	B 2	RESETDRV
A 3	SD6	B 3	+5V_D
A 4	SD5	B 4	IRQ9
A 5	SD4	B 5	NC
A 6	SD3	B 6	DRQ2
A 7	SD2	B 7	-12 V_D
A 8	SD1	B 8	ENDXFR-N
A 9	SD0	B 9	+12V_D
A 10	IOCHRDY	B 10	GND_D
A 11	AEN	B 11	SMEMW-N
A 12	SA19	B 12	SMEMR-N
A 13	SA18	B 13	IOW-N
A 14	SA17	B 14	IOR-N
A 15	SA16	B 15	DACK3-N
A 16	SA15	B 16	DRQ3
A 17	SA14	B 17	DACK1-N
A 18	SA13	B 18	DRQ1
A 19	SA12	B 19	REFRESH-N
A 20	SA11	B 20	SYSCLK
A 21	SA10	B 21	IRQ7
A 22	SA9	B 22	IRQ6
A 23	SA8	B 23	IRQ5
A 24	SA7	B 24	IRQ4
A 25	SA6	B 25	IRQ3
A 26	SA5	B 26	DACK2
A 27	SA4	B 27	TC
A 28	SA3	B 28	BALE
A 29	SA2	B 29	+5 V_D
A 30	SA1	B 30	OSC
A 31	SA0	B 31	GND_D

C 1	SBHE-N	D 1	MEMCS16-N
C 2	LA23	D 2	IOCS16-N
C 3	LA22	D 3	IRQ10
C 4	LA21	D 4	IRQ11
C 5	LA20	D 5	IRQ12
C 6	LA19	D 6	IRQ15
C 7	LA18	D 7	IRQ14
C 8	LA17	D 8	DACK0-N
C 9	MEMR-N	D 9	DRQ0
C 10	MEMW-N	D 10	DACK5-N
C 11	SD8	D 11	DRQ5
C 12	SD9	D 12	DACK6-N
C 13	SD10	D 13	DRQ6
C 14	SD11	D 14	DACK7-N
C 15	SD12	D 15	DRQ7
C 16	SD13	D 16	+5V_D
C 17	SD14	D 17	MASTER-N
C 18	SD15	D 18	GND_D

7.5 Anhang

Serviceprogramm fse_io.exe

Das Programm befindet sich auf der Servicediskette und wird von gestartet, nachdem das Gerät von dieser gebootet hat.

Achtung: Das Testprogramm darf nicht bei laufender Gerätesoftware gestartet werden !

Nach dem Programmstart erscheint das Hauptmenü mit den einzelnen Testgruppen (Frontpanel, LEDs, User-Port). Durch Eingabe der entsprechenden Ziffer wechselt man in das gewünschte Menü. Mit der ESC-Taste gelangt man aus den Untermenüs in das Hauptmenü. Die ESC-Taste beendet im Hauptmenü das Programm. Außerdem kann es jederzeit durch Drücken von CONTROL-C abgebrochen werden.

Menü Frontpanel:
Im Feld *Interrupt* wird beim Drücken einer Taste oder Drehen des Drehknopfes der Wert des Interruptregisters im Tastaturcontroller angezeigt.
Im Feld *Key* wird die Bezeichnung der Taste, im Feld *Code* der Tastencode (gemäß Tabelle Servicehandbuch Frontpanel) angezeigt. Bei Fehlfunktionen erscheint die Meldung *column error* bzw. *row error*.
Im Feld *Rollkey* wird nach Drehen des Drehknopfes die Anzahl und Richtung der Schritte angezeigt.

Menü LEDs:
Durch Eingabe der Ziffer für die gewünschte LED kann deren Zustand umgeschaltet werden. Im Anfangszustand sind alle LEDs mit Ausnahme der Trigger-LED ausgeschaltet. Die Trigger-LED kann nur überprüft werden, wenn die Leitung SWP_LED (Stecker X40) auf Massepotential liegt.

Menü Backlight:
Durch Eingabe einer Zahl zwischen 0 und 31 kann die Helligkeit der Hintergrundbeleuchtung eingestellt werden. Dabei entspricht 0 dem Zustand AUS und 31 maximaler Helligkeit. Beim Programmstart ist die Helligkeit maximal, um ein sicheres Zünden der Röhren zu gewährleisten.

Menü User-Port:
Ähnlich wie in der Gerätefunktion können in diesem Menü die User-Port Werte geschrieben bzw. gelesen werden. Zusätzlich wird beim Lesen der Zustand der Signalleitungen an der Antennencodierbuchse abgefragt und angezeigt.
Die Eingabe der User-Port Werte erfolgt hexadezimal.

ROHDE&SCHWARZ

SERVICE DOCUMENTS
Motherboard digital

1065.6639.02/03

Contents

7 Testing the Module 7-1

7.1 Function Description 7-1

7.1.1 Block Diagram 7-2

7.2 Measuring Instruments and Auxiliary Equipment 7-3

7.3 Troubleshooting 7-4

7.3.1 Error in the IEC-bus Interface 7-4

7.3.2 Fault in User Port 7-4

7.3.3 Error in the Front Panel Interface 7-4

7.3.4 Error in the Backlighting 7-5

7.3.5 Error in the Antenna Coding Socket (Probe Code) 7-5

7.3.6 Fault in the PC Interfaces 7-6

7.4 External Interfaces 7-7

7.5 Annex 7-15

7 Testing the Module

7.1 Function Description

The digital motherboard provides slots for the modules Main CPU, Graphics, VGA, LAN as well as for an optional ISA plug-in card. The module accommodates the connectors for hard disk, drive, COM1/2 LPT, mouse, external montitor as well as for 1 IEC-bus interface and 1 bidirectional user port (2x8 bits). Besides, the control of the antenna coding socket, the front-panel keyboard and the front-panel LEDs as well as brightness control of the display are implemented on this module.
The digital motherboard can be subdivided into 5 functional blocks:

1) Modules and interfaces of the PC-compatible part
2) active I/O section:
   - 2 a) ISA interface of the active I/O section
   - 2 b) Front-panel control
   - 2 c) User port control
   - 2 d) IEC-bus interface

The active part of the module is exclusively controlled via I/O addresses of the Main CPU module.

The module occupies the following I/O addresses, interrupt lines and DMA channels:

Device	Addresses	IRQ	DMA	Write / read
IEC1	F020H - F027H	10;11	1	r/w
IEC-IRQ-logic reset	F030H - F031H	---	---	r/w
IEC-DMA-logic reset	F032H - F033H	---	---	r/w
DMA-TC-latch reset	F034H - F035H			r/w
PIO	F036H - F039H	---	---	r/w
Antenna coding socket (Probe Code)	F03AH - F03BH	19	---	w
LCD display latch	F03CH - F03DH	---	---	w
Front-panel LED latch	F03EH - F03FH	---	---	w
PERIF	F040H - F04FH	16;17	---	r/w
BG identification	F05EH - F05FH	---	---	r/w

7.1.1 Block Diagram

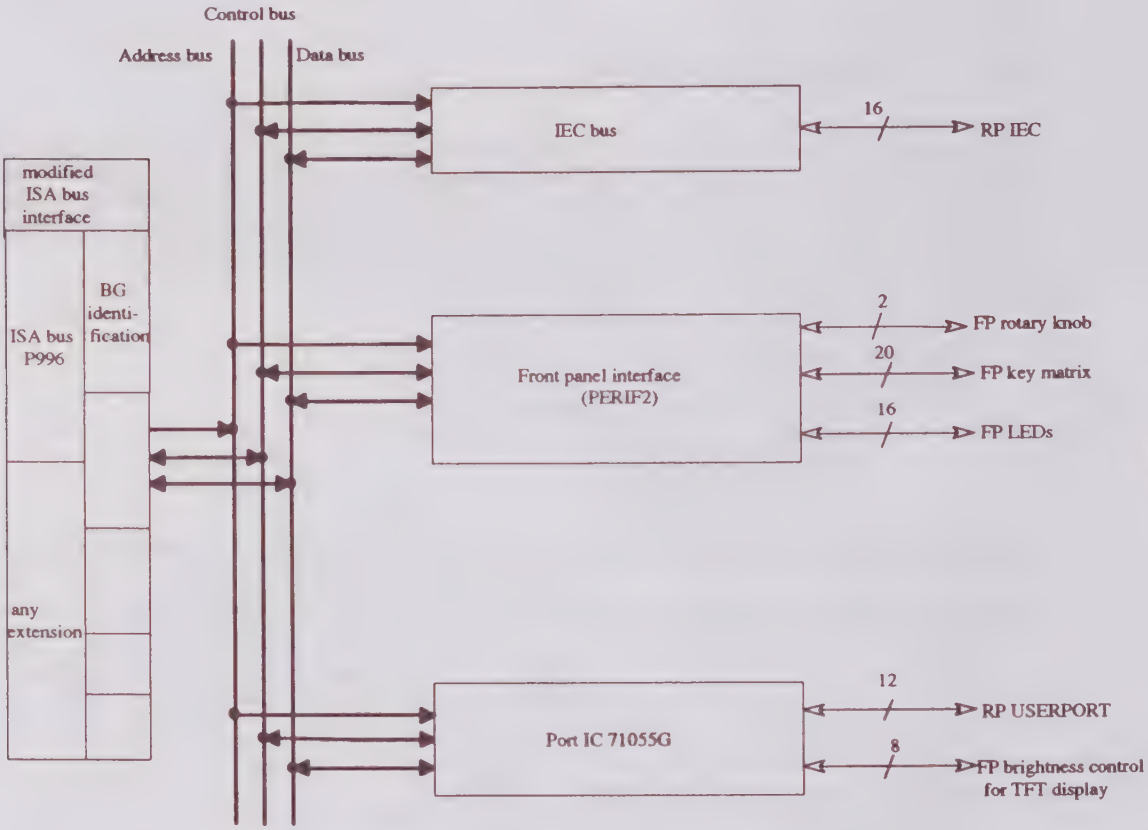


Fig. 1: Block diagram of the active part of the module

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of instrument	Specifications	Appropriate R&S device	Order no.	Use
1	Digital multimeter	0 to 20 V =	UDL35	1037.1807.02	- Measuring various levels - Checking passive connections

7.3 Troubleshooting

7.3.1 Error in the IEC-bus Interface

If the instrument can no longer be operated via the 24-pin IEC625 interface, check whether the fault lies in the hardware. To this end find out whether the cabling complies with the IEC625 standard - a maximum of 15 devices simultaneously connected to the bus, only one system controller, cable lengths accordingly.
The hardware can be regarded as functioning properly if, with the IEC-bus address set correctly (setting see section 2.4.6.2.1 FSE Operating Manual), the instrument responds to the **IDN?* command with the reply described in the Operating Manual in section 3.6.2 (Common Commands). If this is not the case and if the instrument works properly in manual mode, the fault lies in the Digital Motherboard. However, first check whether the plug-in cards in the ISA slots cause an address, interrupt or DMA conflict. The reserved ranges are described in section 7.1. The options VGA and LAN are factory-set to the appropriate configuration.
A fault in the Main CPU module also affects other instrument functions.
If a fault occurs with individual IEC-bus commands, this may be due to maloperation (not all commands are available for each instrument setup) or to other instrument errors. In these cases, it may be useful to evaluate the status registers of the interface (**ESR?* and **STB?*).

7.3.2 Fault in User Port

The User Port interface provides two bidirectional 8-bit ports that can be separately controlled. Direction and value (in the case of Output direction) can be set via normal instrument operation. Two main types of errors may occur at this interface:

- +5V voltage at pin 13 and 24 missing.
- one or both ports do not function properly or not at all.

The +5V voltage is generated on the Main CPU module. If it is missing, either this module is faulty or the connection on the motherboard is open. The output voltage can be measured at pin X301 A31.
Functioning of the user ports can be checked with the Input direction by connecting the individual line with instrument ground. **Open** pins must provide a "1", grounded pins a "0". It is **absolutely** necessary to select the Input as direction before. In the case of the Output direction, the "1" bits must feature a level of +5 V, the "0" bits 0 V.
If the instrument shows a fault at the user port only, replace the digital motherboard. In the case of additional errors at other digital interfaces, first make sure that the Main CPU module funtions properly before making a statement about the digital motherboard.
The user port can also be checked using the service routine *fse_io* . In the case of the user port, this functions as with the instrument software. Operation of the program is described in the Annex.

7.3.3 Error in the Front Panel Interface

Both the individual keys of the front panel and the rotary knob are controlled by a device on the digital motherboard. All LEDs except for the standby and trigger LED are likewise controlled by the digital motherboard.
For checking the front-panel keyboard and the LEDs, the test routine *fse_io* (see Annex) is used. When pressing a key in the *Keys* menu, its key code and labelling must be indicated. When rotating the rotary knob, the number of steps is indicated, the sign representing the direction of rotation. If no key code or no number of steps is indicated in this test, the signal path is open or there is a fault in the keyboard controller. In order to locate the fault, the row or column circuit corresponding to the key must be measured. The assignment of the keyboard matrix is to be obtained from the service manual of the front panel. When a key is pressed, the row circuit is connected with the respective column circuit. As the column signals from the keyboard controller are 0-V outputs in the idle state, it must be possible to measure this potential on the row signal upon a keystroke. If this is the case, the digital motherboard must be replaced. Row and column signals can be measured on the digital motherboard on connector X41.
The test routine *fse_io* also permits to switch on and off the LEDs except the trigger LED. If the LED is switched on, the corresponding signal must be applied to ground potential. The trigger LED can be

switched on via an AND operation both from the digital motherboard and from the detector. This is done either by the test routine or via ground potential applied to signal SWP_LED.

The assignment of the LED signals can be obtained from the following table:

Designation	Signal	Pin at X41
REMOTE	LED0	32
SRQ	LED1	33
HOLD	LED2	34
TRACE1	LED3	35
TRACE2	LED4	36
TRACE3	LED5	37
TRACE4	LED6	38
TRIGGER	LED7	39
SWT	LED8	40
VBW	LED9	41
RBW	LED10	42

7.3.4 Error in the Backlighting

The brightness of the backlighting is controlled by a register at address F03Ch. The value of this register can be measured using the signals LLUM4 to LLUM0 (connector X41). This value can be set in the *Backlight* menu of the test routine *fse_io*. If it does not comply with the signal states LLUM4 to LLUM0, there is a fault in the module. If the signal values are correct, but the brightness is not okay, the front panel must be checked.

7.3.5 Error in the Antenna Coding Socket (Probe Code)

The input signals of the antenna coding socket are read in by means of a parallel I/O device on the digital motherboard. The signals CODE7 to CODE0 are pulled to +5 V by pull-up resistors and must drop to 0 V at connector X41 in the case of ground connection at the front-panel socket. If this is the case and the decoding is not correctly identified, there is a fault in the digital motherboard.
The following table shows the assignment of the signals of the antenna coding socket at the front panel to the signals CODE7 to CODE0 on the digital motherboard.

Signal	Pin at Probe Code socket front panel
CODE0	M
CODE1	J
CODE2	H
CODE3	G
CODE4	F
CODE5	E
CODE6	D
CODE7	C

7.3.6 Fault in the PC Interfaces

If the PC-compatible interfaces COM1, COM2, LPT and the mouse do not function properly, refer to the Main CPU. The same is true if the hard disk and the disk drive do not work properly. The digital motherboard only procides a passive electrical connection for the interface between Main CPU and transputer graphics as well as between Main CPU and optional LAN or VGA card. Troubleshooting in these areas on the board itself is only possible by checking the connecting signals according to the signal assignment in section 7.5.

7.4 External Interfaces

OVERVIEW OF CONNECTORS

No.	Name	No.	Name
X35	VGABUS	X54	MONITOR
X38	HDBUS	X55	USER
X40	LCDBUS	X56	MOUSE
X41	FRONTP	X57	IEC1
X42	FDBUSv	X58	PSdigi
X43	FDBUSd	X59	Reset
X45	FAN2	X300	MPisa
X46	FAN1	X301	MPdata
X47	Sweep	X310	GRisa
X50	LPT	X311	GRLcd
X51	KEYBOARD	X330	Option
X52	COM1	X340	LAN
X53	COM2	X350	VGA

CONNECTOR X35 VGABUS for VGA↔GR (Pin 1 is at the right back)

Pin	Signal	Pin	Signal
1	NC	2	VGVSYNC9
3	GND_D	4	FPHDE9
5	NC	6	FPHDE
7	NC	8	FPVDCLK
9	NC	10	VGVSYNC
11	NC	12	VGHSYNC
13	GND_D	14	PNLOFF
15	GND_D	16	PD0
17	GND_D	18	PD1
19	GND_D	20	PD2
21	GND_D	22	PD3
23	GND_D	24	PD4
25	GND_D	26	PD5
27	GND_D	28	PD6
29	GND_D	30	PD7
31	GND_D	32	PD8
33	GND_D	34	PD9
35	GND_D	36	PD10
37	GND_D	38	PD11
39	GND_D	40	PD12
41	GND_D	42	PD13
43	NC	44	PD14
45	NC	46	PD15
47	NC	48	PD16
49	NC	50	PD17

CONNECTOR X38 HDBUS for HD (Pin 1 is at the right front)

Pin	Signal	Pin	Signal
1	RST-N	2	GND_D
3	HD7	4	HD8
5	HD6	6	HD9
7	HD5	8	HD10
9	HD4	10	HD11
11	HD3	12	HD12
13	HD2	14	HD13
15	HD1	16	HD14

17	HD0	18	HD15
19	GND_D	20	NC
21	NC	22	GND_D
23	HIOW-N	24	GND_D
25	HIOR-N	26	GND_D
27	NC	28	IDEALE
29	NC	30	GND_D
31	INTRQ	32	IOCS16-N
33	HA1	34	PDIAG-N
35	HA0	36	HA2
37	HCS0-N	38	HCS1-N
39	DASP-N	40	GND_D
41	+5V_D	42	+5V_D
43	GND_D	44	NC

CONNECTOR X40 LCDBUS+TPLeft to analog motherboard (Pin 1 is at the left back)

Pin	Signal	Pin	Signal
1	SYSRESET	2	GND_D
3	LINK_F>G	4	LINK_G>F
5	GND_D	6	LINK_P>G
7	LINK_G>P	8	GND_D
9	LINK_P>A	10	LINK_A>P
11	GND_D	12	LINK_F>A
13	LINK_A>F	14	GND_D
15	ERROR1	16	+12V_Stby
17	LCDCLK	18	GND_D
19	LCDR0	20	LCDR1
21	LCDR2	22	GND_D
23	LCDG0	24	LCDG1
25	LCDG2	26	GND_D
27	LCDB0	28	LCDB1
29	LCDB2	30	GND_D
31	LCDHSYNC	32	GND_D
33	LCDVSYNC	34	GND_D
35	LCDENAB	36	ERROR2
37	ANALYSE	38	TRESET
39	VL5-P	40	VL12-P
41	PGOOD	42	+5V_D
43	+5V_D	44	+5V_D
45	+5V_D	46	+5V_D
47	+5V_D	48	+5V_D
49	+5V_D	50	+5V_D
51	+5V_D	52	SWEEP
53	ON	54	LCDHOS1
55	LCDHOS2	56	FANGND
57	FAN	58	SWP_LED
59	+28V_NS	60	NC
61	NC	62	NC
63	NC	64	NC

CONNECTOR X41 FRONTP for FP-Hardkeys (Pin 1 front left)

Pin	Signal	Pin	Signal
1	GND_D	2	+5V_D
3	RMKDIR	4	RMKPULS
5	ROW0	6	ROW1
7	ROW2	8	ROW3
9	ROW4	10	ROW5
11	ROW6	12	ROW7
13	COL0	14	COL1
15	COL2	16	COL3
17	COL4	18	COL5
19	COL6	20	COL7
21	COL8	22	COL9
23	COL10	24	COL11
25	ON	26	+12V_Stby
27	LLUM0	28	LLUM1
29	LLUM2	30	LLUM3

31	LLUM4	32	LED0
33	LED1	34	LED2
35	LED3	36	LED4
37	LED5	38	LED6
39	LED7	40	LED8
41	LED9	42	LED10
43	LED11	44	LED12
45	LED13	46	LED14
47	LED15	48	GND_D
49	CODE0	50	CODE1
51	CODE2	52	CODE3
53	CODE4	54	CODE5
55	CODE6	56	CODE7
57	+5V_D	58	SPOUT
59	+12V_D	60	+12V_D
61	+12V_D	62	+12V_D
63	GND_D	64	GND_D

CONNECTOR X42 FDBUS voltage supply for FD (Pin 1 at the back)

Pin	Signal
1	+5V
2	GND_D
3	GND_D
4	NC

CONNECTOR X43 FDBUS data for FD (Pin 1 front left)

Pin	Signal	Pin	Signal
1	NC	2	HDIN
3	NC	4	NC
5	NC	6	NC
7	GND_D	8	INDEX
9	GND_D	10	MOTORON0
11	GND_D	12	DRIVESEL0
13	GND_D	14	DRIVESEL1
15	GND_D	16	MOTORON1
17	GND_D	18	DIRECTIONSEL
19	GND_D	20	STEPFD
21	GND_D	22	WRITEDATA
23	GND_D	24	WRITEGATE
25	GND_D	26	TRACK00
27	GND_D	28	WRITEPROTECT
29	GND_D	30	READDATA
31	GND_D	32	SIDEONESEL
33	GND_D	34	DISKCHANGE

CONNECTOR X45 FAN2 (Pin 1 is at the left)

Pin	Signal
1	FAN
2	FANGND

CONNECTOR X46 FAN1 (Pin 1 is at the left)

Pin	Signal
1	FAN
2	FANGND

CONNECTOR X47 Sweep (Pin 1 is at the left)

Pin	Signal
1	FAN
2	FANGND
3	+28V_NS
4	NC

CONNECTOR X50 LPT (Pin 1 front right)

Pin	Signal	Pin	Signal
1	STROBE-N		
2	D0	14	AUTOFE-N
3	D1	15	ERROR-N
4	D2	16	LPTINIT-N
5	D3	17	SLCTIN-N
6	D4	18	GND_D
7	D5	19	GND_D
8	D6	20	GND_D
9	D7	21	GND_D
10	ACK-N	23	GND_D
11	BUSY	24	GND_D
12	PE	25	GND_D
13	SLCT		

CONNECTOR X51 KEYBOARD (Pin 1 front left)

Pin	Signal	Pin	Signal
1	KBDCLK	4	KBDVD5
2	KBDDATA	5	KBDINH
3	KBDGND		

CONNECTOR X52 COM1 (Pin 1 front left)

Pin	Signal	Pin	Signal
1	DCD1	2	RXD1
3	TXD1	4	DTR1
5	GND_D	6	DSR1
7	RTS1	8	CTS1
9	RI1		

CONNECTOR X53 COM2 (Pin 1 front left)

Pin	Signal	Pin	Signal
1	DCD2	2	RXD2
3	TXD2	4	DTR2
5	GND_D	6	DSR2
7	RTS2	8	CTS2
9	RI2		

CONNECTOR X54 MONITOR (Pin 1 front right)

Pin	Signal	Pin	Signal
1	MONR	2	MONG
3	MONB	4	NC
5	GND_D	6	GNDMON
7	GNDMON	8	GNDMON
9	NC	10	GND_D
11	NC	12	NC
13	MONHSYNC	14	MONVSYNC
15	NC	16	NC

CONNECTOR X55 USER (Pin 1 front right)

Pin	Signal	Pin	Signal
1	USRPA0	14	USRPC0
2	USRPA1	15	USRPC1
3	USRPA2	16	USRPC2
4	USRPA3	17	USRPC3
*5	USRPA4	18	USRPC4
6	USRPA5	19	USRPC5
7	USRPA6	20	USRPC6
8	USRPA7	21	USRPC7
9	GND_D	22	NC
10	GND_D	23	NC
11	GND_D	24	SPVD5
12	GND_D	25	NC
13	SPVD5		

CONNECTOR X56 MOUSE (Pin 1 back right)

Pin	Signal	Pin	Signal
1	MOUSECLK	4	MOUSEVD5
2	MOUSEGND	5	NC
3	MOUSEDATA	6	NC

CONNECTOR X57 IEC1 (Pin 1 front right)

Pin	Signal	Pin	Signal
1	IEC1D1	13	IEC1D5
2	IEC1D2	14	IEC1D6
3	IEC1D3	15	IEC1D7
4	IEC1D4	16	IEC1D8
5	IEC1EOI	17	IEC1REN
6	IEC1DAV	18	GND_D
7	IEC1NRFD	19	GND_D
8	IEC1NDAC	20	GND_D
9	IEC1IFC	21	GND_D
10	IEC1SRQ	22	GND_D
11	IEC1ATN	23	GND_D
12	GND_D	24	GND_D

CONNECTOR X58 digital supply voltages from PS (Pin1 front right)

Pin	Signal	Pin	Signal	Pin	Signal
1	+5V_D	4	GND_D	7	GND_D
2	+5V_D	5	+12V_Stby	8	GND_D
3	+5V_D	6	+12V_D	9	GND_D

CONNECTOR X59 RESET (Pin 1 left)

Pin	Signal	Pin	Signal
1	RESET-N	2	GND_D

CONNECTOR X300 for MP (MPisa) (Pin A1 back left)

Pin	Signal	Pin	Signal	Pin	Signal	Pin	Signal
A 1	GND_D	B 1	IOR-N	C 1	GND_D	D 1	GND_D
A 2	+5V_D	B 2	IOW-N	C 2	+5V_D	D 2	GND_D
A 3	NC	B 3	MEMR-N	C 3	VD12-N	D 3	GND_D
A 4	BALE	B 4	MEMW-N	C 4	SBHE-N	D 4	NC (res. IRQ20)
A 5	SA0	B 5	NC(res. LACHn)	C 5	SA1	D 5	+5V_D
A 6	SA2	B 6	GND_D	C 6	SA3	D 6	+5V_D
A 7	SA4	B 7	SA5	C 7	SA6	D 7	+5V_D
A 8	SA7	B 8	SA8	C 8	SA9	D 8	NC (res. IRQ21)
A 9	SA10	B 9	SA11	C 9	SA12	D 9	NC (res. IRQ22)
A 10	SA13	B 10	SA14	C 10	SA15	D 10	NC (res. IRQ23)
A 11	SA16	B 11	LA17	C 11	LA18	D 11	SA17
A 12	LA19	B 12	LA20	C 12	LA21	D 12	SA18
A 13	LA22	B 13	LA23	C 13	IRQ3	D 13	SA19
A 14	IRQ4	B 14	IRQ5	C 14	IRQ6	D 14	SMEMR-N
A 15	IRQ7	B 15	IRQ9	C 15	IRQ10	D 15	SMEMW-N
A 16	IRQ11	B 16	IRQ12	C 16	IRQ14	D 16	LA24
A 17	IRQ15	B 17	IOCHCHK-N	C 17	DRQ0	D 17	LA25
A 18	DRQ1	B 18	DRQ2	C 18	DRQ3	D 18	LA26
A 19	DRQ5	B 19	DRQ6	C 19	DRQ7	D 19	IRQ16
A 20	DACK0-N	B 20	GND_D	C 20	DACK1-N	D 20	IRQ17
A 21	DACK2-N	B 21	DACK3-N	C 21	DACK5-N	D 21	IRQ18
A 22	DACK6-N	B 22	DACK7-N	C 22	TC	D 22	IRQ19
A 23	SD0	B 23	SD1	C 23	SD2	D 23	LA31
A 24	SD3	B 24	+5V_D	C 24	SD4	D 24	OSC
A 25	SD5	B 25	SD6	C 25	SD7	D 25	
A 26	SD8	B 26	SD9	C 26	SD10	D 26	+5V_D
A 27	SD11	B 27	SD12	C 27	SD13	D 27	+5V_D
A 28	SD14	B 28	SD15	C 28	IOCHRDY	D 28	+5V_D
A 29	AEN	B 29	MEMCS16-N	C 29	IOCS16-N	D 29	

A 30	RESETDRV	B 30	ENDXFR-N	C 30	MASTER-N	D 30	GND_D
A 31	+5V_D	B 31	REFRESH-N	C 31	+5V_D	D 31	GND_D
A 32	GND_D	B 32	SYSCLK	C 32	GND_D	D 32	GND_D

CONNECTOR X301 for MP (MPdata) (Pin A1 back left)

Pin	Signal	Pin	Signal	Pin	Signal
A 1	HDIN	B 1	STROBE-N	C 1	DCD1
A 2	INDEX	B 2	D0	C 2	RXD1
A 3	MOTORON0	B 3	D1	C 3	TXD1
A 4	DRIVESEL0	B 4	D2	C 4	DTR1
A 5	DRIVESEL1	B 5	D3	C 5	DSR1
A 6	MOTORON1	B 6	D4	C 6	RTS1
A 7	DIRECTIONSEL	B 7	D5	C 7	CTS1
A 8	STEPFD	B 8	D6	C 8	RI1
A 9	WRITEDATA	B 9	D7	C 9	DCD2
A 10	WRITEGATE	B 10	ACK-N	C 10	RXD2
A 11	TRACK00	B 11	BUSY	C 11	TXD2
A 12	WRITEPROTECT	B 12	PE	C 12	DTR2
A 13	READDATA	B 13	SLCT	C 13	DSR2
A 14	SIDEONESEL	B 14	AUTOFE-N	C 14	RTS2
A 15	DISKCHANGE	B 15	ERROR-N	C 15	CTS2
A 16	LPTINIT-N	B 16	SLCTIN-N	C 16	RI2
A 17		B 17	DASP-N	C 17	GND_D
A 18		B 18	HCS0-N	C 18	HCS1-N
A 19	RESET-N	B 19	HA0	C 19	HA2
A 20	SYSRESET	B 20	HA1	C 20	PDIAG-N
A 21	MOUSECLK	B 21	INTRQ	C 21	IOCS16-N
A 22	KBDCLK	B 22	HIOR-N	C 22	GND_D
A 23	KBDDATA	B 23	HIOW-N	C 23	IDEALE
A 24	KBDGND	B 24	HD0	C 24	HD15
A 25	KBDVD5	B 25	HD1	C 25	HD14
A 26	KBDINH	B 26	HD2	C 26	HD13
A 27	MOUSEDATA	B 27	HD3	C 27	HD12
A 28	MOUSEGND	B 28	HD4	C 28	HD11
A 29	MOUSEVD5	B 29	HD5	C 29	HD10
A 30	SPOUT	B 30	HD6	C 30	HD9
A 31	SPVD5	B 31	HD7	C 31	HD8
A 32	NC	B 32	RST-N	C 32	GND_D

CONNECTOR X310 for GR (GRisa) (Pin A1 front left)

Pin	Signal	Pin	Signal	Pin	Signal
A 1	GND_D	B 1	IOR-N	C 1	GND_D
A 2	+5V_D	B 2	IOW-N	C 2	+5V_D
A 3	+12V_D	B 3	MEMR-N	C 3	-12V_D
A 4	BALE	B 4	MEMW-N	C 4	SBHE-N
A 5	SA0	B 5	NC	C 5	SA1
A 6	SA2	B 6	GND_D	C 6	SA3
A 7	SA4	B 7	SA5	C 7	SA6
A 8	SA7	B 8	SA8	C 8	SA9
A 9	SA10	B 9	SA11	C 9	SA12
A 10	SA13	B 10	SA14	C 10	SA15
A 11	SA16	B 11	LA17	C 11	LA18
A 12	LA19	B 12	LA20	C 12	LA21
A 13	LA22	B 13	LA23	C 13	IRQ3
A 14	IRQ4	B 14	IRQ5	C 14	IRQ6
A 15	IRQ7	B 15	IRQ9	C 15	IRQ10
A 16	IRQ11	B 16	IRQ12	C 16	IRQ14
A 17	IRQ15	B 17	IOCHCHK-N	C 17	DRQ0
A 18	DRQ1	B 18	DRQ2	C 18	DRQ3
A 19	DRQ5	B 19	DRQ6	C 19	DRQ7
A 20	DACK0-N	B 20	GND_D	C 20	DACK1-N
A 21	DACK2-N	B 21	DACK3-N	C 21	DACK5-N
A 22	DACK6-N	B 22	DACK7-N	C 22	TC
A 23	SD0	B 23	SD1	C 23	SD2
A 24	SD3	B 24	+5V_D	C 24	SD4
A 25	SD5	B 25	SD6	C 25	SD7
A 26	SD8	B 26	SD9	C 26	SD10

A 27	SD11	B 27	SD12	C 27	SD13
A 28	SD14	B 28	SD15	C 28	IOCHRDY
A 29	AEN	B 29	MEMCS16-N	C 29	IOCS16-N
A 30	RESETDRV	B 30	ENDXFR-N	C 30	MASTER-N
A 31	+5V_D	B 31	REFRESH-N	C 31	+5V_D
A 32	GND_D	B 32	SYSCLK	C 32	GND_D

CONNECTOR X311 for GR (GRLcd) (Pin A1front left)

Pin	Signal	Pin	Signal	Pin	Signal
A 1	VL5-P	B 1	VL12-P	C 1	
A 2		B 2		C 2	
A 3	DISPLAYON	B 3		C 3	8514ON
A 4	OPLNKO1	B 4		C 4	OPLNKO2
A 5	OPLNKI1	B 5		C 5	OPLNKI2
A 6	GND_D	B 6	GND_D	C 6	GND_D
A 7	PD9	B 7	PD10	C 7	PD11
A 8	PD12	B 8	PD13	C 8	PD14
A 9	PD15	B 9	PD16	C 9	PD17
A 10	VGHSYNC	B 10		C 10	VGVSYNC
A 11	PD0	B 11	PD1	C 11	PD2
A 12	PD3	B 12	PD4	C 12	PD5
A 13	PD6	B 13	PD7	C 13	PD8
A 14	FPVDCLK	B 14		C 14	FPHDE
A 15	MONHSYNC	B 15	PNLOFF	C 15	MONVSYNC
A 16	MONR	B 16	MONG	C 16	MONB
A 17	GNDMON	B 17	GNDMON	C 17	GNDMON
A 18	GND_D	B 18	GND_D	C 18	GND_D
A 19	LINK_F>G	B 19	LINK_P>G	C 19	ANALYSE
A 20	LINK_G>F	B 20	LINK_G>P	C 20	ERROR1
A 21	LINK_F>A	B 21	LINK_P>A	C 21	ERROR2
A 22	LINK_A>F	B 22	LINK_A>P	C 22	TRESET
A 23	GND_D	B 23	GND_D	C 23	GND_D
A 24	LCDCLK	B 24		C 24	
A 25	LCDR0	B 25	LCDR1	C 25	LCDR2
A 26	NC	B 26	NC	C 26	NC
A 27	LCDG0	B 27	LCDG1	C 27	LCDG2
A 28	NC	B 28	NC	C 28	NC
A 29	LCDB0	B 29	LCDB1	C 29	LCDB2
A 30	NC	B 30	NC	C 30	NC
A 31	LCDHSYNC	B 31	LCDVSYNC	C 31	LCDENAB
A 32	GND_D	B 32	GND_D	C 32	GND_D

CONNECTOR X330, X340, X350 for Option, LAN and VGA (Pin A1 front left)

Pin	Signal	Pin	Signal
A 1	IOCHCHK-N	B 1	GND_D
A 2	SD7	B 2	RESETDRV
A 3	SD6	B 3	+5V_D
A 4	SD5	B 4	IRQ9
A 5	SD4	B 5	NC
A 6	SD3	B 6	DRQ2
A 7	SD2	B 7	-12V_D
A 8	SD1	B 8	ENDXFR-N
A 9	SD0	B 9	+12V_D
A 10	IOCHRDY	B 10	GND_D
A 11	AEN	B 11	SMEMW-N
A 12	SA19	B 12	SMEMR-N
A 13	SA18	B 13	IOW-N
A 14	SA17	B 14	IOR-N
A 15	SA16	B 15	DACK3-N
A 16	SA15	B 16	DRQ3
A 17	SA14	B 17	DACK1-N
A 18	SA13	B 18	DRQ1
A 19	SA12	B 19	REFRESH-N
A 20	SA11	B 20	SYSCLK
A 21	SA10	B 21	IRQ7

A 22	SA9	B 22	IRQ6
A 23	SA8	B 23	IRQ5
A 24	SA7	B 24	IRQ4
A 25	SA6	B 25	IRQ3
A 26	SA5	B 26	DACK2
A 27	SA4	B 27	TC
A 28	SA3	B 28	BALE
A 29	SA2	B 29	+5V_D
A 30	SA1	B 30	OSC
A 31	SA0	B 31	GND_D

C 1	SBHE-N	D 1	MEMCS16-N
C 2	LA23	D 2	IOCS16-N
C 3	LA22	D 3	IRQ10
C 4	LA21	D 4	IRQ11
C 5	LA20	D 5	IRQ12
C 6	LA19	D 6	IRQ15
C 7	LA18	D 7	IRQ14
C 8	LA17	D 8	DACK0-N
C 9	MEMR-N	D 9	DRQ0
C 10	MEMW-N	D 10	DACK5-N
C 11	SD8	D 11	DRQ5
C 12	SD9	D 12	DACK6-N
C 13	SD10	D 13	DRQ6
C 14	SD11	D 14	DACK7-N
C 15	SD12	D 15	DRQ7
C 16	SD13	D 16	+5V_D
C 17	SD14	D 17	MASTER-N
C 18	SD15	D 18	GND_D

7.5 Annex

Service routine fse_io.exe

The routine is to be found on the service disk and is started after the instrument has booted from this disk.

Caution: The test routine must not be started with the instrument software running !

After the program has been started, the main menu with the individual test groups appears (front panel, LEDs, User Port). Input of the respective digit allows to change to the desired menu. The ESC key permits to enter the main menu from the submenus. The ESC key terminates the program in the main menu. Besides, it can also be aborted at any time by pressing CONTROL-C.

Front-panel menu:
On pressing of a key or rotation of the rotary knob, the value of the interrupt register in the keyboard controller is displayed in the field *Interrupt*.
The designation of the key is indicated in the field *Key*, the key code in the field *Code* (according to the table in the service manual of the front panel). In the case of a fault, the message *column error* or *row error* is displayed.
In the field *Rollkey*, the number and direction of the steps are indicated after turning the rotary knob.

LEDs menu:
By entering the digit for the desired LED, its status can be switched over. At the beginning, all LEDs except the trigger LED are switched off. The trigger LED can only be checked if the line SWP_LED (connector X40) is applied to ground potential.

Backlight menu:
By entering a number between 0 and 31, the brightness of the backlighting can be set. 0 corresponds to the OFF state and 31 corresponds to maximum brightness. When the program is started, the brightness is set to maximum in order to ensure reliable ignition of the tubes.

User Port menu:
As with the instrument function, this menu permits to write or read user port values. In addition, the status of the signal lines is polled and indicated at the antenna coding socket when reading.
The user port values are entered in hexadecimal format.

ROHDE&SCHWARZ

SERVICEUNTERLAGEN

Fronteinheit

1065.6251.02/06/09/16/17/18/19/20/21/22/23/24

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung 7-1

7.2 Meßgeräte und Hilfsmittel 7-2

7.3 Fehlersuche 7-3

7.3.1 Probleme mit der Tastatur bzw. dem Drehknopf 7-3
7.3.2 Probleme mit dem Standby-Taster 7-3
7.3.3 Probleme mit der Hintergrundbeleuchtung 7-3
7.3.4 Probleme mit der Buchse PROBE / CODE 7-4

7.4 Externe Schnittstellen 7-5

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

Die Frontplatte besteht aus:

- Folientastatur mit LED's,
- Standby-Taster,
- LC-Display mit DC/AC-Wandler,
- Display-Board,
- Buchse PROBE / CODE.

Das Display-Board beinhaltet den Drehknopf und die Helligkeitssteuerung für die LCD-Hintergrundbeleuchtung. Weiterhin stellt es die Verbindung von der Folientastatur (incl. LEDs) und der Buchse PROBE / CODE zum digitalen Motherboard her.

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalvoltmeter	0...20 V =	UDL35	1037.1807.02	- Testen der Hintergrundbeleuchtung

7.3 Fehlersuche

7.3.1 Probleme mit der Tastatur bzw. dem Drehknopf

Funktionieren einzelne oder alle Tasten nicht bzw. reagiert der Drehknopf nicht, sollte das Testprogramm, das im Kapitel zum digitalen Motherboard beschrieben ist, zur Fehlersuche genutzt werden. Zur Lokalisierung des Fehlers befindet sich im Abschnitt Schnittstellen eine Tabelle mit der Belegung der Tastatursteckverbinder.

7.3.2 Probleme mit dem Standby-Taster

Der Standby-Taster erzeugt das Signal Power-ON, das direkt zum Netzteil geführt ist. Bei gedrücktem Taster (Schalterstellung ON) muß dieses Signal auf Massepotential liegen. In der Schalterstellung STANDBY ist das Signal unbeschaltet und wird von einem Pull-up-Widerstand im Netzteil auf High gezogen. Das Signal Power-ON ist auf dem Stecker X1 an Pin 25 zu finden.
Der Standby-Taster ist als Umschalter ausgeführt und steuert außer dem Signal Power-ON auch die LED's STANDBY und ON über je einen Vorwiderstand an.

7.3.3 Probleme mit der Hintergrundbeleuchtung

Bleibt die Hintergrundbeleuchtung dunkel, ist sie ungleichmäßig hell oder flackert, dann können entweder die Hintergrundbeleuchtung oder deren Ansteuerung defekt sein. Besteht die Hintergrundbeleuchtung aus zwei Röhren und tritt der Fehler nur bei einer von beiden auf, ist höchstwahrscheinlich diese Röhre defekt. Funktionieren dagegen beide Röhren nicht oder ist nur eine Röhre vorhanden, sollte als nächstes der DC/AC-Wandler untersucht werden.
Der Wandler ist entweder Bestandteil der Hintergrundbeleuchtung oder befindet sich in einem getrennten Gehäuse zwischen Display-Board und Display. Mit dem Wandler wird aus einer Gleichspannung am Eingang eine Wechselspannung zur Ansteuerung der Röhren erzeugt. Diese Wechselspannung hat eine Frequenz von ca. 30 kHz und liegt zwischen 1000 V vor dem Zünden und etwa 300 V bis 500 V beim Betrieb der Röhren. Eine Messung der Wandler-Ausgangsspannung zur Fehlersuche ist nicht sinnvoll. Überprüft werden sollte hingegen die Gleichspannung am Wandler-Eingang. Diese Gleichspannung wird aus der digitalen 12V-Versorgungsspannung erzeugt. Über einen D/A-Wandler mit nachgeschaltetem Längstransistor als Stellglied kann die Wandler-Eingangsspannung im Bereich von 7,7 V bis 12 V eingestellt werden. Dies geschieht über die Signale LLUM0...LLUM4, die auf dem digitalen Motherboard erzeugt werden, und am Stecker X1 auf Pin 27...31 zu finden sind.

LLUM0	LLUM1	LLUM2	LLUM3	LLUM4	Wandler-Eingangs-spannung
L	L	x	x	x	0 V
L	H	L	L	L	7,7 V
L	H	H	L	L	8,4 V
H	L	L	L	L	9,2 V
H	L	H	L	L	9,9 V
H	H	L	L	L	10,7 V
H	H	H	L	L	11,4 V
H	H	H	H	H	12 V

Die Spannungsmessung sollte einmal mit angeschlossenem Wandler und einmal parallel zu einem Ersatzwiderstand (ca. 20 Ohm) durchgeführt werden. Mit dem Einstellregler R5 ist ein Abgleich der Spannung möglich.
Die Helligkeit läßt sich über die Geräte-Software steuern. Nach dem Einschalten des Gerätes wird die Hintergrundbeleuchtung immer zuerst auf volle Helligkeit geschaltet, weil nur so ein sicheres Zünden der Röhren möglich ist.

7.3.4 Probleme mit der Buchse PROBE / CODE

Die Eingangssignale der Buchse PROBE / CODE werden auf dem Display-Board gefiltert und dann zum digitalen Motherboard geführt. Die beiden Versorgungsspannungen +10 V und -10 V kommen vom analogen Motherboard. Ist die elektrische Verbindung über das Display-Board in Ordnung, muß die Fehlersuche auf dem digitalen bzw. dem analogen Motherboard fortgesetzt werden.

7.4 Externe Schnittstellen

Taste	ROW	X5.Pin	COL	X5.Pin	Code
SYSTEM-PRESET	5	6	8	17	58H
SYSTEM-CAL	4	5	8	17	48H
SYSTEM-DISPLAY	6	7	8	17	68H
SYSTEM-INFO	4	5	9	18	49H
CONFIGURATION-MODE	5	6	9	18	59H
CONFIGURATION-SETUP	6	7	9	18	69H
HARDCOPY-SETTINGS	4	5	10	19	4AH
HARDCOPY-START	5	6	10	19	5AH
STATUS-LOCAL	6	7	10	19	6AH
USER	0	1	0	9	00H
SOFTKEY 1	0	1	1	10	01H
SOFTKEY 2	0	1	2	11	02H
SOFTKEY 3	0	1	3	12	03H
SOFTKEY 4	0	1	4	13	04H
SOFTKEY 5	0	1	5	14	05H
SOFTKEY 6	0	1	6	15	06H
SOFTKEY 7	0	1	7	16	07H
SOFTKEY 8	0	1	8	17	08H
SOFTKEY 9	0	1	9	18	09H
SOFTKEY 10	0	1	10	19	0AH
FREQUENCY-CENTER	1	2	0	9	10H
FREQUENCY-START	1	2	1	10	11H
MARKER-NORMAL	1	2	3	12	13H
MARKER-DELTA	1	2	4	13	14H
TRACE-1	1	2	5	14	15H
TRACE-3	1	2	6	15	16H
MENU-UP	2	3	9	18	29H

MENU-LEFT	1	2	10	19	1AH
FREQUENCY-SPAN	2	3	0	9	20H
FREQUENCY-STOP	2	3	1	10	21H
MARKER-SEARCH	2	3	3	12	23H
MARKER-MKR→	2	3	4	13	24H
TRACE-2	2	3	5	14	25H
TRACE-4	2	3	6	15	26H
MENU-RIGHT	2	3	10	19	2AH
LEVEL-REF	7	8	0	9	70H
LEVEL-RANGE	7	8	1	10	71H
LINES-D LINES	7	8	3	12	73H
LINES-LIMITS	7	8	4	13	74H
SWEEP-TRIGGER	7	8	5	14	75H
SWEEP-SWEEP	7	8	6	15	76H
SWEEP-COUPLING	7	8	10	19	7AH
DATA INPUT-7	6	7	0	9	60H
DATA INPUT-4	6	7	1	10	61H
DATA INPUT-1	6	7	2	11	62H
DATA INPUT-0	6	7	3	12	63H
DATA INPUT-CLR	5	6	4	13	54H
DATA VARIATION-HOLD	6	7	5	14	65H
DATA INPUT-8	5	6	0	9	50H
DATA INPUT-5	5	6	1	10	51H
DATA INPUT-2	5	6	2	11	52H
DATA INPUT-'.'	5	6	3	12	53H
DATA VARIATION-STEP	5	6	5	14	55H
DATA INPUT-9	4	5	0	9	40H
DATA INPUT-6	4	5	1	10	41H
DATA INPUT-3	4	5	2	11	42H
DATA INPUT-'-'	4	5	3	12	43H

DATA INPUT-BACK	4	5	4	13	44H
DATA VARIATION-UP	3	4	5	14	35H
DATA VARIATION-LEFT	4	5	5	14	45H
DATA VARIATION-DOWN	4	5	6	15	46H
DATA INPUT-GHz	3	4	0	9	30H
DATA INPUT-MHz	3	4	1	10	31H
DATA INPUT-kHz	3	4	2	11	32H
DATA INPUT-Hz	3	4	3	12	33H
DATA INPUT-Exp	3	4	4	13	34H
DATA VARIATION-RIGHT	3	4	6	15	36H
MEMORY-CONFIG	3	4	7	16	37H
MEMORY-SAVE	3	4	8	17	38H
MEMORY-RECALL	3	4	9	18	39H
MEMORY-INPUT	3	4	10	19	3AH

Aufbau der Tastaturmatrix und Belegung des Steckers X5 auf dem Display-Board

X6.Pin:	3	4	5	6	11	12	13
LED-Katode:	ON	STANDBY	REMOTE	SRQ	HOLD	TRACE 1	TRACE 2

X6.Pin:	14	15	17	18	19	20
LED-Katode:	TRACE 3	TRACE 4	TRIGGER	SWT	VBW	RBW

Die Anschlüsse der LED's sind auf Stecker X6 herausgeführt. Die Anode der ON-LED liegt auf Pin2, die Anoden aller anderen LED's liegen gemeinsam auf Pin1.

ROHDE&SCHWARZ

SERVICE DOCUMENTS

Front unit

1065.6251.02/06/09/016/17/18/19/20/21/22/23/24

Contents

7 Testing the Module 7-1

7.1 Function Description 7-1

7.2 Measuring Instruments and Auxiliary Equipment 7-2

7.3 Troubleshooting 7-3

7.3.1 Problems with the Keyboard or the Rotary Knob 7-3

7.3.2 Problems with the Standby Pushbutton 7-3

7.3.3 Problems with Backlighting 7-3

7.3.4 Problems with the PROBE / CODE Connector 7-4

7.4 External Interfaces 7-5

7 Testing the Module

7.1 Function Description

The front panel consists of:

- Membrane keyboard with LEDs,
- Standby switch,
- Liquid crystal display with DC/AC converter,
- Display module,
- Female connector PROBE / CODE.

The display module comprises the rotary knob and the brightness control for the LCD backlighting. In addition, it constitutes the connection from the membrane keyboard (including LEDs) and the female connector PROBE / CODE to the digital motherboard.

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of Instrument	Specifications	Appropriate R&S device	Order no.	Use
1	Digital voltmeter	0 to 20 V =	UDL35	1037.1807.02	- Testing the backlighting

7.3 Troubleshooting

7.3.1 Problems with the Keyboard or the Rotary Knob

If individual or all keys do not work or if the rotary knob does not respond, the test routine described in the chapter about the digital motherboard should be used for troubleshooting. To allow for fault location, the section "Interfaces" includes a table containing the assignment of the keyboard connectors.

7.3.2 Problems with the Standby Pushbutton

The Standby pushbutton generates the Power ON signal which is directly applied to the power supply. With the pushbutton depressed (switch position ON), this signal must be applied to ground potential. With the switch set to STANDBY, the signal is not connected and is pulled to high by a pull-up resistor in the power supply. The Power ON signal is to be found on connector X1 at pin 25.
The standby pushbutton is designed as switch and controls both the Power ON signal and the LEDs STANDBY and ON via a bias resistor each.

7.3.3 Problems with Backlighting

If the backlighting remains dark, if it is unevenly bright or flickers, either the backlighting itself or the backlighting control may be faulty. If the backlighting consists of two tubes and if the fault only occurs in one of them, this tube is most likely to be faulty. If, however, both tunbes do not work or if there is only one tube, the DC/AC converter should be checked next.
The converter is either part of the backlighting or accommodated in an extra housing between display module and display. The converter uses a DC voltage at the input to generate an AC voltage for control of the tubes. This AC voltage features a frequency of approx. 30 kHz and ranges between 1000 V before ignition and about 300 V to 500 V during operation of the tubes. It does not make sense to check the output voltage of the converter for troubleshooting. However, the DC voltage at the converter input should be checked. This DC voltage is generated from the digital 12-V supply voltage. The converter input voltage can be set in the range from 7.7 V to 12 V via a D/A converter with a following series transistor as control element. This is done using the signals LLUM0 to LLUM4 generated on the digital motherboard and to be found on connector X1 at pin 27 to 31.

LLUM0	LLUM1	LLUM2	LLUM3	LLUM4	Input voltage of converter
L	L	x	x	x	0 V
L	H	L	L	L	7.7 V
L	H	H	L	L	8.4 V
H	L	L	L	L	9.2 V
H	L	H	L	L	9.9 V
H	H	L	L	L	10.7 V
H	H	H	L	L	11.4 V
H	H	H	H	H	12 V

The voltage should be measured once with connected converter and once in parallel to an equivalent resistance (approx. 20 ohms). The voltage can be adjusted using adjusting control R5.
The brightness can be controlled via the instrument software. After switching on the instrument, the backlighting is always set to full brightness first, because this is necessary to ensure reliable ignition of the tubes.

7.3.4 Problems with the PROBE / CODE Connector

The input signals of the PROBE / CODE connector are filtered on the display module and then taken to the digital motherboard. The two supply voltages +10 V and -10 V are derived from the analog motherboard. If the electrical connection via the display module is okay, the troubleshooting procedure is to be continued on the digital or analog motherboard.

7.4 External Interfaces

Key	ROW	X5.Pin	COL	X5.Pin	Code
SYSTEM-PRESET	5	6	8	17	58H
SYSTEM-CAL	4	5	8	17	48H
SYSTEM-DISPLAY	6	7	8	17	68H
SYSTEM-INFO	4	5	9	18	49H
CONFIGURATION-MODE	5	6	9	18	59H
CONFIGURATION-SETUP	6	7	9	18	69H
HARDCOPY-SETTINGS	4	5	10	19	4AH
HARDCOPY-START	5	6	10	19	5AH
STATUS-LOCAL	6	7	10	19	6AH
USER	0	1	0	9	00H
SOFTKEY 1	0	1	1	10	01H
SOFTKEY 2	0	1	2	11	02H
SOFTKEY 3	0	1	3	12	03H
SOFTKEY 4	0	1	4	13	04H
SOFTKEY 5	0	1	5	14	05H
SOFTKEY 6	0	1	6	15	06H
SOFTKEY 7	0	1	7	16	07H
SOFTKEY 8	0	1	8	17	08H
SOFTKEY 9	0	1	9	18	09H
SOFTKEY 10	0	1	10	19	0AH
FREQUENCY-CENTER	1	2	0	9	10H
FREQUENCY-START	1	2	1	10	11H
MARKER-NORMAL	1	2	3	12	13H
MARKER-DELTA	1	2	4	13	14H
TRACE-1	1	2	5	14	15H
TRACE-3	1	2	6	15	16H
MENU-UP	2	3	9	18	29H

MENU-LEFT	1	2	10	19	1AH
FREQUENCY-SPAN	2	3	0	9	20H
FREQUENCY-STOP	2	3	1	10	21H
MARKER-SEARCH	2	3	3	12	23H
MARKER-MKR→	2	3	4	13	24H
TRACE-2	2	3	5	14	25H
TRACE-4	2	3	6	15	26H
MENU-RIGHT	2	3	10	19	2AH
LEVEL-REF	7	8	0	9	70H
LEVEL-RANGE	7	8	1	10	71H
LINES-D LINES	7	8	3	12	73H
LINES-LIMITS	7	8	4	13	74H
SWEEP-TRIGGER	7	8	5	14	75H
SWEEP-SWEEP	7	8	6	15	76H
SWEEP-COUPLING	7	8	10	19	7AH
DATA INPUT-7	6	7	0	9	60H
DATA INPUT-4	6	7	1	10	61H
DATA INPUT-1	6	7	2	11	62H
DATA INPUT-0	6	7	3	12	63H
DATA INPUT-CLR	5	6	4	13	54H
DATA VARIATION-HOLD	6	7	5	14	65H
DATA INPUT-8	5	6	0	9	50H
DATA INPUT-5	5	6	1	10	51H
DATA INPUT-2	5	6	2	11	52H
DATA INPUT-'.'	5	6	3	12	53H
DATA VARIATION-STEP	5	6	5	14	55H
DATA INPUT-9	4	5	0	9	40H
DATA INPUT-6	4	5	1	10	41H
DATA INPUT-3	4	5	2	11	42H
DATA INPUT-'-'	4	5	3	12	43H

DATA INPUT-BACK	4	5	4	13	44H
DATA VARIATION-UP	3	4	5	14	35H
DATA VARIATION-LEFT	4	5	5	14	45H
DATA VARIATION-DOWN	4	5	6	15	46H
DATA INPUT-GHz	3	4	0	9	30H
DATA INPUT-MHz	3	4	1	10	31H
DATA INPUT-kHz	3	4	2	11	32H
DATA INPUT-Hz	3	4	3	12	33H
DATA INPUT-Exp	3	4	4	13	34H
DATA VARIATION-RIGHT	3	4	6	15	36H
MEMORY-CONFIG	3	4	7	16	37H
MEMORY-SAVE	3	4	8	17	38H
MEMORY-RECALL	3	4	9	18	39H
MEMORY-INPUT	3	4	10	19	3AH

Configuration of keyboard matrix and assignment of connector X5 on the display module

X6.Pin:	3	4	5	6	11	12	13
Cathode of LED	ON	STANDBY	REMOTE	SRQ	HOLD	TRACE 1	TRACE 2

X6.Pin:	14	15	17	18	19	20
Cathode of LED	TRACE 3	TRACE 4	TRIGGER	SWT	VBW	RBW

The terminals of the LEDs are to be found on connector X6. The anode of the ON-LED is applied to pin 2, all other LEDs are commonly applied to pin 1.

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
GRAPHICS

1043.4491.02

1043.4610.00

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLORED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 1-7.1

7.1 Funktionsbeschreibung 1-7.1

7.1.1 Blockschaltbild 1-7.1

7.1.2 Funktion im Gerät 1-7.1

7.2 Meßgeräte und Hilfsmittel 1-7.2

7.3 Fehlersuche 1-7.3

7.3.1 Transputer-Software wird nicht geladen 1-7.3

7.3.2 LC-Display 1-7.4

7.3.2.1 Display bleibt dunkel 1-7.4

7.3.2.2 Display und externer Monitor zeigen kein Bild 1-7.4

7.3.2.3 Display zeigt kein oder fehlerhaftes Bild 1-7.4

7.3.2.4 Display zeigt nur VGA-Bildschirm 1-7.5

7.3.2.5 Display zeigt niemals VGA-Bildschirm 1-7.5

7.3.3 Probleme mit dem externen Monitor 1-7.5

7.4 Prüfen der Eigenschaften 1-7.6

7.4.1 Anwendung des Testprogramms GR_CHECK.EXE 1-7.6

7.4.1.1 Test des Transputer-Netzwerks 1-7.6

7.4.1.2 Test der Grafik-Hardware 1-7.6

7.4.1.3 Testbilder zur Überprüfung von Display und externem Monitor 1-7.6

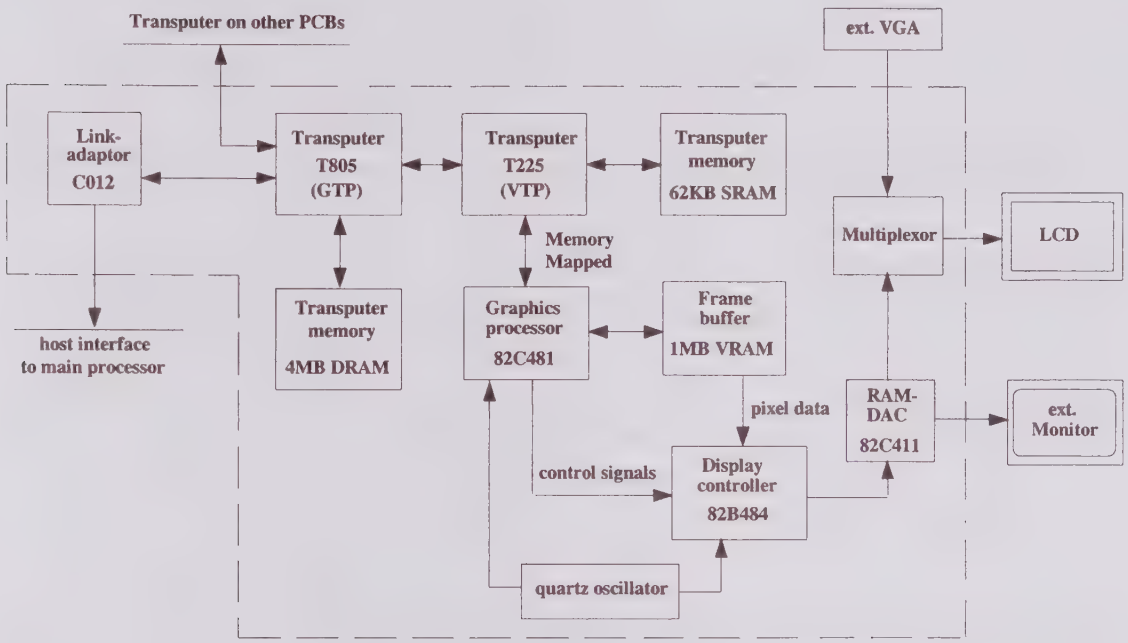
7.4.2 Austausch der Baugruppe Graphics 1-7.7

7.5 Externe Schnittstellen 1-7.9

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

7.1.1 Blockschaltbild



7.1.2 Funktion im Gerät

Die Baugruppe Graphics kann sich in 2 Varianten im FSE befinden. Bis April 1998 wurden Grafikkarten 1043.4491 mit einem 8514/A kompatiblen Grafikprozessor eingesetzt. Ab April 1998 kommen Grafikkarten mit dem Grafikchip S3 Virge/MX zum Einsatz 1043.4610.

Die Baugruppe Graphics erfüllt zwei Hauptaufgaben:

1. Erzeugen einer schnellen grafischen Ausgabe für das Meßgerät und die Ansteuerung des internen LC-Displays sowie eines externen Monitors. Diese Funktion wird von einem grafischen Subsystem realisiert, das bei der Graphics 1043.4491 im Kern aus einem 8514/A-kompatiblen Grafikprozessor und einem speziellen RAMDAC bzw. einem S3 Virge/MX Grafikcontroller besteht (bei 1043.4610). Zur Ansteuerung des internen LC-Displays gehört auch die Umschaltung zwischen Meßgeräte- und VGA-Darstellung bei eingebauter Option FSE-B15.
2. Schnittstelle innerhalb des Transputernetzwerks zwischen dem Mainprozessor, den Transputern auf anderen Baugruppen und dem grafischen Subsystem. Dazu befindet sich auf der Baugruppe ein PC-Link-Interface, zwei Transputer sowie zwei Steckplätze für Transputer-Module (TRAMs) bei 1043.4491 bzw. einem Steckplatz für Transputer Module (TRAM) bei 1043.4610.

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalvoltmeter	0...20 V =	UDL35	1037.1807.02	– Testen der Display-Versorgungs-spannung, – Pegelkontrolle
2	Oszilloskop	Grenzfrequenz >= 60 MHz			Überprüfen der Steuersignale für Display und Monitor
3	VGA-Karte	seperater Ausgang für LC-Display	aus Service-Kit		– Benutzerschnittstelle des Testprogramms GR_CHECK.EXE
4	Testprogramm GR_CHECK.EXE				Testet Transputer-Netzwerk und Grafikkarte, – Erzeugt Testbilder, um fehlerhafte Baugruppe zu bestimmen

7.3 Fehlersuche

Wenige Sekunden nach dem Einschalten des Gerätes muß auf dem internen Display ein Einschaltbild mit den Meldungen 'Rohde & Schwarz, Analyzer BIOS, Booting' und ein rotierender Strich zu sehen sein. Ist dies nicht der Fall, so kann man zunächst folgendes prüfen:

1. Bleibt das Display völlig dunkel? (→ 0)
2. Zeigt auch der externe Monitor kein Bild? (→ 0)
3. Zeigt nur das Display kein Bild oder ist das Bild gestört? (→ 0)
4. Erscheint bei vorhandener Option FSE-B15 (Rechnerfunktion) nur der VGA-Bildschirm auf dem Display? (→ 0)

Erscheint das Einschaltbild korrekt, sollte etwas später der rotierende Strich in einer beliebigen Position verharren und kurze Zeit später der bisherige Text durch die Meldung 'Transputer download successful' ersetzt werden. Ist auch nach längerem Warten lediglich das Einschaltbild zu sehen, ist die Fehlersuche wie unter 0 beschrieben fortzusetzen.

Trat bisher kein Fehler auf, müssen nun weitere Meldungen der Art 'XXX download sucessful' bzw. 'XXX download failed' erscheinen. Das Ausbleiben einer dieser Meldungen bzw. ein 'failed', sollte auf einen konkreten Fehler bei der Initialisierung der Meßgeräte-Hardware hindeuten. Im Zweifelsfall kann auch hier wie unter 0 beschrieben verfahren werden.

Arbeitet das Gerät bis zur Darstellung des Meßgeräte-Bildschirms (Grid, Softkeys etc.) korrekt und tritt anschließend ein Fehler auf, sind in Verbindung mit der Baugruppe Graphics 2 Fälle interessant:

1. Das Display-Bild zeigt in bestimmten Bereichen oder bei bestimmten Farben eine fehlerhafte Darstellung (→ 0).
2. Das Display-Bild ist korrekt, jedoch der externe Monitor zeigt kein oder ein fehlerhaftes Bild (→ 0).

Andere Hardware-Fehler der Baugruppe Graphics sollten bereits während des Bootens erkennbar sein und sind wie oben beschrieben zu untersuchen. Im Zweifelsfall kann immer das Testprogramm GR_CHECK.EXE (→ 0) benutzt werden.

7.3.1 Transputer-Software wird nicht geladen

Treten Probleme beim Laden der Transputer-Software auf, kann dies verschiedene Ursachen haben:

1. Der Mainprozessor bootet nicht korrekt oder es tritt bereits ein Fehler beim Laden der RMX-Software auf (siehe Kapitel Mainprozessor).

   Symptome: Auch bei vorhandener Rechneroption FSE-B15 kann nicht von Diskette gebootet werden.

   Das Gerät zeigt auch nach längerem Warten, außer dem rotierenden Strich des Einschaltbildes, keine Aktivität.

2. Es liegt ein Hardware-Fehler auf der Baugruppe Graphics vor.

   Symptom: Es erscheint anstelle des Einschaltbildes ein weißes Display.

3. Einer der Transputer bzw. deren nachgeschaltete Hardware auf der Baugruppe Frac Syn Oder Detektor Board ist defekt.

   Symptom: Das Einschaltbild erscheint korrekt, jedoch fehlt die Meldung 'Transputer download successful' oder eine der darauf folgenden Meldungen.

Die Fälle 2. und 3. können mit dem Testprogramm GR_CHECK.EXE (→ 0) näher untersucht werden.

7.3.2 LC-Display

7.3.2.1 Display bleibt dunkel

Bleibt das Display bereits nach dem Einschalten dunkel, ist zu überprüfen, ob die Hintergrundbeleuchtung aktiviert wurde. Dies ist daran erkennbar, daß am oberen oder unteren Display-Rand ein schmaler heller Streifen sichtbar ist. Am besten erkennt man eine eingeschaltete Hintergrundbeleuchtung jedoch am geöffneten Gerät beim Blick auf die Display-Rückseite. Im Kapitel Frontpanel sind mögliche Fehlerursachen bei der Ansteuerung der Hintergrundbeleuchtung genannt.

7.3.2.2 Display und externer Monitor zeigen kein Bild

Zeigen nach dem Einschalten weder das Display noch der externe Monitor ein Bild, sollte die Fehlersuche mit dem Testprogramm GR_CHECK.EXE (→ 0) fortgesetzt werden.

Verschwindet das Einschaltbild dagegen während der Bootphase und erscheint danach weder auf dem Display noch auf dem externen Monitor ein Bild, kann außer einem Hardware-Defekt auch eine fehlerhafte Farbeinstellung die Ursache sein. Dies kann z.B. auftreten, wenn alle Anzeige-Objekte (Grid, Texte, Marker, Traces etc.) auf die Hintergrundfarbe eingestellt wurden.

7.3.2.3 Display zeigt kein oder fehlerhaftes Bild

Ist auf dem internen Display nur eine weißes oder gestörtes Bild zu sehen, obwohl der externe Monitor ein korrektes Bild anzeigt, liegt der Fehler wahrscheinlich in der Display-Ansteuerung.

Hierzu sollte zunächst das Verbindungskabel vom Display zum Motherboard überprüft werden. Scheint hier kein Fehler vorzuliegen, sind als nächstes die Signale am Display-Steckverbinder auf dem Motherboard bzw. an der Buchsenleiste X311 auf dem Motherboard zu überprüfen (→ 0). Dazu werden ein Voltmeter und ein Oszilloskop benötigt. Außerdem sollte das Test-Programm GR_CHECK.EXE (→0) gestartet werden.

Von Interesse sind zunächst die Signale HSync, VSync, Enable, Clock und die Versorgungsspannung. Ist keines dieser Signale korrekt, müssen als nächstes die Signale DisplayOn und 8514ON überprüft werden. Beides sind TTL-Signale, die vom Motherboard kommen. Sie sind an folgenden Stecker-Pins zu finden:

DisplayON: X311.A3
8514ON: X311.C3

Unter Berücksichtigung des Jumpers X1 auf der Baugruppe Graphics ergeben sich folgende Kombinationen:

X1	DisplayON	8514ON	Displaydarstellung
	L	x	off
1-2	H	L	VGA
1-2	H	H	Meßgeräte-Bildschirm
2-3	H	L	off
2-3	H	H	Meßgeräte-Bildschirm

Entsprechen diese Signale nicht den Vorgaben, ist die Fehlersuche auf dem Motherboard fortzusetzen (siehe entsprechendes Kapitel), andernfalls ist die Baugruppe Graphics defekt.

Konnte bis hierher kein fehlerhaftes Signal gefunden werden, sollte zur weiteren Fehlersuche ein Testbild benutzt werden. Dazu eignet sich besonders das vertikale Streifenmuster, welches vom Programm GR_CHECK.EXE (→ 0) erzeugt wird. Jede Display-Zeile besteht dabei aus abwechselnd je 2 weißen und 2 schwarzen Pixeln. An den Steckerpins der Signale Red-, Green- und Blue-Bit 0..2 muß damit ein Rechtecksignal der Frequenz 6,29MHz anliegen (→ 0).

Sind auch diese Signale korrekt, muß von einem fehlerhaften Display ausgegangen werden, andernfalls ist der Fehler auf der Baugruppe Graphics zu suchen.

7.3.2.4 Display zeigt nur VGA-Bildschirm

Wird bei eingebauter Rechneroption FSE-B15 nach dem Einschalten des Gerätes nur der VGA-Bildschirm auf dem internen Display dargestellt, sind 2 Fälle zu unterscheiden:

1. Ein angeschlossener externer Monitor bleibt dunkel bzw. zeigt ein fehlerhaftes Bild, dann weiter wie unter 0 beschrieben.
2. Auf dem externen Monitor ist erst das Einschaltbild und später auch der Meßgeräte-Bildschirm sichtbar. Es handelt sich somit um einen Fehler in der Display-Umschaltung.

Im 2. Fall sollten die Signale DisplayON und 8514ON (→ 0) überprüft werden:
Liegen beide Signale korrekt an, muß von einem Hardware-Fehler auf der Baugruppe Graphics ausgegangen werden.
Entsprechen die Signale nicht den Vorgaben, ist die Fehlersuche auf dem Motherboard fortzusetzen (siehe entsprechendes Kapitel).

7.3.2.5 Display zeigt niemals VGA-Bildschirm

Wird bei eingebauter Rechneroption FSE-B15 überhaupt kein VGA-Bildschirm auf dem Display dargestellt (trotz Umschaltung laut Bedienhandbuch), sollten die Signale DisplayON und 8514ON (→ 0) überprüft werden. Außerdem ist sicherzustellen, daß der Jumper X1 auf der Baugruppe Graphics sich in Position 1-2 befindet.

Weitere Fehlerursachen sind im Kapitel VGA-Option zu finden.

7.3.3 Probleme mit dem externen Monitor

An jedes Gerät kann ein externer Monitor angeschlossen werden, der (unabhängig von der Display-Darstellung) immer den Meßgeräte-Bildschirm zeigen muß. Die Signale für den Monitor werden auf der Baugruppe Graphics erzeugt und über das Motherboard zur Rückwand geführt.

Treten Probleme mit dem externen Monitor auf, sollten die nachfolgend aufgeführten Verbindungen mit einem Ohmmeter geprüft werden. Sind sie in Ordnung, liegt der Fehler auf der Baugruppe Graphics.

Signal:	HSync	Vsync	Red	Green	Blue	Ground
Rückwand: ext. Monitor	Pin 13	Pin 14	Pin 1	Pin 2	Pin 3	Pin 6, 7, 8, 10
Graphics: X311	A15	C15	A16	B16	C16	A17, B17, C17

7.4 Prüfen der Eigenschaften

7.4.1 Anwendung des Testprogramms GR_CHECK.EXE

Das Programm GR_CHECK.EXE ist Bestandteil des Service-Kits und unterstützt die Fehlersuche an der Baugruppe Graphics und dem Frontpanel.

Das Testprogramm setzt voraus, daß eine VGA-Karte im Gerät eingebaut ist. Dies ist bei allen Geräten mit der Rechneroption FSE-B15 der Fall. Bei Geräten ohne Rechneroption muß die VGA-Karte aus dem Service-Kit eingebaut werden. An die VGA-Karte muß ein externer Monitor angeschlossen sein, um die Meldungen des Programms verfolgen zu können.
Das Programm wird am zweckmäßigsten von einer DOS-Boot-Diskette aus gestartet. In den nachfolgenden Abschnitten werden die Teilfunktionen des Testprogramms erläutert.

7.4.1.1 Test des Transputer-Netzwerks

Unmittelbar nach dem Start des Programms GR_CHECK.EXE wird automatisch das Transputernetzwerk überprüft. Es erscheinen Meldungen der Form:

Test Transputer XXX ... pass bzw.
Test Transputer XXX ... fail

Die Transputer befinden sich auf verschieden Baugruppen:

Transputer:	GTP	CtlTP	CorrTR	VTP
Baugruppe:	Graphics	MCU	MCU	Graphics

Der GTP ist dabei der zentrale Transputer, d.h. wenn bereits bei diesem die Meldung 'fail' erscheint, können auch die anderen Transputer nicht korrekt getestet werden. Nur wenn der Test des GTP und des VTP positiv ausfallen, kann mit dem Test der Grafik-Hardware begonnen werden. Bei Fehlfunktion des CtlTP bzw. des CorrTR muß die Fehlersuche auf den entsprechenden Baugruppen fortgesetzt werden.

7.4.1.2 Test der Grafik-Hardware

Nach dem Abschluß der Transputer-Tests wird die Grafik-Hardware initialisiert und durch Rücklesen der Hardware-Register getestet. Es erscheint dazu auf dem VGA-Monitor die Meldung:

Test Graphics Hardware ... pass bzw.
Test Graphics Hardware ... fail

Gleichzeitig sollte diese Meldung auch auf dem Display zu sehen sein.
Dazu schaltet das Testprogramm die Signale 8514ON und DisplayON (→0) auf High und zusätzlich die Hintergrundbeleuchtung auf maximale Helligkeit.

7.4.1.3 Testbilder zur Überprüfung von Display und externem Monitor

Nach dem Test der Grafik-Hardware erscheint auf dem VGA-Monitor ein Menü, mit dem verschiedene Testbilder wählbar sind. Sie ermöglichen eine Unterscheidung, ob ein Defekt der Baugruppe Graphics oder des Displays vorliegt.

Alle Testbilder werden gleichzeitig auf dem Display und auf dem externen Monitor dargestellt.

Die in der folgenden Tabelle beschriebenen Signale werden von der Baugruppe Graphics erzeugt. Sind sie nicht korrekt, ist die Fehlerursache dort zu suchen. Wird trotz fehlerfreier Signale das Testbild nicht oder nur fehlerhaft vom Display dargestellt, muß von einem defekten Display ausgegangen werden.

Testbild	Analysen
vertikales Streifenmuster	Es können die Signale Red-, Green, Blue-Bit 0...2 (→ 0) überprüft werden.Während das Enable-Signal auf High liegt, muß dort ein Rechtecksignal der Frequenz 6,29 MHz anliegen.
schwarzer Bildschirm	Die Signale Red-, Green, Blue-Bit 0...2 (→0) müssen immer auf Low (bei Monochrom-Display: High) liegen. Das Display läßt sich auf defekte Pixel untersuchen.
weißer Bildschirm	Die Signale Red-, Green, Blue-Bit 0...2 (→0) müssen, solange das Enable-Signale auf High liegt, auf High (Monochrom-Dislpay: Low) liegen. Das Display läßt sich auf defekte Pixel untersuchen.

7.4.2 Austausch der Baugruppe Graphics

Beim Austausch der Baugruppe ist auf die richtige Position des Jumpers X11 zu achten:

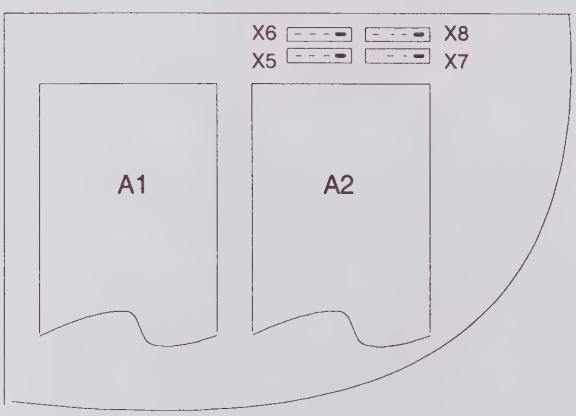
X11:	1-2	2-3
Displaytyp:	Monochrom	Color

Bei der Graphics 1043.4610 ist zusätzlich folgende Jumperbelegung zu in Abhängigkeit vom Gerätetyp zu wählen:

X19/X20:	1-2
Gerätetyp:	FSE

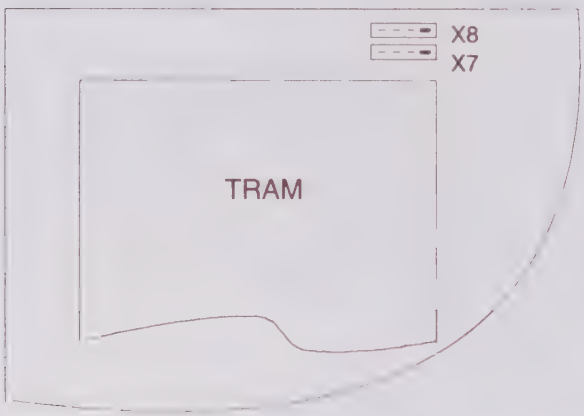
Weiterhin sind folgende Jumpereinstellungen in Abhängigkeit von der Bestückung der Transputermodule gültig:

Für Graphics 1043.4491:



X5 u. X6: 1-2	A1 nicht bestückt
X5 u. X6: 3-4	A2 nicht bestückt
X7 u. X8: 1-2	A1 bestückt
X7 u. X8: 3-4	A2 bestückt

Für Graphics 1043.4610:



X7 u. X8: 1-2	TRAM nicht bestückt
X7 u. X8: 3-4	TRAM bestückt

7.5 Externe Schnittstellen

Display-Typ	Stecker	Pin	Signal	Spezifikation
Color-Display	X11 X311	2, 6, 10, 14, 16, 19 A23, B23, C23, A32, B32, C32	Ground	
	X11 X311	18, 22 A1	Vcc	+5 V ±5%
	X11 X311	15 A31	HSync	alle 31,7 µs ein 3,8 µs langer TTL-Low-Impuls
	X11 X311	17 B31	VSync	alle 16,7 ms ein 64 µs langer TTL-Low-Impuls
	X11 X311	21 C31	Enable	alle 31,7 µs ein 25,4 µs langer TTL-High-Impuls
	X11 X311	1 A24	Clock	25,175 MHz TTL-Rechtecksignal mit Tastverhältnis 1:1
	X11 X311	3, 4, 5 A25, B25, C25	Red-Bit 0...2	TTL-Pegel
	X11 X311	7, 8, 9 A27, B27, C27	Green-Bit 0...2	TTL-Pegel
	X11 X311	11, 12, 13 A29, B29, C29	Blue-Bit 0...2	TTL-Pegel
Monochrom-Display	X12 X311	1, 5, 6, 8, 13, 16 A23, B23, C23, A32, B32, C32	Ground	
	X12 X311	3, 4 A1	Vcc	+5 V ±5%
	X12 X311	9 A31	HSync	alle 31,7 µs ein kurzer TTL-High-Impuls
	X12 X311	10 B31	VSync	alle 16,7 ms ein 31,7 µs langer TTL-High-Impuls
	X12 X311	2 C31	Enable	alle 31,7 µs ein 25,4 µs langer TTL-High-Impuls
	X12 X311	7 A24	Clock	12,588 MHz TTL-Rechtecksignal mit Tastverhältnis 1:1
	X12 X311	14, 15, 17 A25, B25, C25	Red-Bit 0...2	TTL-Pegel
	X12 X311	18, 11, 12 A27, B27, C27	Green-Bit 0...2	TTL-Pegel

ROHDE&SCHWARZ

SERVICE DOCUMENTS GRAPHICS

1043.4491.02

1043.4610.00

Contents

7 Testing the Module 1-7.1

7.1 Function Description 1-7.1

7.1.1 Block Diagram 1-7.1

7.1.2 Function inside the Instrument 1-7.1

7.2 Measuring Instruments and Utilities 1-7.2

7.3 Troubleshooting 1-7.3

7.3.1 Transputer Software is not loaded 1-7.3

7.3.2 LCD 1-7.4

7.3.2.1 Display remains dark 1-7.4

7.3.2.2 No Picture on Display and External Monitor 1-7.4

7.3.2.3 Display shows faulty picture or none at all 1-7.4

7.3.2.4 Display only shows VGA Screen 1-7.5

7.3.2.5 Display never shows VGA Screen 1-7.5

7.3.3 Problems with the External Monitor 1-7.5

7.4 Testing the Specifications 1-7.6

7.4.1 Using the Test Routine GR_CHECK.EXE 1-7.6

7.4.1.1 Testing the Transputer Network 1-7.6

7.4.1.2 Testing the Graphics Hardware 1-7.6

7.4.1.3 Test Patterns for Checking Display and External Monitor 1-7.6

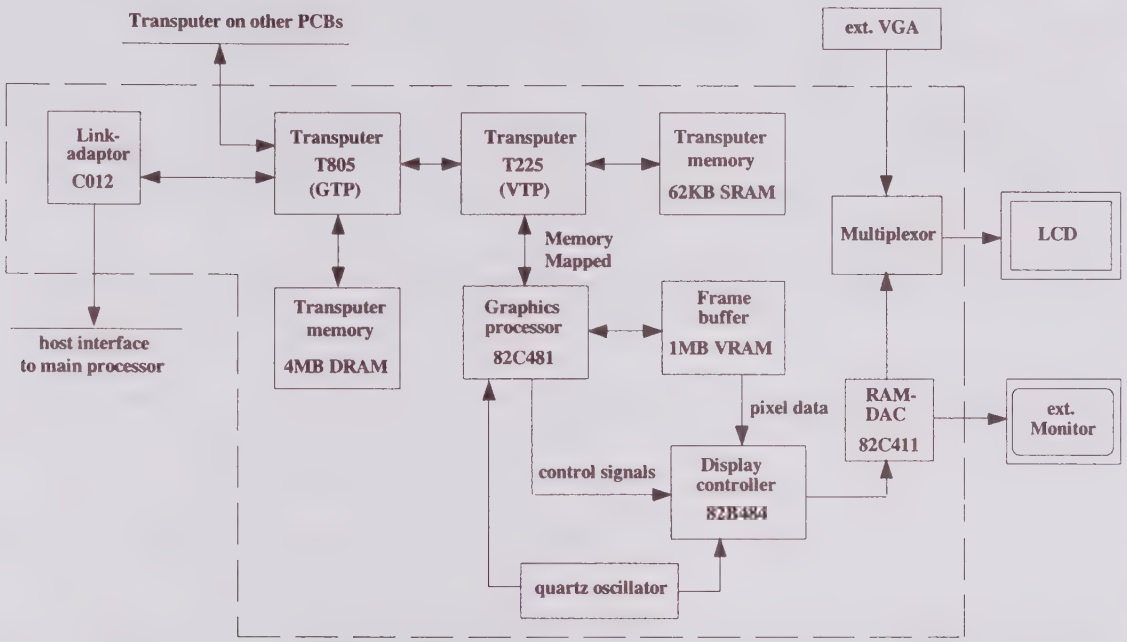
7.4.2 Replacing the Graphics Module 1-7.7

7.5 External Interfaces 1-7.9

7 Testing the Module

7.1 Function Description

7.1.1 Block Diagram



7.1.2 Function inside the Instrument

There are two models of Graphics module either of which may be installed in the FSE. By April 1998 graphics boards 1043.4491 with a8514/A-compatible graphics processor were installed. Since 1998 graphics boards accommodating the chip S3 Virge/MX are used (1043.4610).

The Graphics module serves two purposes:

1. Generation of a fast graphical output for the measuring instrument and control of the internal LC display and external monitor. This function is realized in Graphics 1043.4491 by a graphical subsystem which essentially consists of a 8514/A-compatible graphics processor and a special RAMDAC or a S3 Virge/MX graphics controller (for1043.4610). Control of the internal LC display also includes the switchover between measuring instrument and VGA display with installed FSE-B15 option.
1. Interface inside the transputer network between main processor, the transputers on the other modules and the graphical subsystem. For this purpose, the module accommodates a PC link interface, two transputers and two slots for transputer modules (TRAMs) (1043.4491) or one slot for transputer modules (TRAM(1043.4610).

7.2 Measuring Instruments and Utilities

Item	Type of instrument	Specifications	Appropriate R&S device	Order no.	Use
1	Digital voltmeter	0 to 20 V =	UDL35	1037.1807.02	- Testing the display supply voltage, - Level control
2	Oscilloscope	Limit frequency > = 60 MHz			Testing the control signals for display and monitor
3	VGA card	Separate output for LCD	from service kit		User interface of the test routine GR_CHECK.EXE
4	Test routine GR_CHECK.EXE				- Checks transputer network and graphics card, - Generates test patterns to determine the faulty module

7.3 Troubleshooting

A few seconds after switching on the isntrument, the internal display must show an initial picture with the message 'Rohde & Schwarz, Analyzer BIOS, Booting' and a rotating stroke. If this is not the case, the following tests can be carried out first

1. Does the display remain completely dark? (→ 7.3.2.1)
2. Doesn't the external montor show a picture either? (→ 7.3.2.2)
3. Does only the display show no picture or is the picture disturbed? (→ 7.3.2.3)
4. Does only the VGA screen appear on the display if the option FSE-B15 (controller function) is built-in ? (→ 7.3.2.4)

If the initial picture appears correctly, the rotating stroke should remain in any position for a short time and, again some time later, the previous text should be replaced by the message 'Transputer download successful'. If only the initial picture is to be seen even after a longer period of time has elapsed, the troubleshooting procedure is to be continued as described below 7.3.1.

If no fault has occurred so far, further messages of the type 'XXX download sucessful' or 'XXX download failed' must appear. If one of these messages is missing or 'failed' is displayed, this is probably due to a fault during initialization of the instrument hardware. In cases of doubt, it is recommended to proceed as described below 7.3.1.

If the instrument works properly until the screen is displayed (grid, softkeys etc.) and an error occurs subsequently, two cases are of interest in conjunction with the Graphics module:

1. The display shows a fault in particular areas or with particular colours (→ 7.3.2.3).
2. The display is correct, however the external monitor shows a either faulty picture or none at all (→7.3.3).

Other hardware errors of the Graphics module should already become obvious during booting and are to be investigated as described above. In the case of doubt, the test routine GR_CHECK.EXE (→ 7.4.1) can always be used.

7.3.1 Transputer Software is not loaded

If problems occur when loading the transputer software, this may be due to different causes:

1. The main processor does not boot correctly or an error already occurs when loading the RMX software. (see section Main Processor)
   Symptoms:
   Even with the controller option FSE-B15 installed, it is not possible to boot from the floppy disk.
   Even after a longer waiting period, the instrument does not show any activity except for the rotating stroke of the initial picture.
2. There is a hardware error on the Graphics module.
   Symptom: A white display appears instead of the initial picture.
3. One of the transputers or their series-connected hardware on the module frac syn or detector board are faulty.
   Symptom: The initial picture appears correctly, however the message 'Transputer download successful' or one of the subsequent messages is missing.

Cases 2. and 3. can be investigated in greater detail using the test routine GR_CHECK.EXE (→ 7.4.1).

7.3.2 LCD

7.3.2.1 Display remains dark

If the display remains dark after switching on, check whether the backlighting has been activated. This is the case if a narrow light stripe is visible at the upper or lower edge of the display. The best way to see whether the backlighting is switched on is to look at the rear of the display when the instrument is open. Possible causes of errors in the backlighting control can be obtained from the section Front Panel.

7.3.2.2 No Picture on Display and External Monitor

If neither the display nor the external monitor show a picture after switching on, the troubleshooting procedure should be continued using the test routine GR_CHECK.EXE (→ 7.4.1).
If, however, the initial picture disappears during booting and no picture is then shown neither on the display nor on the external monitor, this may be due to a hardware error or a faulty colour setting. This may happen e.g. if all display objects (grid, texts, marker, traces etc.) have been set to the colour of the background.

7.3.2.3 Display shows faulty picture or none at all

If there is only a white or disturbed picture on the display, although the external monitor shows a correct picture, the fault probably lies in the display control.
In this case, the connection cable from the display to the motherboard should be checked first. If this is okay, check the signals at the display connector on the motherboard or at multipoint connector X311 on the motherboard (→ 7.5). A voltmeter and an oscilloscope are required for this purpose. Besides, the test routine GR_CHECK.EXE (→ 7.4.1) should be started.
The signals HSync, VSync, Enable, Clock and the supply voltage should be checked first.
If none of these signals is correct, the signals DisplayOn and 8514ON should be checked next. Both are TTL signals coming from the motherboard. They are to be found at the following connector pins:

DisplayON: X311.A3
8514ON: X311.C3

The following combinations are obtained taking into account jumper X1 on the Graphics module:

X1	DisplayON	8514ON	Display
	L	x	off
1-2	H	L	VGA
1-2	H	H	Instrument screen
2-3	H	L	off
2-3	H	H	Instrument screen

If these signals do not comply with the specifications, continue the troubleshooting procedure on the motherboard (see appropriate section), otherwise the Graphics module is faulty.

If no faulty signal has been found so far, a test pattern should be used for further troubleshooting. The vertical striated pattern generated by the program GR_CHECK.EXE (→ 7.4.1) is especially suitable for this purpose. Each display line consists of 2 alternating white and black pixels. Thus a squarewave

signal with a frequency of 6.29 MHz must be applied at the connector pins of the signals Red, Green und Blue Bit 0 to 2 (→ 7.3.2.3).
If these signals are also correct, the display must be assumed to be faulty, otherwise the fault is to be looked for on the Graphics module.

7.3.2.4 Display only shows VGA Screen

If, with the controller option FSE-B15 installed, only the VGA screen is displayed on the internal display after switching on, a distinction is to be made between two cases:

1. A connected external monitor remains dark or shows a faulty picture, then proceed as described under 7.3.2.2.
2. The external monitor first shows the initial pattern and then the instrument screen. As a result, a fault in the display switchover is involved.

In the second case, the signals DisplayON and 8514ON (→ 7.3.2.3) should be checked.
If both signals are applied correctly, a hardware error on the Graphics module is to be assumed.
If the signals do not comply with the specifications, continue the troubleshooting procedure on the motherboard (see appropriate section).

7.3.2.5 Display never shows VGA Screen

If, with the controller option FSE-B15 installed, no VGA screen is shown on the display (in spite of switchover according to operating manual), the signals DisplayON and 8514ON (→ 7.3.2.3) should be checked. Besides, make sure that jumper X1 on the Graphics module is at position 1-2.
Further error causes are to be found in the section VGA Option.

7.3.3 Problems with the External Monitor

An external monitor can be connected to each instrument and must always show the instrument screen (irrespective of the display mode). The signals for the monitor are generated on the Graphics module and applied to the rear panel via the motherboard.
If there are problems with the external monitor, the connections listed below should be checked using an ohmmeter. If they are okay, the fault lies on the Graphics module.

Signal:	HSync	Vsync	Red	Green	Blue	Ground
Rear panel ext. monitor	Pin 13	Pin 14	Pin 1	Pin 2	Pin 3	Pin 6, 7, 8, 10
Graphics: X311	A15	C15	A16	B16	C16	A17, B17, C17

7.4 Testing the Specifications

7.4.1 Using the Test Routine GR_CHECK.EXE

The routine GR_CHECK.EXE is part of the service kit, supporting the troubleshooting procedure on the Graphics module and the front panel.
The test routine assumes that a VGA card is installed in the instrument. This is the case for all instruments with the computer option FSE-B15 installed. In the case of instruments without this option, the VGA card from the service kit must be installed. An external monitor must be connected to the VGA card so that the program messages can be seen.
It is recommended to start the program from the DOS boot disk.
The individual functions of the test program will be explained in the following sections.

7.4.1.1 Testing the Transputer Network

Immediately after starting the program GR_CHECK.EXE the transputer network is automatically checked. Messages are displayed in the following format:

Test Transputer XXX ... pass or
Test Transputer XXX ... fail

The transputers are located on different modules:

Transputer:	GTP	CtlTP	CorrTR	VTP
Module	Graphics	MCU	MMCU	Graphics

The GTP is the central transputer, i.e. if the message 'fail' already apppears when it is tested, the other transputers cannot be correctly tested either. Testing of the graphics hardware can only be started if testing of the GTP and the VTP is positive. If the CtlTP or the CorrTR does not work properly, the troubleshooting procedure must be continued on the respective modules.

7.4.1.2 Testing the Graphics Hardware

After termination of the transputer test, the graphics hardware is initialized and tested by reading back the hardware registers, the following message being displayed on the VGA monitor:

Test Graphics Hardware ... pass or
Test Graphics Hardware ... fail

This message should simultaneously be visible on the display.
For this purpose, the test routine applies the signals 8514ON and DisplayON (→ 7.3.2.3) to High and additionally sets the backlighting to maximum brightness.

7.4.1.3 Test Patterns for Checking Display and External Monitor

After testing the graphics hardware, the VGA monitor displays a menu that allows to select various test patterns. These permit to make a distinction between a fault in the Graphics module or in the display.
All test patterns are simultaneously shown on the display and on the external monitor.
The signals described in the following table are generated by the Graphics module. If they are not correct, the fault lies in this module. If the test pattern is only displayed with faulty or not at all, although the signals are okay, the display is assumed to be faulty.

Test pattern	Analyses
Vertical striated pattern	The signals Red, Green, Blue Bit 0 to 2 (→ SEQSEQ7.5) can be checked. A squarewave signal with a frequency of 6.29 MHz must be applied there while the Enable signal is applied to high.
Black screen	The signals Red, Green, Blue Bit 0 to 2 (→SEQSEQ7.5) must always be applied to low (Monochrome display: High). The display can be checked for faulty pixels.
White screen	The signals Red, Green, Blue bit 0 to 2 (→ 7.5) must be applied to high (Monochrome display: Low) as long as the enable signal is set to high. The display can be checked for faulty pixels.

7.4.2 Replacing the Graphics Module

When replacing the module, note the correct position of jumper X11:

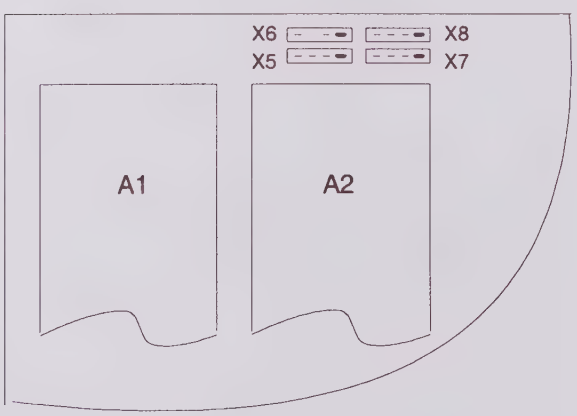
X11:	1-2	2-3
Type of display:	Monochrome	Color

Additionally select the following jumper assignment in dependence of the instrument type, if you Graphics 1043.4610:

X19/X20:	1-2
Type of instrument:	FSE

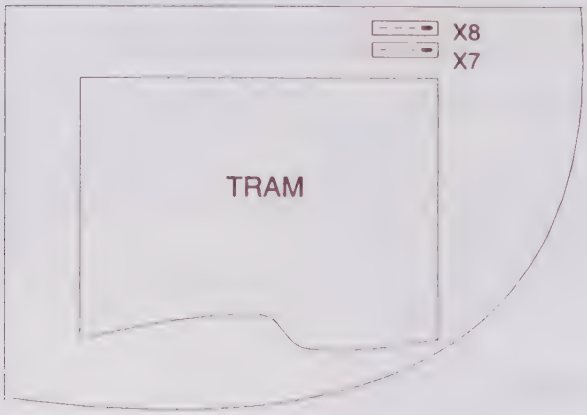
Moreover, the following jumper settings apply in dependence of the component layout of the transputer:

For Graphics 1043.4491:



X5 &. X6: 1-2	A1 not fitted
X5 & X6: 3-4	A2 not fitted
X7 & X8: 1-2	A1 fitted
X7 &. X8: 3-4	A2 fitted

For Graphics 1043.4610:



X7 u. X8: 1-2	TRAM not fitted
X7 u. X8: 3-4	TRAM fitted

7.5 External Interfaces

Type of display	Plug	Pin	Signal	Specification
Color display	X11 X311	2, 6, 10, 14, 16, 19 A23, B23, C23, A32, B32, C32	Ground	
	X11 X311	18, 22 A1	Vcc	+5 V ±5%
	X11 X311	15 A31	HSync	a 3.8-µs long TTL low pulse every 31.7 µs
	X11 X311	17 B31	VSync	a 64-µs long TTL low pulse every 16.7 ms
	X11 X311	21 C31	Enable	a 25.4-µs long TTL high pulse every 31.7 µs
	X11 X311	1 A24	Clock	25.175-MHz TTL squarewave signal with duty cycle 1:1
	X11 X311	3, 4, 5 A25, B25, C25	Red bit 0 to 2	TTL level
	X11 X311	7, 8, 9 A27, B27, C27	Green bit 0 to 2	TTL level
	X11 X311	11, 12, 13 A29, B29, C29	Blue bit 0 to 2	TTL level
Monochrome display	X12 X311	1, 5, 6, 8, 13, 16 A23, B23, C23, A32, B32, C32	Ground	
	X12 X311	3, 4 A1	Vcc	+5 V ±5%
	X12 X311	9 A31	HSync	a short TTL high pulse every 31.7 µs
	X12 X311	10 B31	VSync	a 31.7-µs long TTL high pulse every 16.7 ms
	X12 X311	2 C31	Enable	a 25.4-µs long TTL high pulse every 31.7 µs
	X12 X311	7 A24	Clock	12.88-MHz TTL squarewave signal with duty cycle 1:1
	X12 X311	14, 15, 17 A25, B25, C25	Red bit 0 to2	TTL level
	X12 X311	18, 11, 12 A27, B27, C27	Green bit 0 to 2	TTL level

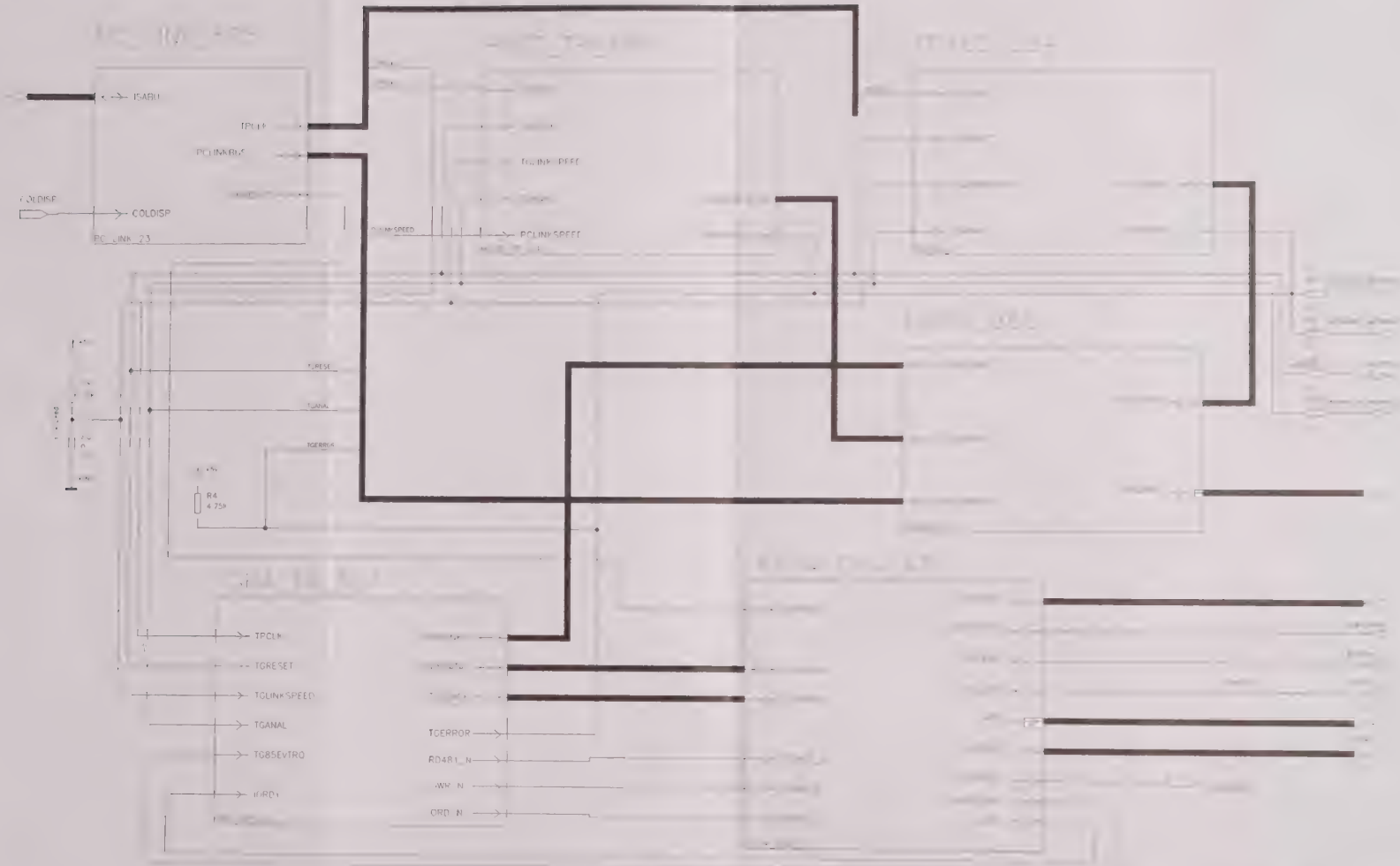
ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit

095.1000 Bl. 12



ACHTUNG ESD
ELEKTROSTATISCH GEFÄHRDETE BAUELEMENTE ERFORDERN EINE BESONDERE HANDHABUNG
ATTENTION ESD
ELECTROSTATIC SENSITIVE DEVICE REQUIRE A SPECIAL HANDLING

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Power Supply

1043.9941.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung der Baugruppe 7-1
7.1.1 Funktion im Gerät 7-1
7.1.2 Beschreibung des Blockschaltbildes 7-1
7.1.3 Wichtige Eigenschaften und Daten 7-3

7.2 Meßgeräte und Hilfsmittel 7-7

7.3 Fehlersuche 7-8
7.3.1 Schnittstellen prüfen 7-8
7.3.2 Fehlersymptome 7-9

7.4 Prüfen der Eigenschaften 7-10

7.5 Endprüfung 7-11

7.6 Externe Schnittstellen 7-12

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung der Baugruppe

7.1.1 Funktion im Gerät

Wesentliche Funktionen sind:

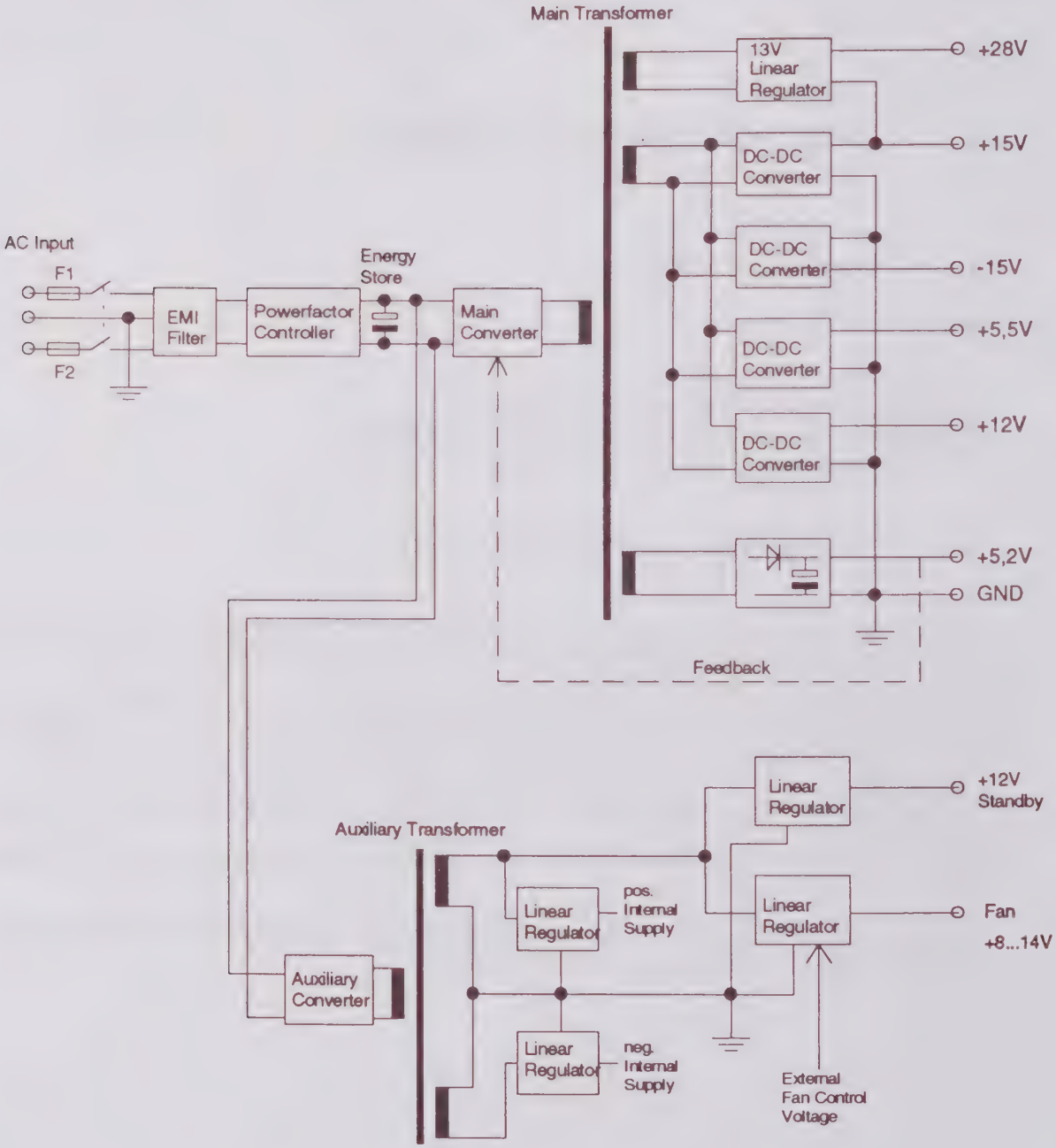
- Stromversorgung aller Baugruppen.
- Temperaturgeregelte Versorgung der Gerätelüfter.
- Erzeugung des Einschaltresets für die angeschlossene Hardware.
- Erzeugung eines netzsynchronen Triggersignals.

7.1.2 Beschreibung des Blockschaltbildes

Es handelt sich um ein primär getaktetes Schaltnetzteil. Die Netzspannung wird zuerst gleichgerichtet und über den Powerfactor Controller (PFC) auf eine Spannung von 390 V hochgesetzt. Der PFC generiert am Eingang einen sinusförmigen Strom.
Die Gleichspannung führt man einem Converter zu, der über den Haupttransformator drei Sekundärspannungen erzeugt. Die Regelung des Converters erfolgt auf den 5,2 V Ausgang. Die beiden anderen Trafowicklungen liefern eine Zwischenspannung von 42 V und die Spannung für den 13V-Linearregler.
Die Zwischenspannung versorgt mehrere DC-DC-Converter die die gewünschten Ausgangsspannungen stabilisieren.
Zur Gewinnung des 28 V-Ausgangs wird die Spannung des 13 V Linearreglers zum +15 V-Ausgang addiert.

Der Hilfsconverter erzeugt die Versorgungsspannungen für die Regler und die Überwachungsschaltungen sowie die Standby- und die Lüfterspannung.

Blockschaltbild



7.1.3 Wichtige Eigenschaften und Daten

Netzeingang

Spannungsbereich: 90 VAC ... 264 VAC durchgehend ohne Umschaltung
Frequenz: 47...440 Hz bis 132 V
47...66 Hz über 132 V

Unterspannungsabschaltung: das Netzteil schaltet bei <90 VAC (typ. 85VAC) ab.

Betriebszustände

Off = Netzschalter aus (Netztrennung)

Standby = Netzspannung liegt an, Netzschalter ein, Standby-Schalter aus

On = Netzspannung liegt an, Netzschalter ein, Standby-Schalter ein

Ausgangsspannungen

Nr.	Stecker	Ua V(DC)	stat. Regelung V(DC)	Strombegrenzung A(DC)
1	X21.10	+28	+27... 29	0,4 ... 0,6 bis auf 15 V 0,4 ... 9,1 bis auf 0 V
2	X21.5/6	+15	14,9 ... 15,1	7,2 ... 9,1
3	X23.5	+12 Standby	11,7 ... 12,3	0,3 ... 0,42
4	X23.6	+12	11,7 ... 12,3	3,8 ... 4,8
5	X21.1/2	+5,5	5,45 ... 5,55	4,1 ... 5,2 *)
6	X23.1-3	+5,2	5,15 ... 5,25	18 ... 22,9
7	X21.8	-15	-14,9 ... -15,1	2,5 ... 3,3
8	X20.10	+8...14,5 FAN	bei 30°: 7,5 ... 8,5 bei 76°: 14 ... 15	1,0 ... 1,2

*) 3,1...3,8 bis Ser. Nr. xxxxxx.xxx

Tab. 7.1.4_1

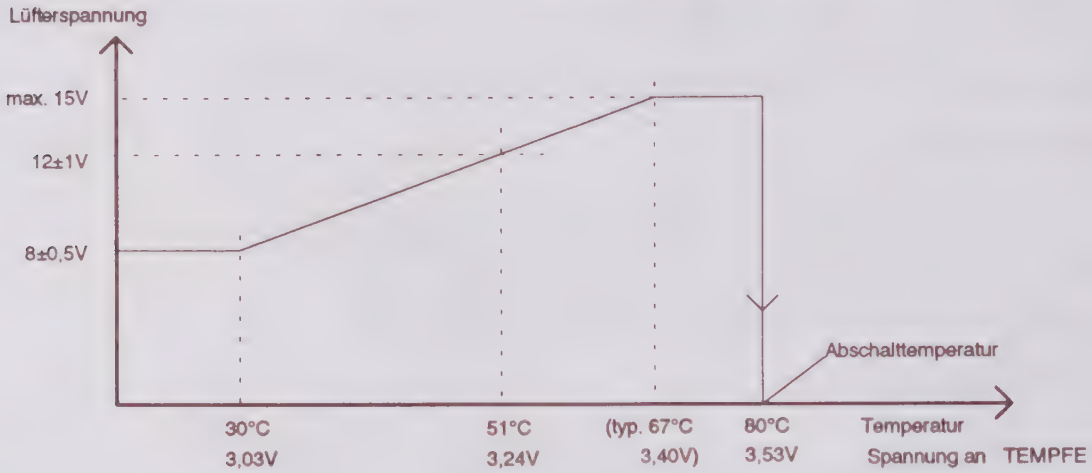
Mindestlast

Das Netzteil benötigt für die einwandfreie Funktion folgende Mindestlast:
2 A bei Ausgang +5,2 V
0,1 A bei Ausgang +15 V

Lüfterregelung

Die internen Lüfter des Netzteils werden nach der Innentemperatur des Netzteils geregelt.

Die Lüfterspannung FAN für die externen Lüfter werden davon unabhängig nach einer von außen zugeführten Steuerspannung (von einem Temperaturfühler im FSE) geregelt.



Temperaturüberwachung

Das Netzteil schaltet bei Übertemperatur ab.
Die Abschaltung erfolgt:
a) bei Übertemperatur innerhalb des Netzteils (100°C am Kühlkörper des PFC)
b) bei Übertemperatur innerhalb des Geräts
Die Temperatur innerhalb des Geräts wird durch den an TEMPFE und TEMPFEGND anzuschließenden Temperaturfühler überwacht. Die Abschaltung erfolgt bei 80°C (3,53 V). Wiedereinschalten nach Abkühlung auf 75°C (3,48 V) möglich.

Die Abschaltung aufgrund der Temperaturspannung an TEMPFE erfolgt nicht, wenn man X20.12 an Masse legt.

Ausgangsspannungsüberwachung / Überspannungsschutz

Bei Überschreiten von (1,15...1,25) x Nennspannung eines Ausgangs schaltet das Netzteil sofort alle Ausgänge ab. Wiedereinschalten ist grundsätzlich erst nach Betätigung des Netztschalters möglich.
Die Ausgänge 12 V Standby und Lüfterspannung (FAN) haben keinen Überspannungsschutz.

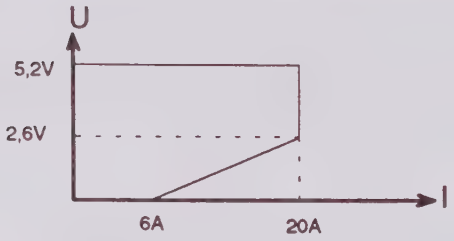
Bei Unterschreiten von (0,89...0,95) x Nennspannung eines Ausgangs schaltet das Netzteil nach ca. 5s alle Ausgänge ab.
Legt man X20.12 gegen Masse, so erfolgt keine Abschaltung bei Unterspannung.

Strombegrenzung

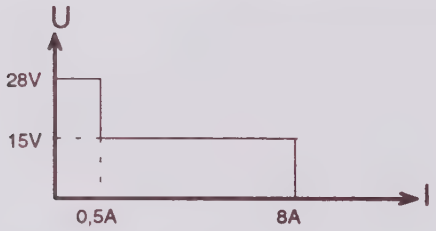
Bei Überlastung der Ausgänge wird eine Strombegrenzung wirksam, die ein weiteres Ansteigen des Stromes verhindert. Die Werte können Tab. 7.1.3_1 entnommen werden.

.

Besonderheiten:
Der Ausgang 6 besitzt folgende Strombegrenzungskennlinie.



Der Ausgang 1 besitzt folgende Strombegrenzungskennlinie wegen Aufstockung auf Ausgang 2.



Fehlerabschaltung

Falls ein Ausgang überlastet oder kurzgeschlossen wird oder durch Fehler im Netzteil ausfällt und dieser Zustand länger als 5...15 sec. anhält, dann werden alle Ausgänge abgeschaltet.
Diese Abschaltung erfolgt nicht, wenn der Steuereingang X20.12 mit GND verbunden ist.

Betriebszustandsignale

PGOOD

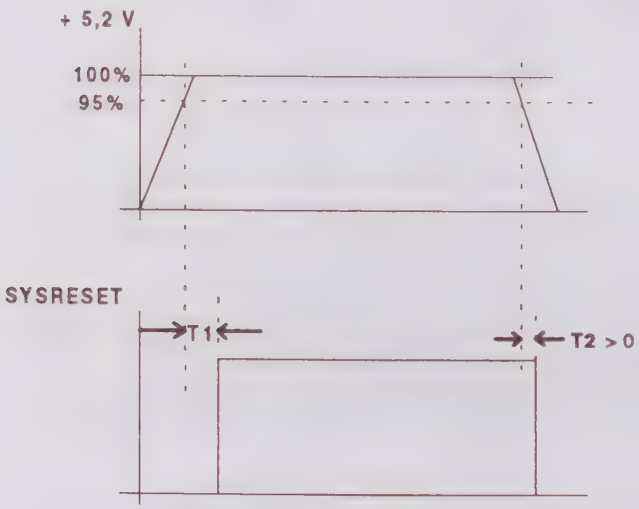
Das PGOOD Signal wechselt beim Einschalten von High nach Low (HCT-Logikpegel) nachdem alle Ausgangsspannungen 90% ihres Nominalwerts erreicht haben.
Das PGOOD-Signal wechselt von Low nach High sobald eine Ausgangsspannung unter 90% ihres Nominalwerts abfällt.
Die Lüfterspannung Nr.8 wird nicht überwacht.

LED-Anzeige
Die Leuchtdiode in der Netzteilrückwand leuchtet synchron mit dem Low-Zustand des PGOOD-Signals.

SYSRESET

Das SYSRESET-Signal wechselt minimal 200 ms (T1) nachdem beim Einschalten die 5,2 V-Ausgangsspannung 95% ihres Nominalwertes erreicht hat von LOW auf HIGH (HCT-Logikpegel).

Das SYSRESET-Signal wechselt auf LOW nachdem die 5,2 V Ausgangsspannung auf 95% ihres Nominalwerts abgefallen ist.



Timing von SYSRESET:

Netztrigger

LINETRIG
Ausgang mit Rechtecksignal (HCT-Logikpegel) mit aktueller Netzfrequenz.

7.2 Meßgerä und Hilfsmittel

Pos.	Geräteart	erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.
1	Digitalvoltmeter	DC bis 30 V, 0,2%	UDS5	349.1510.02
2	20A Shunt	max. 20 A	UDL4-Z2	346.8065.02
3	Einstellbare Last	0...20 A / 28 V / 100 W		
4	Speicheroszilloskop	1 V/Div 100 ms/Div		
5	Einstellbare Spannungsquelle	0...4 V DC	NGPS	192.0061.02

7.3 Fehlersuche

7.3.1 Schnittstellen prüfen

Steckverbindung

Schnittstelle Netzteil (Kabel/Stecker)	W20/X20	W21/X21	W23/X23
Schnittstelle FSE (Motherboard)	X17	X18	X58

☞ **Das Netzteil arbeitet nur wenn folgende Bedingungen an den Schnittstellen vorliegen:**

Pos.	Schnittstelle	Wertebereich	Bedeutung
1	Netzeingang	90 VAC ... 264 VAC Netzschalter auf "ON"	
2	X17.4	<0,5 V	Aktivierungseingang: wird vom Standby/On-Schalter an der Frontplatte des FSE in Stellung On mit Masse verbunden
3	X17.5	<±0,5 V	Bezugspotential für ext. Temperaturfühler (auf der Baugruppe RF-Converter mit Masse verbunden)
4	X17.6	<3,48 V bezogen auf X17.5	Temperaturspannung (Verbunden mit Temperarurfühler auf Baugruppe RF-Converter). Falls höhere Spannung anliegt zum Prüfen X17.6 mit X17.5 verbinden
5	X18.5	Last >0,1 A	Mindestlast an +15 V, Masse X18.4
6	X58.1	Last >2 A	Mindestlast an +5,2 V, Masse X58.9
7	Alle Ausgangs-spannungen	Last < Untergrenze Strombegrenzung nach Tab. 7.1.3_1	Last kleiner als garantierte Untergrenze der Strombegrenzung

zu Pos. 5/6
Im allgemeinen erfüllt (falls eine Analogbaugruppe und der Rechnerteil eingebaut ist); notfalls Lastwiderstand am Motherboard anlöten.

zu Pos.7
Es besteht die Möglichkeit, daß eine defekte Baugruppe eine oder mehrere Spannungen überlastet. Das Netzteil schaltet dann sämtliche Ausgänge ab. Um prüfen zu können welche Spannung ausgefallen ist muß X17.12 mit Masse verbunden werden. Dies wird einfach durch Stecken einer Brücke auf X16 erreicht.

Das Netzteil schaltet bei gesteckter Brücke X16 bei Überlastung nicht ab. Es fließt andauernd der durch die Strombegrenzung definierte Strom. Dies kann aufgrund der hohen Ströme auf der betroffenen Baugruppe zu größeren Schäden führen. Daher sollte dieser Betriebszustand nur solange zum Messen unbedingt erforderlich eingestellt werden.

Anschließend kann man durch herausziehen von Baugruppen die defekte Baugruppe ermitteln.

7.3.2 Fehlersymptome

Störung	Ursache
Alle Ausgangsspannungen einschließlich 12 V-Standby fehlen	Netzsicherungen F1/F2 defekt. PFC oder Hilfswandler im Netzteil defekt.
Alle Ausgangsspannungen fehlen, 12 V-Standby vorhanden.	Standby auf High (X20.4) (→ Verbindung zum Schalter an der Frontplatte) Temperaturspannung X20.5-X20.6 >3,48 V (→ Baugruppe RF-Converter zu heiß oder nicht gesteckt, bzw. Temperaturfühler defekt) Netzteil Hauptwandler defekt.
Netzteil schaltet sofort nach dem Einschalten wieder ab.	Überspannungsschutz spricht an. → Spannung läuft hoch wegen defektem Regler im Netzteil oder Spannung wird hochgezogen durch defekte Baugruppe im FSE (z.B. Verbindung zwischen +5,5 V und +15 V).
Netzteil schaltet nach ca. 5-15 sec alle Ausgangsspannungen (Außer 12 V Standby) ab.	Eine Ausgangsspannung fehlt, Netzteil schaltet ab (siehe nachfolgend).
Nach Verbinden von X20.12 mit Masse (Brücke auf X16 am Motherboard): Eine oder mehrere Ausgangsspannungen fehlen.	Ausgänge überlastet (→ defekte Baugruppe). Betreffende Regler im Netzteil defekt.
Gerät schaltet nach einigen Minuten ab	Netzteil wird nicht ausreichend belüftet (z.B. defekter Lüfter oder Lüftungslöcher abgedeckt) oder Gerät wird nicht ausreichend belüftet (Temperaturspannung > 3,48 V)

7.4 Prüfen der Eigenschaften

Netzteil vom Motherboard trennen

X20.4 mit Masse verbinden (X23.9)
X20.5 mit Masse verbinden (X23.9)
X20.6 einstellbare Spannungsquelle 0...4 V, Masse an X20.5 (zunächst auf 0 V einstellen)
X20.12 mit Masse verbinden
Lastwiderstand 150 Ω / 1,5 W an X21.5 und X21.4
Lastwiderstand 2,7 Ω / 10 W an X23.1 und X23.9

- Die Ausgänge mit einstellbarer Last belasten und die einzelnen Ausgangsspannungen nach Tab. 7.1.3_1 mit Voltmeter prüfen. Die spezifizierte Spannung muß bis zur Untergrenze der Strombegrenzung anliegen. Bei Überlastung darf der Strom nicht über die Obergrenze der Strombegrenzung ansteigen. Die Grundlast durch die Widerstände berücksichtigen!
Besonderheiten der Strombegrenzung bei 28 V und 5,2 V siehe unter 7.1.3.
Das Netzteil darf auch bei längerer Überlastung eines Ausgangs nicht abschalten.

- X20.12 offen lassen:
Bei Überlastung eines Ausgangs muß das Netzteil nach ca. 5-15 sec alle Ausgänge außer 12V-Standby abschalten.

- Die Lüfterspannung (X20.8 - X20.9) muß gemäß Kennlinie unter 7.1.3 der Spannung zwischen X20.5 und X20.6 folgen. Mittels einstellbarer Spannungsquelle prüfen.
Bei 3,530 ±0,025 V zwischen X20.5 und X20.6 muß das Netzteil abschalten (außer 12V-Standby).

- Aktivierungseingang X20.4 offen lassen: Nur der Ausgang 12V-Standby (X23.5) führt Spannung.
X20.4 wieder mit Masse verbinden.

- Netzschalter aus und einschalten, dabei mit Speicheroszilloskop SYSRESET prüfen (X20.1), timing siehe 7.1.3

- Mit Oszilloskop LINETRIG prüfen (X20.3): netzsynchrones TTL Signal

- PGOOD prüfen (X20.2) : TTL Low Pegel, LED in Rückwand muß leuchten.

7.5 Endprüfung

Netzteil eingebaut im funktionsfähigen FSE

Auf X16 (Motherboard) darf keine Brücke stecken!

Standby/On-Schalter auf Standby,
Netzschalter auf On,
Standby LED muß leuchten.

Standby/On-Schalter auf On,
Standby LED erlischt, On LED muß leuchten,
Sypply Check LED im Netzteil (Rückwand) muß leuchten,
beide Lüfter im Netzteil müssen laufen, beide Lüfter im FSE müssen laufen, dürfen aber nicht hochdrehen (Lüfterspannung bei kaltem Gerät 8 ±0,5 V),
FSE muß booten.
Trigger auf LINE schalten,
FSE muß sweepen (Trigger LED blinkt).

Netzschalter aus- und nach einigen sec. wieder einschalten.
Es muß sich derselbe Zustand einstellen wie zuvor.

7.6 Externe Schnittstellen

Anschl.	Signalname	R	A	Wertebereich	Funktion / Bemerkung
X20.1	SYSRESET-N	A	D	HCT	Rücksetzsignal für angeschlossene Hardware. Das SYSRESET-Signal wechselt minimal 200 ms nachdem beim Einschalten die 5,2V-Ausgangsspannung 95% ihres Nominalwertes erreicht hat von LOW auf HIGH. Beim Abschalten wechselt das SYSRESET-Signal auf LOW nachdem die 5,2V Ausgangsspannung auf 95% ihres Nominalwerts abgefallen ist.
X20.2	PGOOD-P	A	D	HCT	Zustandsignal das den Abfall einer Ausgangsspannung meldet. Das PGOOD Signal wechselt beim Einschalten von High nach Low nachdem alle Ausgangsspannungen 90% ihres Nominalwerts erreicht haben. Das PGOOD-Signal wechselt von Low nach High sobald eine Ausgangsspannung unter 90% ihres Nominalwerts abfällt. Die Lüfterspannung wird nicht überwacht. Eine LED in der Netzteilrückwand leuchtet synchron mit dem Low-Zustand des PGOOD-Signals.
X20.3	LINETRIG	A	D	HCT	TTL-Signal mit Netzfrequenz
X20.4	ON-N	E	D	HCT	Aktivierungseingang: Wenn das Netzteil Verbindung mit der Netzspannung hat, kann das Netzteil durch Verbinden des Aktivierungseingangs ON mit GNDD oder GNDA aktiviert werden. Das Netzteil wird auch aktiviert, wenn ON mit GNDD oder GNDA verbunden ist und dann das Netzteil mit der Netztspannung verbunden wird. Zur Deaktivierung genügt es die ON-Leitung offen zu lassen.Der Ausgang VS12-P (Standby-Spannung) wird unabhängig vom Aktivierungseingang aktiviert, wenn das Netzteil mit der Netzspannung verbunden ist. Die Überwachungssignale zeigen bei Deaktivierung das gleiche Verhalten wie bei Netzausfall.
X20.5	TEMPFEGND	E	A	<±0,2 V	Masse des Temperaturfühlers (siehe X20.6)
X20.6	TEMPFE	E	A	typ. 1 mA +10 mV/K	Vesorgung (typ. 1 mA) des Temperaturfühlers (z.B. LM335) außerhalb des Netzteils. Die Spannung am Temperaturfühler (TEMPFE bezogen auf TEMPFEGND) muß abhängig von der absoluten Temperatur +10 mV/K betragen. Die an TEMPFE liegende Spannung dient zur Steuerung der Spannung für die Gerätelüfter, sowie zur Abschaltung bei Übertemperatur.

Anschl.	Signalname	R	A	Wertebereich	Funktion / Bemerkung
X20.7/9	FANGND	A	A		Masse für Gerätelüfter
X20.8/ 10	FAN	A	A	+8...+15 V <0,8 A	Versorgungsspannung für Gerätelüfter Spannung hängt von der Temperaturspannung an TEMPFE ab: Bis zu einer Temperatur von 30°C ↔ 3,03 V beträgt die Lüfterspannung 8 ±0,5 V. Bei einer Temperatur von 51°C ↔ 3,24 V beträgt die Lüfterspannung 12 ±1 V. Dazwischen steigt die Lüfterspannung proportional zur Temperatur an. Bei Überschreiten von 51°C steigt die Spannung weiter bis max. 15 V.
X20.11	frei				
X20.12	AUTOPS	E	D	HCT	Blockierung der automatischen Fehlerabschaltung (für Service) Wird diese Steuerleitung mit GNDD oder GNDA verbunden so erfolgt keine Abschaltung aller Ausgangsspannungen bei a) Übertemperatur am Temperaturfühler (Spannung an TEMPFE >3,53 V) b) Überlastung, Kurzschluß oder Ausfall einer Ausgangsspannung für mehr als 5 Sekunden.
X20.13-16	frei				
X21.1-2	VA5-P	A	V	+5,5 ±0,05 V <2,7 A	Ausgangsspannung analog +5,5 V
X21.3-4	GNDA				Analogmasse
X21.5-6	VA15-P	A	V	+15 ±0,1 V <6,7 A	Ausgangsspannung analog +15 V
X21.7	GNDA				Analogmasse
X21.8	VA15-N	A	V	-15 ±0,1 V <2,2 A	Ausgangsspannung analog -15 V
X21.9	GNDA				Analogmasse
X21.10	VA28-P	A	V	+28 ±1 V <0,35 A	Ausgangsspannung analog +28 V

Anschl.	Signalname	R	A	Wertebereich	Funktion / Bemerkung
X23.1-3	VD5-P	A	V	+5,2 ±0,05 V <17 A	Ausgangsspannung digital +5,2 V
X23.4	GNDD				Digitalmasse
X23.5	VS12-P	A	V	+12 ±0,3 V <0,25 A	Ausgangsspannung Standby +12 V Diese Spannung ist vorhanden, sobald das Netzteil mit der Netzspannung verbunden ist, unabhängig vom Aktivierungseingang
X23.6	VD12-P	A	V	+12 ±0,3 V <3,4 A	Ausgangsspannung digital +12 V
X23.7-9	GNDD				Digitalmasse

Anschl.	Signalname	R	A	Wertebereich	Funktion / Bemerkung
Netz-eingang	LINE	E	V	90-132 VAC <5 A 47-440 Hz 180-264 VAC <2,5 A 47-66 Hz	Automatische Bereichsumschaltung Leistungsfaktorkorrektur nach IEC555-2 / VDE 0838-2 Absicherung 2x IEC127 T6,3H

Eintragung in der Spalte R (Richtung): *A = Ausgang, E = Eingang, B = Bidirektional*
Eintragung in der Spalte A (Art) : *A = Analog, D = Digital, V = Versorgung*

ROHDE&SCHWARZ

Service documents

POWER SUPPLY

1043.9941.02

Contents

7 Testing the Module 7-1

7.1 Function Description of the Module 7-1
7.1.1 Function inside the Instrument 7-1
7.1.2 Description of the Block Diagram 7-1
7.1.3 Important Characteristics and Data 7-3

7.2 Measuring Instruments and Auxiliary Equipment 7-7

7.3 Troubleshooting 7-8
7.3.1 Testing the Interfaces 7-8
7.3.2 Error Symptoms 7-9

7.4 Testing the Specifications 7-10

7.5 Final Testing 7-11

7.6 External Interfaces 7-12

7 Testing the Module

7.1 Function Description of the Module

7.1.1 Function inside the Instrument

Main functions:

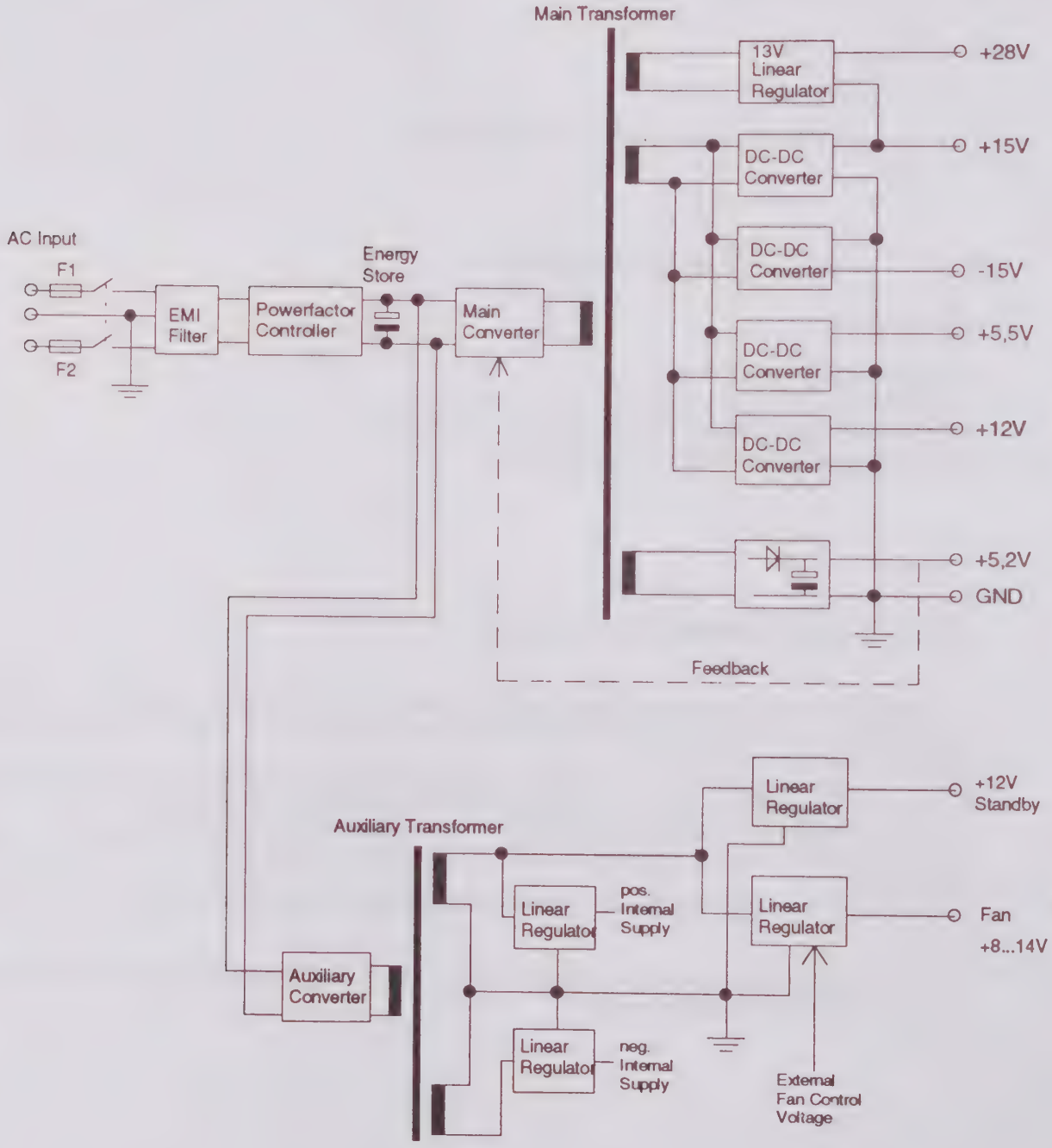
- Current supply of all modules.
- Temperature-controlled supply of the fans.
- Generation of the switch-on reset for the connected hardware.
- Generation of a line-synchronous trigger signal.

7.1.2 Description of the Block Diagram

The module involved is a primarily clocked switching power supply. The AC voltage is first rectified and up-converted to a voltage of 390 V via the power factor controller (PFC). The PFC generates a sine-shaped current at the input.
The DC voltage is applied to a converter, which generates three secondary voltages via the main transformer. The converter is used to adjust the 5.2-V output. The two remaining transformer windings provide an intermediate voltage of 42 V and the voltage for the 13-V linear regulator.
The intermediate voltage supplies several DC-DC converters, which serve to stabilize the desired output voltages.
To obtain the 28-V output voltage, the voltage of the 13-V linear regulator is added to the +15-V output voltage.

The auxiliary converter generates the supply voltages for the regulators and the monitoring circuits as well as the standby and the fan voltage.

Block diagram



7.1.3 Important Characteristics and Data

AC supply input

Voltage range: 90 VAC to 264 VAC continuous without switchover
Frequency: 47 to 440 Hz up to 32 V
47 to 66 Hz above 132 V

Undervoltage shutdown: the power supply switches off at <90 VAC (typ. 85 VAC).

States of operation

Off = Power switch off (disconnection from the AC supply)

Standby = AC supply voltage applied, power switch on, standby switch off

On = AC supply voltage applied, power switch on, standby switch on

Output voltages

No.	Connector	Vo V(DC)	stat. control Δ V(DC)	Current limiting A(DC)
1	X21.10	+28	+27to29	0.4 to 0.6 up to 15V 0.4 to 9.1 up to 0V
2	X21.5/6	+15	14.9 to 15.1	7.2 to 9.1
3	X23.5	+12 Standby	11.7 to 12.3	0.3 to 0.42
4	X23.6	+12	11.7 to 12.3	3.8 to 4.8
5	X21.1/2	+5.5	5.45 to 5.55	4.1 to 5.2 *)
6	X23.1-3	+5.2	5.15 to 5.25	18 to 22.9
7	X21.8	-15	-14.9 to -15.1	2.5 to 3.3
8	X20.10	+8 to 14.5 FAN	at 30°: 7.5 to 8.5 at 76°: 14 to 15	1.0 to 1.2

*) 3,1...3,8 until serial No. xxxxxx.xxx

Tab. 7.1.3_1

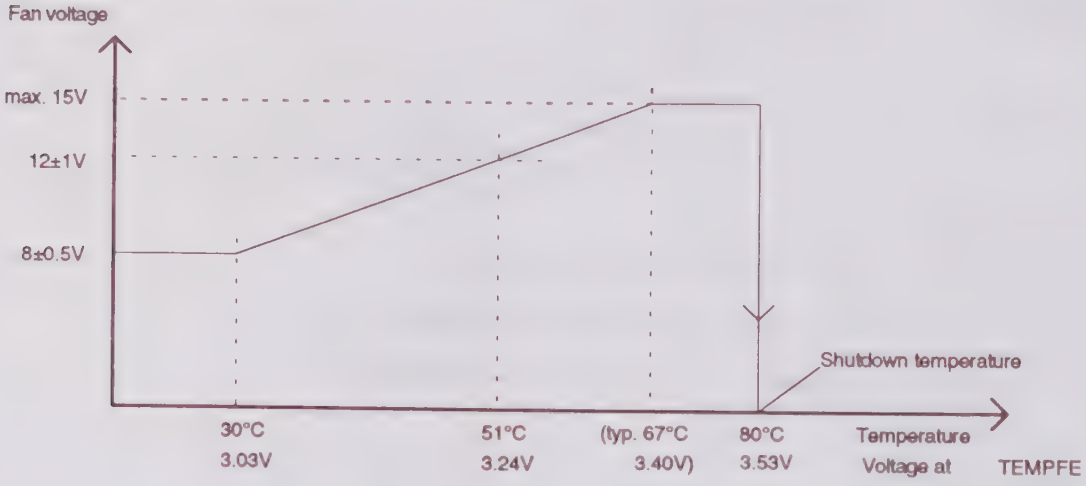
Minimum load

The power supply requires the following minimum load for proper functioning:
2 A for output +5.2 V
0.1 A for output +15 V

Fan control

The internal fans of the power supply are adjusted according to the internal temperature of the power supply.

The fan voltage FAN for the external fans is adjusted independently according to an external control voltage (by a temperature sensor in the FSE)



Temperature monitoring

The power supply is switched off in the case of overtemperature.
It is switched off:
a) in the case of overtemperature inside the power supply (100°C at heat sink of PFC)
b) in the case of overtemperature inside the instrument
The temperature inside the instrument is monitored by the temperature sensor to be connected to TEMPFE and TEMPFEGND. The power supply is switched off at 80°C (3.53 V). It can be switched on again when the temperature has cooled down to 75°C (3.48 V).

Shutdown as a result of the temperature voltage at TEMPFE does not take place if X20.12 is applied to ground.

Output voltage monitoring / overvoltage protection

If (1.15 to 1.25) x nominal voltage of an output is exceeded, the power supply immediately switches off all outputs. Switching on again is only possible after actuation of the power switch.
The outputs 12V Standby and fan voltage (FAN) are not equipped with an overvoltage protection.

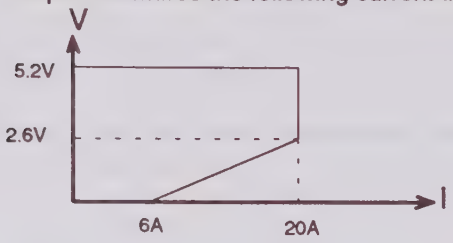
When the voltage falls below (0.89 to 0.95) x nominal voltage of an output, the power supply switches off all outputs after approx. 5 s.
If X20.12 is applied to ground, there is no shutdown in the case of undervoltage.

Current limiting

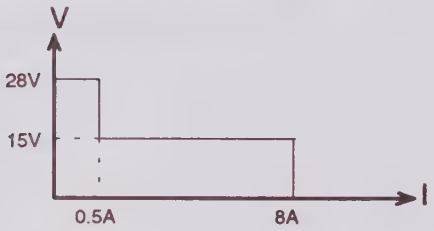
When the outputs are overloaded, current limiting becomes effective, preventing the current from rising further. The values can be obtained from the table 7.1.3_1.

.

Particular features:
Output 6 features the following current-limiting characteristic.



Output 1 features the following current-limiting characteristic.



Shutdown in the case of an error

If an output is overloaded or short-circuited or can no longer be used due to a fault in the power supply and if this status continues for more than 5 to 15 s, all outputs are switched off.
This shutdown does not take place if the control input X20.12 is connected to GND.

Operating status signals

PGOOD

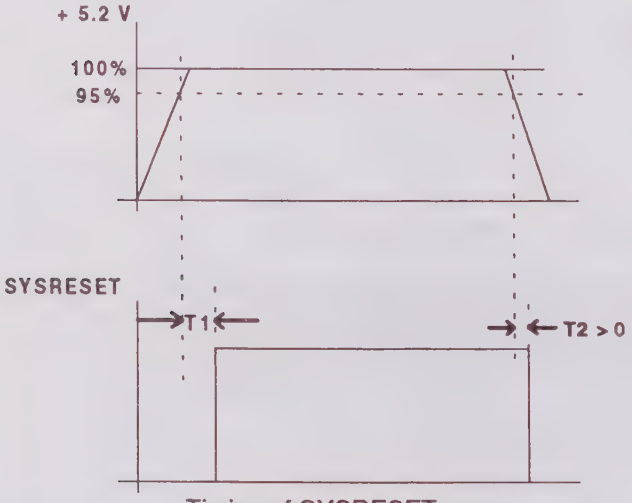
On switching on, the PGOOD signal switches from High to Low (HCT logic level) after all output voltages have reached 90% of their nominal value.
The PGOOD signal switches from Low to High as soon as an output voltage drops below 90% of its nominal value.
The fan voltage No. 8 is not monitored.

LED display
The LED in the rear panel of the power supply is illuminated simultaneously with the Low status of the PGOOD signal.

SYSRESET

The SYSRESET signal changes from LOW to HIGH (HCT logic level) at least 200 ms (T1) after the 5.2-V output voltage has reached 95% of its nominal value on switching on.

The SYSRESET signal changes to LOW after the 5.2-V output voltage has dropped to 95% of its nominal value.



Timing of SYSRESET:

Line trigger

LINETRIG
Output with squarewave signal (HCT logic level) with current line frequency.

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of Instrument	Specifications	Appropriate R&S device	Order No.
1	Digital voltmeter	DC to 30 V, 0.2%	UDS5	349.1510.02
2	20A Shunt	max. 20 A	UDL4-Z2	346.8065.02
3	Adjustable load	0 to 20 A / 28 V / 100 W		
4	Storage oscilloscope	1 V/Div 100 ms/Div		
5	Adjustable voltage source	0 to 4 V DC	NGPS	192.0061.02

7.3 Troubleshooting

7.3.1 Testing the Interfaces

Connector

Interface power supply (cable/plug)	W20/X20	W21/X21	W23/X23
Interface FSE (Motherboard)	X17	X18	X58

☞ **The power supply only operates if the following conditions are fulfilled at the interfaces:**

Item	Interface	Value range	Meaning
1	AC supply input	90VAC to 264 VAC Power switch to "ON"	
2	X17.4	<0.5 V	Activation input: is connected to ground by setting the Standby/On switch on the front panel of the FSE to the On position
3	X17.5	<±0.5 V	Reference potential for ext. temperature sensor (connected to ground on the RF Converter)
4	X17.6	<3.48 V referred to X17.5	Temperature voltage (Connected to temperature sensor on the RF Converter). If a higher voltage is applied, connect X17.6 to X17.5 for checking
5	X18.5	Load >0.1 A	Minimum load at +15 V, ground X18.4
6	X58.1	Load >2 A	Minimum load at +5.2 V, ground X58.9
7	All output voltages	Load < lower limit Current limiting according to table 7.1.3_1	Load smaller than guaranteed lower limit of current limiting

As to item 5/6
Generally fulfilled (if an analog module and computer section are installed); otherwise solder load to motherboard.

As to item 7
It is possible that one or several voltages are overloaded due to a faulty module. In this case, the power supply switches off all outputs. To be able to check which voltage has failed, connect X17.12 to ground by inserting a jumper on X16.

The power supply is not switched off on overload if jumper X16 is inserted. The current defined by the current limiting continuously flows. This may cause big damage due to the high currents flowing on the respective module. Therfore, this operating status should only be set as long as necessary for the measurements.

Subsequently, the faulty module can be determined by pulling out modules.

7.3.2 Error Symptoms

Disturbance	Cause
All output voltages including 12-V standby are missing	Power fuses F1/F2 faulty. PFC or auxiliary converter in power supply faulty.
All output voltages missing, 12-V standby available.	Standby applied to High (X20.4) (→ Connection to switch on front panel) Temperature voltage X20.5-X20.6 >3.48 V (→RF Converter too hot or not plugged in, or temperature sensor faulty) Main converter of power supply faulty
Power supply switches off immediately after switching on.	Overvoltage protection responds. → Voltage is increased due to faulty regulator in the power supply or due to a faulty module in the FSE. (e.g. connection between +5.5 V and +15 V).
Power supply switches off all output voltages (except 12-V standby) after approx. 5 to 15 s.	One output voltage is missing, power supply switches off (see below).
After connecting X20.12 to ground (jumper on X16 on motherboard): One or several output voltages are missing.	Outputs overloaded (→ faulty module). Respective regulators in power supply faulty.
Instrument switches off after a few minutes	Power supply is not sufficiently ventilated (e.g. faulty fan or ventilation holes impeded) or instrument is not sufficiently ventilated (temperature voltage > 3.48 V)

7.4 Testing the Specifications

Disconnect power supply from the motherboard

Connect X20.4 to ground (X23.9)
Connect X20.5 to ground (X23.9)
Connect X20.6 to adjustable voltage source 0 to 4 V, ground to X20.5 (set to 0 V first)
Connect X20.12 to ground
Connect load 150 Ω / 1.5 W to X21.5 and X21.4
Connect load 2.7 Ω / 10 W to X23.1 and X23.9

- Load the outputs with adjustable load and check the individual output voltages according to table 7.1.3_1 using a voltmeter. The specified voltage must be applied until the lower limit of the current limiting is reached. In the case of overload, the current must not exceed the upper limit. Take into account the base load due to the resistors!
Particular features of curent limiting at 28 V and 5.2 V see below 7.1.3.
The power supply must not switch off even if an output is overloaded for a longer period of time.

- Leave X20.12 open:
If an output is overloaded, the power supply must switch off all outputs except 12-V standby after approx. 5 to 15 s.

- The fan voltage (X20.8 - X20.9) must correspond to the voltage between X20.5 and X20.6 according to the characteristic below 7.1.3. Use an adjustable voltage source for checking.
If 3.350 ±0.025 V are applied between X20.5 and X20.6, the power supply must switch off (except 12 V Standby).

- Leave activation input X20.4 open! Voltage is only applied to the 12-V standby output (X23.5).
Reconnect X20.4 to ground.

- Switch power switch off and on, check SYSRESET using storage oscilloscope (X20.1), timing see 7.1.3

- Check LINETRIG using oscilloscope (X20.3): line-synchronous TTL signal

- Check PGOOD (X20.2) : TTL Low level, LED in rear panel must be illuminated.

7.5 Final Testing

Power supply installed in properly functioning FSE

There must not be any jumper on X16 (motherboard)!

Standby/On switch to standby,
Power switch to On,
Standby LED must be illuminated.

Standby/On switch to On,
Standby LED is extinguished, On LED must be illuminated,
Supply Check LED in power supply (rear panel) must be illuminated,
both fans in the power supply must be running, both fans in the FSE must be running, but must not run up (fan voltage with cold instrument 8 ±0.5 V),
FSE must boot.
Switch trigger to LINE,
FSE must sweep (trigger LED flashes).

Switch power switch off and on again after a few seconds.
The previous status must be set again.

7.6 External Interfaces

Pin	Signal name	D	T	Value range	Function / Remark
X20.1	SYSRESET-N	A	D	HCT	Reset signal for connected hardware. The SYSRESET signal changes from LOW to HIGH at least 200ms after the 5.2-V output voltage has reached 95% of its nominal value when switching on. On switch-off, the SYSRESET signal changes to LOW after the 5.2-V output voltage has dropped to 95% of its nominal value.
X20.2	PGOOD-P	A	D	HCT	Status signal indicating that an output voltage has dropped. The PGOOD signal changes from High to Low when switching on after all output voltages have rached 90% of their nominal value. The PGOOD signal changes from Low to High as soon as an output voltage falls below 90% of its nominal value. The fan voltage is not monitored. An LED in the rear panel of the power supply is illuminated simultaneously with the Low status of the PGOOD signal.
X20.3	LINETRIG	A	D	HCT	TTL signal with line frequency.
X20.4	ON-N	E	D	HCT	Activation input: If the power supply is connected to the AC supply voltage, it can be activated by connecting the activation input ON to GNDD or GNDA. The power supply is also activated if ON is connected to GNDD or GNDA and the power supply is then connected to the AC supply voltage. For deactivation, it is sufficient to leave the ON line open. The output VS12-P (Standby voltage) is activated irrespective of the activation input, if the power supply is connected to the AC supply voltage. On deactivation, the monitoring signals show the same behaviour as in the case of a power failure.
X20.5	TEMPFEGND	E	A	<±0,2 V	Ground of temperature sensor (see X20.6)
X20.6	TEMPFE	E	A	typ. 1 mA +10 mV/K	Supply (typ. 1mA) of temperature sensor (e.g. LM335) outside the power supply. The voltage at the temperature sensor (TEMPFE referred to TEMPFEGND) must be +10mV/K depending on the absolute temperature. The voltage applied to TEMPFE is used to control the voltage for the fans as well as to switch off in the case of overtemperature.
X20.7/9	FANGND	A	A		Ground for fans
X20.8/ 10	FAN	A	A	+8 to +15 V <0.8 A	Supply voltage for fans Voltage depends on temperature voltage at TEMPFE: Up to a temperature of 30°C ↔ 3.03 V the fan voltage is 8 ±0.5 V. At a temperature of 51°C ↔ 3.24 V, the fan voltage is 12±1V. Between these temperatures, the fan voltage increases proportionally to the temperature. If 51°C are exceeded, the voltage rises further up to max. 15 V.
X20.11	vacant				

Pin	Signal name	D	T	Value range	Function / Remark
X20.12	AUTOPS	E	D	HCT	Inhibition of automatic shutdown in the case of error (for service) If this control line is connected to GNDD or GNDA, there is no switch-off of all output voltages in the case of a) overtemperature at temperature sensor (voltage at TEMPFE >3.53 V) b) overload, short circuit or failure of an output voltage for more than 5 seconds.
X20.13-16	vacant				

Pin	Signal name	D	T	Value range	Function / Remark
X21.1-2	VA5-P	A	V	+5.5 ±0.05 V <2.7 A	Output voltage analog +5.5 V
X21.3-4	GNDA				Analog ground
X21.5-6	VA15-P	A	V	+15 ±0.1 V <6.7A	Output voltage analog +15 V
X21.7	GNDA				Analog ground
X21.8	VA15-N	A	V	-15 ±0.1 V <2.2 A	Output voltage analog -15 V
X21.9	GNDA				Analog ground
X21.10	VA28-P	A	V	+28 ±1 V <0.35 A	Output voltage analog +28 V

Pin	Signal name	R	A	Value range	Function / Remark
X23.1-3	VD5-P	A	V	+5.2±0.05 V <17A	Output voltage digital +5.2 V
X23.4	GNDD				Digital ground
X23.5	VS12-P	A	V	+12 ±0.3 V <0.25 A	Output voltage Standby +12 V This voltage is available as soon as the power supply is connected to the AC supply voltage irrespective of the activation input.
X23.6	VD12-P	A	V	+12 ±0.3 V <3.4 A	Output voltage digital +12 V
X23.7-9	GNDD				Digital ground

Pin	Signal name	R	A	Value range	Function / Remark
Power input	LINE	E	V	90 to 132 VAC <5 A 47 to 440 Hz 180 to 264 VAC <2.5A 47 to 66 Hz	Autoranging Power factor correction according to IEC555-2 / VDE 0838-2 Fuses 2x IEC127 T6,3H

Entry in column D (Direction): *A = Output, E = Input, B = Bidirectional*
Entry in column T (Type) : *A = Analog, D = Digital, V = Supply*

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
VGA-Karte

1073.5744.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLORED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1
7.1 Funktionsbeschreibung 7-1
7.2 Fehlersuche 7-1

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

Die Baugruppe VGA ist ein Bestandteil der Rechneroption FSE-B15. Bei Geräten mit WIN-NT ist die Karte immer eingebaut. Bei Geräten die mit einem Pentiummotherboard ausgerüstet sind (seit Anfang 1999) , ist die VGA-Karte als Huckepackplatine auf dem Pentiumboard steckbar angeordnet. Die VGA-Karte kann neben einem externen Monitor auch das interne LC-Display ansteuern. Sie wird in einen der ISA-Bus-Slots eingesteckt und zusätzlich über ein 50-poliges Flachbandkabel mit dem digitalen Motherboard verbunden (bei 486 er Motherboard). Über dieses Kabel gelangen die Signale zur Display-Ansteuerung zunächst zur Baugruppe GRAPHICS. Diese stellt dann entweder den Meßgerätebildschirm oder das Bild der VGA-Karte auf dem Display dar.

Der Ausgang der VGA-Karte zum Anschluß des externen Monitors wird über ein spezielles Adapterkabel zur Geräterückwand geführt.

7.2 Fehlersuche

Eine eingebaute VGA-Karte sollte bereits während der Bootphase des Mainprozessors ein Bild auf einem angeschlossenen Monitor darstellen. Ist dies nicht der Fall, sollte zunächst das Adapterkabel zur Geräterückwand überprüft werden. Tritt während der Bootphase kein anderer Fehler auf (→ Kapitel zum Main Processor) und wird trotz funktionstüchtigem Adapterkabel kein Bild auf dem VGA-Monitor dargestellt, ist von einer defekten VGA-Karte auszugehen.

Erscheint auf dem angeschlossenen Monitor ein Bild, sollte bei richtig installierter Rechneroption FSE-B15 ein Umschalten der Display-Darstellung auf das VGA-Bild möglich sein. Es können dabei 2 Fehler auftreten:

1. Das Umschalten zeigt keinerlei Auswirkung auf die Display-Darstellung:

   Der Fehler muß in der Umschaltlogik gesucht werden (→ Kapitel zur Baugruppe GRAPHICS).

2. Nach dem Umschalten ist ein anderes, jedoch fehlerhaftes Bild auf dem Display zu sehen:

   Der Fehler liegt wahrscheinlich auf der VGA-Karte oder im 50-poligen Flachbandkabel zwischen VGA-Karte und digitalem Motherboard.

ROHDE&SCHWARZ

SERVICE DOCUMENTS
VGA

1073.5744.02

1043.4662.00

Contents

7 Testing the Module 7-1

7.1 Function Description 7-1

7.2 Troubleshooting 7-1

7 Testing the Module

7.1 Function Description

The VGA module is part of the computer option FSE-B15. This card is always installed in instruments operating with WIN-NT. It is arranged as piggy-pack board on the pentium board in instruments which accommodate a pentium motherboard (since beginning of 1999). In addition to an external monitor, it can also control the internal LCD. It is inserted into one of the ISA-bus slots and additionally connected via a 50-pin flat cable to the digital motherboard. The signals are taken via this cable to the GRAPHICS module first for display control. The GRAPHICS module either displays the screen of the measuring instrument or the picture of the VGA card on the display.
The output of the VGA card for connection of the external monitor is applied via a special adapter cable to the rear panel of the instrument.

7.2 Troubleshooting

A built-in VGA card should already display a picture on a connected monitor during booting of the main processor. If this is not the case, the adapter cable to the rear panel of the instrument should be checked first. If no further error occurs during booting (→ section about main processor) and if no picture is displayed on the VGA monitor althought the adapter cable functions properly, the VGA card is probably faulty.
If a picture appears on the connected monitor, it should be possible to switch the display to the VGA picture if the computer option FSE-B15 is properly installed. Two errors may occur in this case:

1. The switchover does not affect the display:

   The fault probably lies in the switching logic (→ section about GRAPHICS module).

2. After switching over, a different but faulty picture can be seen on the display:

   The fault probably lies in the VGA card or in the 50-pin flat cable between VGA card and digital motherboard.

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Vorselektion

1066.1518.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7.1

7.1 Blockschaltbild 7.1

7.1.1 Funktion im Gerät 7.1
7.1.2 Vorselektion 7.2
7.1.3 Eichleitung und Cal.-Generator 7.2

7.2 Funktionsbeschreibung 7.3

7.3 Meßgeräte und Hilfsmittel 7.4

7.4 Prüfen der Eigenschaften 7.5

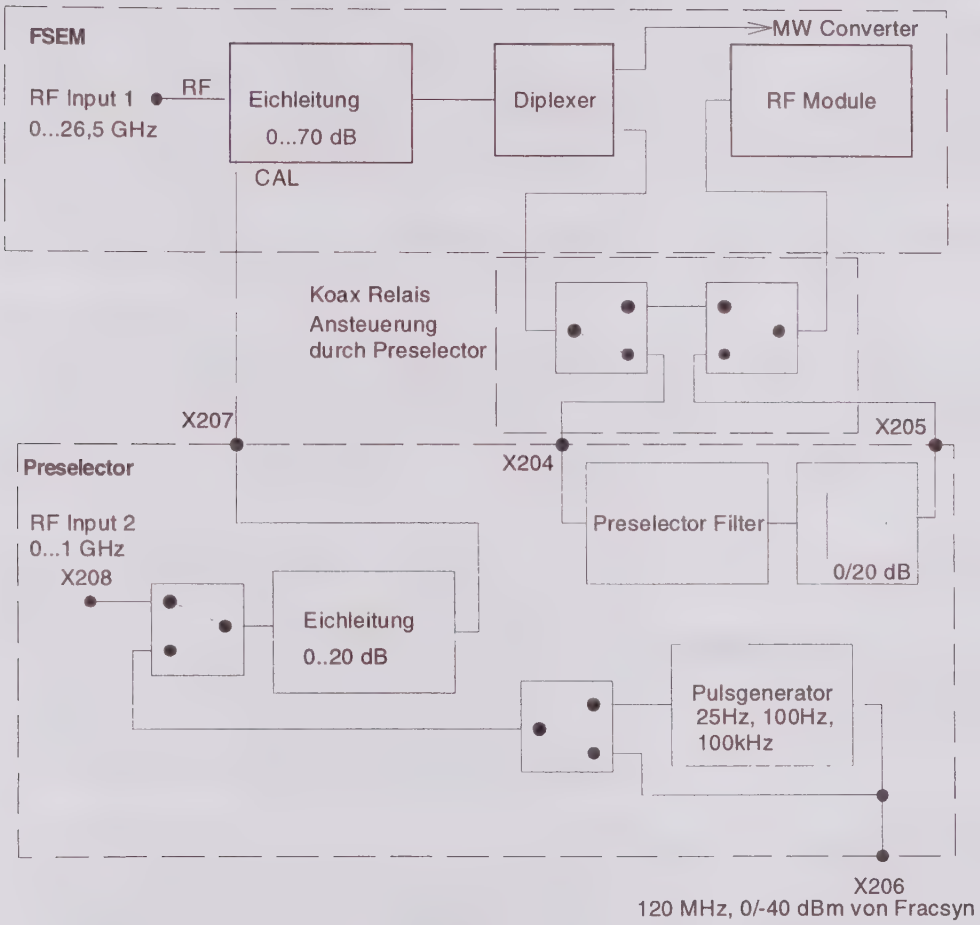
7.4.1 Prüfen der Vorselektion 7.5
7.4.2 Prüfen der impulsfesten Eichleitung 7.7
7.4.3 Prüfen der beiden CAL-Generatoren 7.7

7.5 Externe Schnittstellen 7.8

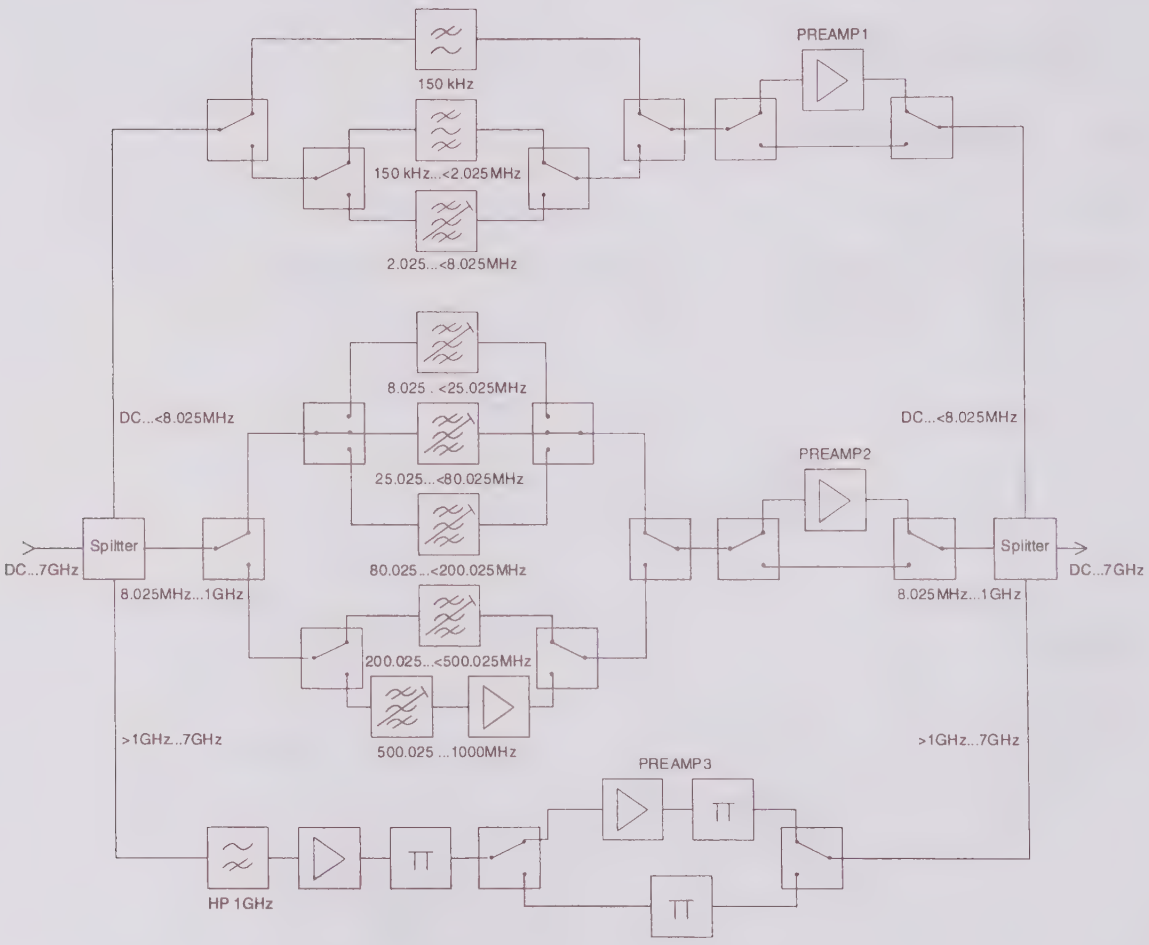
7 Prüfen der Baugruppe

7.1 Blockschaltbild

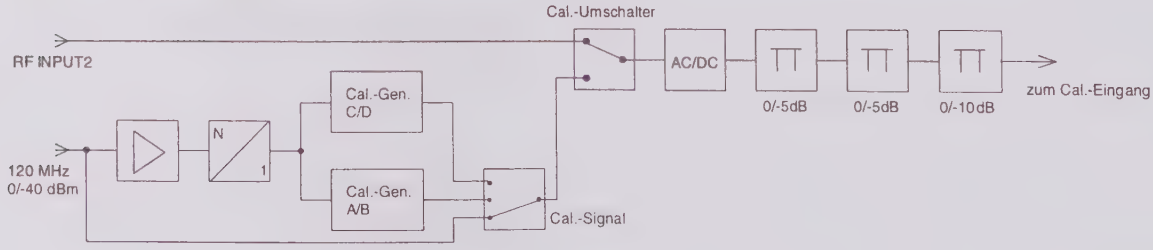
7.1.1 Funktion im Gerät



7.1.2 Vorselektion



7.1.3 Eichleitung und Cal.-Generator



7.2 Funktionsbeschreibung

Die Baugruppe EMPFÄNGER Preselector besteht im wesentlichen aus drei Einheiten.

Die Vorselektion:
Dies ist wichtigste Einheit des Preselectors. Sie filtert aus dem Eingangsspektrum den gewünschten Bereich heraus. Die Vorselektion besteht aus 2 festabgestimmten und 6 mitlaufenden Filtern, die den Frequenzbereich bis 1 GHz abdecken. Von 1 GHz bis 7 GHz besteht die Vorselektion nur aus einem festabgestimmten 1GHZ-Hochpass.
Die Signalumschaltung erfolgt bis 150kHz mit einem Relais. Darüber hinaus wird das Eingangssignal mit Hilfe von Pindioden-Schaltern umgeschaltet.
Die Abstimmung der 6 abstimmbaren Bandpässe erfolgt über die beiden Spannungen TRAC-F (Koppelspannung) an Pin X200/A13 und TUNE_PRES (Abstimmspannung) an X200/C13. Die Spannungen werden in der Baugruppe FRAC-SYN digital erzeugt. Die benötigten Spannungswerte werden für jede Baugruppe individuell aufgenommen und im EEPROM der Baugruppe EMPFÄNGER-Preselector abgelegt.
Des weiteren beinhaltet die Vorselektion mehrere fest vorgeschaltete In-Band-Verstärker und zuschaltbare Vorverstärker.

Der CAL-Generator:
Der CAL-Generator dient zur Kalibrierung der Vorselektion. Aus dem 120-MHz-Referenzsignal wird mit Hilfe zweier Kammgeneratoren (100 kHz...30 MHz A/B und 30 MHz...1 GHz C/D) ein 100-kHz-Kammspektrum erzeugt. Die Höhe der einzelnen Kammlinien wurde individuell für jede Baugruppe vermessen und im EEPROM der Baugruppe Preselector abgelegt. Die Kalibrierung erfolgt daher nur bis 1 GHz. Von 1GHz bis 7 GHz wurde der Frequenzgang der Baugruppe ausgemessen und ebenfalls in diesem EEPROM abgespeichert.

Die impulsfeste Eichleitung:
Die Baugruppe EMPFÄNGER-Preselector verfügt über eine Impulsfeste Eichleitung von 0...20dB in 5dB-Schritten. Sie ist fest mit dem RF INPUT2 verbunden. Der Frequenzbereich reicht bis 1GHz. Um höhere Dämpfungsstufen als 20 dB zu erreichen, wird bei höheren Eichleitungsstellungen die normale Eichleitung automatisch nachgeschaltet. Die Impulsfestigkeit geht dabei nicht verloren, da das Eingangssignal immer zuerst auf die impulsfeste Eichleitung trifft und von dieser entsprechend abgedämpft wird. Bei der Verwendung des RF INPUT1 ist die Verwendung der Impulsfesten Eichleitung nicht möglich. Der Frequenzgang der impulsfesten 20dB-Eichleitung wird individuell gemessen und im EEPROM der Baugruppe EMPFÄNGER-Preselector abgelegt.

Die Bypass-Schaltung:
Damit der Meßempfänger auch als schneller Spektrumanalysator verwendet werden kann, verfügt dieser über eine Bypass-Schaltung. Diese besteht aus 2 Relais, die das Eingangssignal an der Vorselektion vorbei leiten. Der Analysator arbeitet dann als normaler Spektrumanalysator ohne Vorselektion. Dies erlaubt schnellere Sweep-Zeiten. Weiterhin entfällt das Relaisschalten an der 150-kHz-Grenze.
Im Analysatormodus ohne Vorselektion stehen dann jedoch keine Vorverstärker zur Verfügung.
Die beiden obengenannten Bypass-Relais werden von der Baugruppe Preselector angesteuert. Wird der Stecker X209 von der Baugruppe abgezogen, fallen die beiden Relais immer in die Bypass-Stellung. Das heißt, die Vorselektion wird umgangen und die Überprüfung des Signalpfades ist so, auch bei defekter Vorselektion, im Spektrumanalysatormodus möglich.

7.3 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Empfohlene Eigenschaften	Empfohlenes Gerät	R&S-Bestell-Nr.	Anwendung
1	Netzwerkanalysator	Frequenzbereich bis 7 GHz	ZVC		
2	Digitalvoltmeter		UDS5		
3	Spektrumanalysator oder Meßempfänger		FSE		

7.4 Prüfen der Eigenschaften

7.4.1 Prüfen der Vorselektion

Vorbereitung:
Netzwerkanalysator an die SMA-Buchsen X205 (S11) und X204 (S21) anschließen.

Überprüfung: Festfilter 0...150kHz;

Einstellungen am Empfänger: - [**SYSTEM PRESET**]
- [**FREQUENCY CENTER** : **100kHz**]

Messung:
Durchgang: 9kHz...150kHz S21: > -2,0 dB

Überprüfung: Festfilter 150kHz...2MHz

Einstellungen am Empfänger: - [**SYSTEM PRESET**]
- [**FREQUENCY CENTER** : **200kHz**]

Messung:
Durchgang: 150kHz...2MHz S21: > -3,5 dB

Überprüfung des PreAmp 9kHz...2MHz

Einstellungen am Empfänger: **- PreAmp: OFF/ON**
- Frequency: 100kHz bzw. 200kHz

Messung:
Mit dem Ein- und Aus-Schalten des Vorverstärkers ergibt sich ein Verstärkungsunterschied von 17..22dB in beiden Filterbereichen.

Achtung: *Pegel des Netzwerkanalysators zurücknehmen, damit der PreAmp nicht übersteuert wird.*

Überprüfung: Mitlaufende Filter 2MHz...1GHz in 6 Bereichen

Einstellungen am Empfänger: - [**SYSTEM PRESET**]

Messung:
Bei der Messung wird am Empfänger die RF-Frequenz langsam durchgestimmt. Am Netzwerkanalysator kann dabei die mitwandernde Durchlaßkurve verfolgt werden. Es ergeben sich dabei, abhängig von der eingestellten Frequenz, folgende Meßwerte bei der jeweils eingestellten RF-Frequenz:

2MHz.....8MHz	S21: >-6dB	S11: <-13dB
8MHz.....25MHz	S21: >-7dB	S11: <-13dB
25MHz.....80MHz	S21: >-7dB	S11: <-13dB
80MHz.....200MHz	S21: >-7dB	S11: <-13dB
200MHz...500MHz	S21: >-7dB	S11: <-13dB
500MHz.....1GHz	S21: >-5dB	S11: <-13dB

Hinweis: *Falls bei der Überprüfung der mitlaufenden Filter ein Fehler auftreten sollte, so sollte die Abstimmspannung und die Koppelspannung überprüft werden. Dazu mißt man die Spannung an den Punkten X200/A13 und X200/C13. Während man den Empfänger im Bereich von 2 MHz...8 MHz langsam durchstimmt, müssen sich auch die beiden Spannungen ändern. Liegt die Wertänderung der Spannungen unter 1 V, so kann auch ein Defekt der FRAC SYN Baugruppe, die diese Spannungen erzeugt, vorliegen.*

Überprüfung des PreAmp 2MHz...1GHz

Einstellungen am EMPFÄNGER:
- [**SYSTEM PRESET**]
- [PREAMP : ON]

Messung:
Frequenz des Empfängers wiederum langsam durchstimmen und mit obigen Werten vergleichen. Mit dem Ein- und Aus-Schalten des Vorverstärkers ergibt sich dabei ein Verstärkungsunterschied von 18,5...22dB in allen Filterbereichen.
Achtung: Pegel des Netzwerkanalysators zurücknehmen, damit der PreAmp nicht übersteuert wird.

Überprüfung des Frequenzbereich 1GHz...7GHz

Einstellungen am ESI:
- [**SYSTEM PRESET**]
- [**FREQUENCY CENTER : 2 GHz**]

Messung:
1GHz...7GHz S21: >-5 dB

Überprüfung des PreAmp 1GHz ... 7GHz

Einstellungen am ESI:
- [**SYSTEM PRESET**]
- [**FREQUENCY CENTER : 2 GHz**]
- [PREAMP : ON]

Messung:
Bei eingeschaltetem Vorverstärker ergibt sich ein Verstärkungszunahme von 15...25dB gegenüber ausgeschaltetem Vorverstärker im Bereich von 1GHz...7GHz.

Hinweis: *Pegel des Netzwerkanalysators zurücknehmen, damit der PreAmp nicht übersteuert wird.*

7.4.2 Prüfen der impulsfesten Eichleitung

Vorbereitung:
Netzwerkanalysator an die SMA-Buchsen X208 (S11) und X207 (S21) anschließen.

Einstellungen am ESI:
- [**SYSTEM PRESET**]
- [**INPUT:** INPUT2]
- [**INPUT:** 0 DB MIN : ON]
- [**INPUT:** RF ATTEN MANUAL: 10dB]

Messung der Reflexion der Eichleitung:
Eichleitung in den Stufen 10/15/20dB nacheinander einstellen. In jeder Stellung muß dabei folgender Wert erreicht werden:

S11 0...1GHz <-22dB Dies gilt sowohl für AC als auch für DC

Messung des Durchgangs der Eichleitung:

RF ATT=0dB	S21	>-0.5dB	(100kHz)	S21	>-3dB	(0...1GHz)
RF ATT=5dB	S21	5dB ± 1dB	(100kHz)	S21	4dB...8dB	(0...1GHz)
RF ATT=10dB	S21	10dB ± 1dB	(100kHz)	S21	9dB...13dB	(0...1GHz)
RF ATT=15dB	S21	15dB ± 1dB	(100kHz)	S21	14dB...18dB	(0...1GHz)
RF ATT=20dB	S21	20dB ± 1dB	(100kHz)	S21	19dB...23dB	(0...1GHz)

7.4.3 Prüfen der beiden CAL-Generatoren

Vorbereitung:
Spektrumanalysator an die SMA-Buchsen X207 anschließen.

Kammgenerator 100kHz...30MHz (A/B)

Einstellungen am Empfänger:
MODE RECEIVER
CALGEN A/B

Einstellungen am ESI:
- [**SYSTEM PRESET**]
- [**SETUP:** SERVICE: INPUT CAL: **MENU** ⇒ **:** PULSE 100KHZ AB]
- [**INPUT:** 0 DB MIN : ON]
- [**INPUT:** RF ATTEN MANUAL: 0dB]

Messung der 100kHz-Kammlinien:
Frequenzbereich: 100 kHz...30 MHz Pegel: 57dBuV...63 dBuV

Kammgenerator 30 MHz...1000 MHz (C/D)

Einstellungen am EMPFÄNGER:
- [**SYSTEM PRESET**]
- [**SETUP:** SERVICE: INPUT CAL: **MENU** ⇒ **:** PULSE 100KHZ CD]
- [**INPUT:** 0 DB MIN : ON]
- [**INPUT:** RF ATTEN MANUAL: 0dB]

Messung der 100kHz-Kammlinien:
Frequenz: 30 MHz Pegel: 38 BuV... 46 dBuV

7.5 Externe Schnittstellen

Signal	Wertebereich	Anschlusspunkt	Bemerkung
Name Beschreibung			
READY	TTL	X200 / A1	
FTP_CLK	TTL	X200 / A10	
FTP_DAT	TTL	X200 / C10	
FTP_STR	TTL	X200 / A11	
FTP_STRD	TTL	X200 / C12	
TRAC-F	0...10 V (12bit)	X200 / A13	Koppelspannung
TUNE_PRES	0...-10 V (14bit)	X200 / C13	Abstimmspannung
GND_DAC	0 V	X200 / C16	
ADCMUX	-5...+5 V	X200 / A25	Selbsttest
F_SDA	TTL	X200 / C26	
F_SCL	TTL	X200 / C27	
+ 28 V	+ 28 V	X200 / C28	
- 15 V	- 15 V	X200 / A29, C29	
+ 15 V	+ 15 V	X200 / A30, C30	
+ 5 VA	+ 5,5 V	X200 / A31, C31	
GNDA	0 V	X200 / A32, C32	
0_7G_OUT	0...7 GHz	X205	Preselector Ausgang
0_7G	0...7 GHz	X204	Preselector Eingang
120MHZ_CAL_IN	120 MHz, 0/-40 dBm	X206	Cal.-Signal von FRAC-SYN
RF2_OUT	0...1GHz	X207	Eichleitungsausgang
RF_INPUT_2	0...1GHz	X208	Impulsfester Eingang
SWITCH 1 SWITCH 2	0...15 V	X209	Impulsfester Eingang

ROHDE&SCHWARZ

SERVICE DOCUMENTATION
Preselector

1066.1518.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Contents

7 Testing the Modules 7.1

7.1 Block Diagram 7.1
7.1.1 Functions 7.1
7.1.2 Preselector 7.2
7.1.3 Attenuator and Cal. Generator 7.2

7.2 Circuit Description 7.3

7.3 Measurement Equipment and Tools 7.4

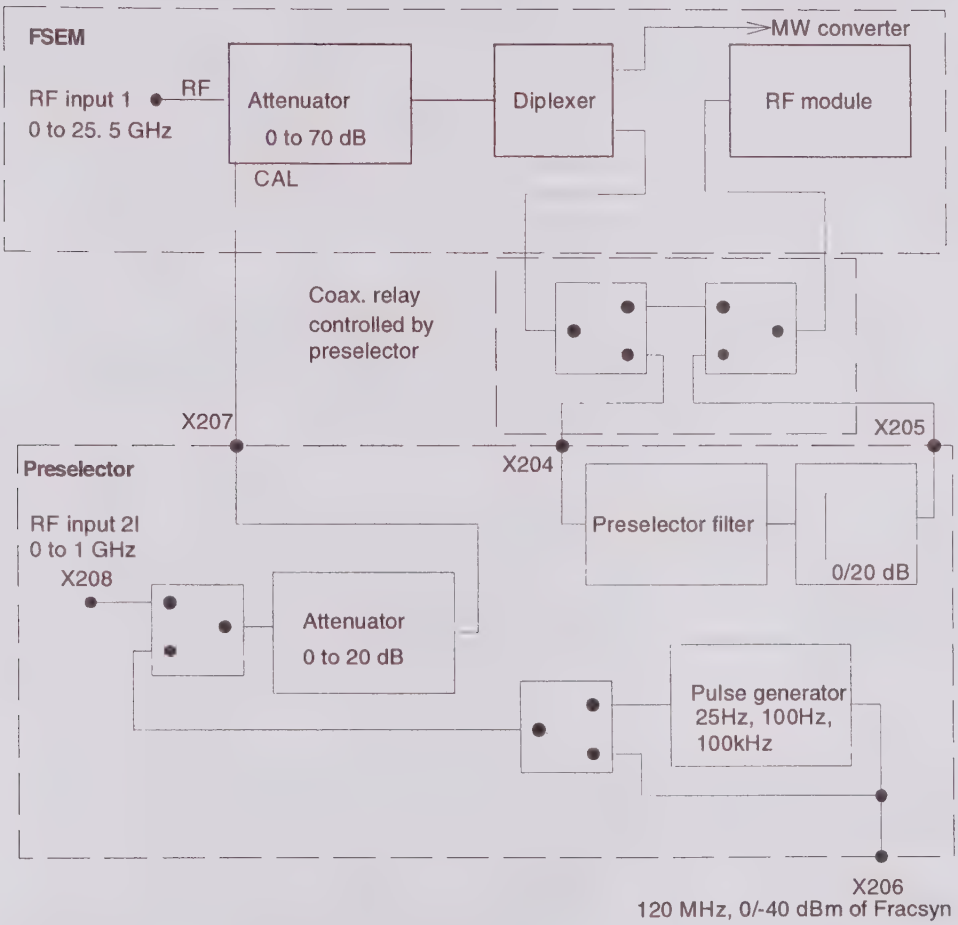
7.4 Checking the Specifications 7.5
7.4.1 Checking the Preselector 7.5
7.4.2 Checking the Pulse-Resistant Attenuator 7.7
7.4.3 Checking the two CAL Generators 7.7

7.5 External Interfaces 7.8

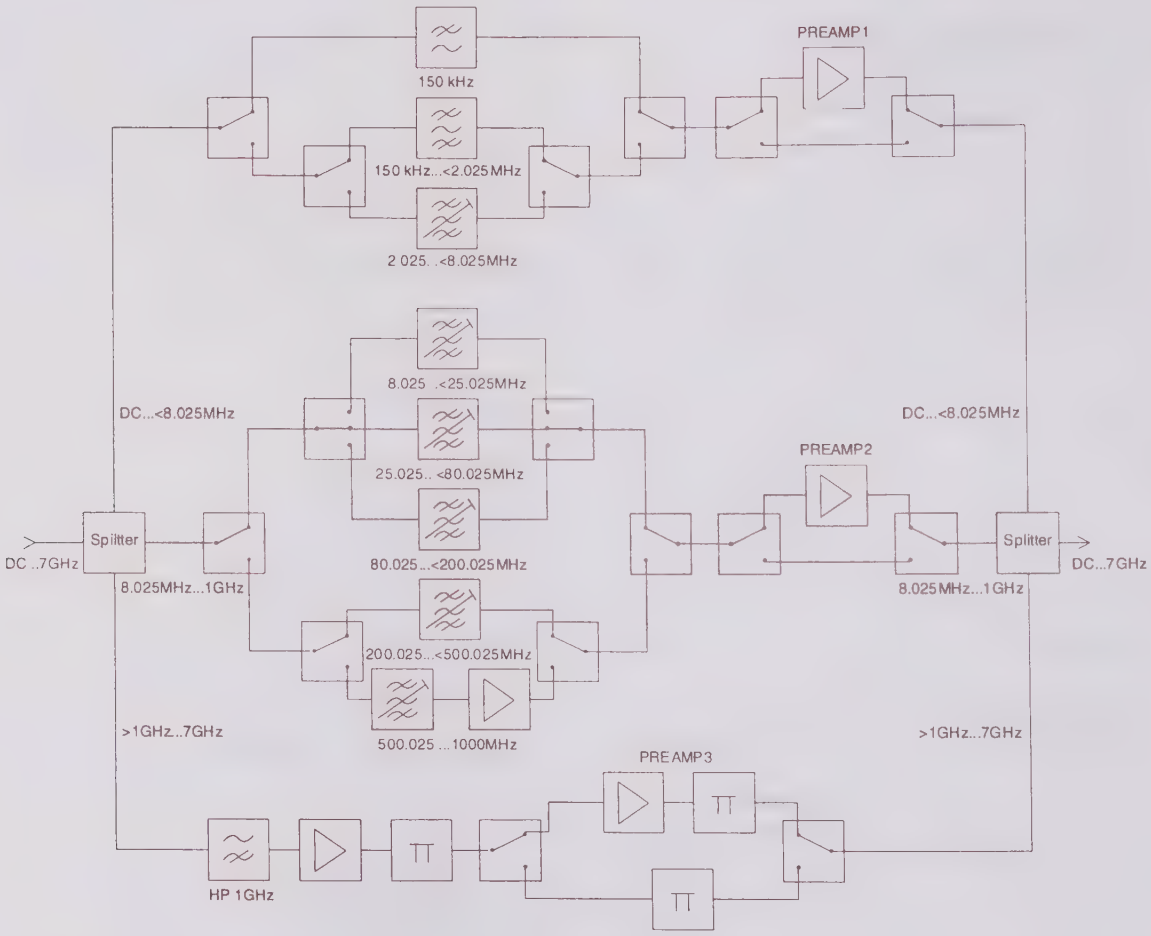
7 Testing the Modules

7.1 Block Diagram

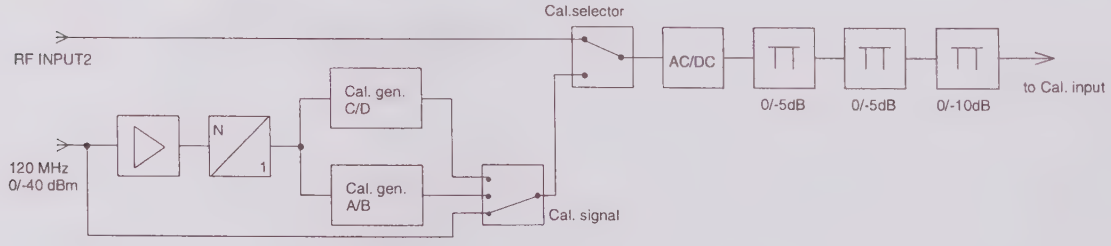
7.1.1 Functions



7.1.2 Preselector



7.1.3 Attenuator and Cal. Generator



7.2 Circuit Description

The RECEIVER preselector module consists of three basic submodules.

Preselector:
This is the most important submodule of the receiver. It serves for filtering the desired range from the input spectrum. The preselector consists of two fixed and six tracking filters covering the frequency range up to 1 GHz.
For the 1 GHz to 7 GHz range, the preselection is formed by a fixed 1 GHz highpass.
Up to 150 kHz, signal switchover is carried out by a relay. Above that value, the input signal is switched by means of PIN diode switches.
The six variable bandpasses are adjusted via the two voltages TRAC-F (coupling voltage) at pin X200/A13 and TUNE_PRES (tuning voltage) at X200/C13. The voltages are generated digitally in the FRAC-SYN module. The required voltages are stored individually for each module in the EEPROM of the RECEIVER preselector module.
The preselector also contains several preselected in-band amplifiers and switchable preamplifiers.

CAL generator:
The CAL generator serves for calibrating the preselector. Two comb generators (100kHz to 30MHz A/B and 30MHz to 1GHz C/D) generate a 100 kHz comb spectrum from the 120 MHz reference signal. The heights of the comb lines were measured for each module and stored in the EEPROM of the preselector module. The preselector is therefore calibrated up to 1 GHz only. For the 1 GHz to 7 GHz range, the frequency response of the module has been measured and stored in this EEPROM as well.

Pulse-resistant attenuator:
The RECEIVER preselector module includes a pulse-resistant attenuator of 0 to 20 dB in steps of 5 dB. It is permanently connected to the RF INPUT2. The frequency range is up to 1 GHz. If attenuation values above 20 dB are to be attained, the normal attenuator is connected automatically. With the two attenuators combined, pulse resistance is retained, because the input signal is always attenuated by the pulse-resistant attenuator. If RF INPUT1 is used, the pulse-resistant attenuator is not available. The frequency response of the pulse-resistant 20 dB attenuator is measured individually and stored in the EEPROM of the RECEIVER preselector module.

The bypass circuit
To allow the test receiver to be used also as a fast spectrum analyzer, a bypass circuit has been included. It consists of two relays bypassing the preselector for the input signal. When using the bypass circuit, the analyzer works as a normal spectrum analyzer without preselection. This allows faster sweep times, and the switching of relays at the 150 kHz limit is not required.
However no preamplifiers are available in the analyzer mode without preselection.
The two bypass relays are controlled by the preselector module. If connector X209 is removed from the module, the two relays are automatically switched to bypass. This means that the preselection is bypassed and the signal path can be tested in the spectrum analyzer mode even with a defective preselector.

7.3 Measurement Equipment and Tools

Pos.	Equipment type	Recommended characteristics	Recommended equipment	R&S Order No.	Use
1	Network analyzer	Frequency range up to 7 GHz	ZVC		
2	Digital voltmeter		UDS5		
3	Spectrum analyzer or test receiver		FSE		

7.4 Checking the Specifications

7.4.1 Checking the Preselector

Preparation:
Connect network analyzer to SMA connectors X205 (S11) and X204 (S21).

Check: preselected filter 0 to 150 kHz

Setting at receiver:
- [**SYSTEM PRESET**]
- [**FREQUENCY CENTER : 100kHz**]

Measurement:
Insertion loss: 9 kHz to 150 kHz S21: > -2.0 dB

Check: preselected filter 150 kHz to 2 MHz

Setting at receiver:
- [**SYSTEM PRESET**]
- [**FREQUENCY CENTER : 200kHz**]

Measurement:
Insertion loss: 150 kHz to 2 MHz S21: > -35 dB

Checking the PreAmp 9 kHz to 2 MHz

Setting at receiver:
- **PreAmp: OFF/ON**
- **Frequency: 100 kHz or 200 kHz**

Measurement:
Switching on and off the preamplifier gives a difference in gain of 17 to 22 dB in both filter bands.

Caution: *Reduce network analyzer level to avoid overloading the preamplifier.*

Check: Tracking filters 2 MHz to 1 GHz in six bands

Setting at receiver:
- [**SYSTEM PRESET**]

Measurement:
During the measurement, the RF frequency applied to the receiver is tuned slowly. The passband curve, which changes accordingly, can be observed on the network analyzer. Depending on the RF frequency applied, the following values are attained for the individual filters:

2 MHz.....8 MHz	S21: >-6 dB	S11: <-13 dB
8 MHz.....25 MHz	S21: >-7 dB	S11: <-13 dB
25 MHz.....80 MHz	S21: >-7 dB	S11: <-13 dB
80 MHz.....200 MHz	S21: >-7 dB	S11: <-13 dB
200MHz...500 MHz	S21: >-7dB	S11: <-13dB
500MHz.....1GHz	S21: >-5dB	S11: <-13dB

Note: *If a fault is detected during the testing of the filters, the tuning voltage and the coupling voltage should be checked. This is done by measuring the voltage at X200/A13 and X200/C13. When slowly tuning the receiver from 2 MHz to 8 MHz, the two voltages should change. If the voltages change by less than 1 V, the FRAC SYN module, which generates these voltages, may be defective.*

Checking the PreAmp 2 MHz to 1 GHz

Setting at RECEIVER:
- [**SYSTEM PRESET**]
- [PREAMP : ON]

Measurement:
Slowly tune receiver frequency and compare with the above values. Switching on and off the preamplifier gives a difference in gain of 18.5 to 22 dB in all filter bands.
Caution: Reduce network analyzer level to avoid overloading the preamplifier.

Checking the Frequency Range 1 GHz to 7 GHz

Settings at RECEIVER:
- [**SYSTEM PRESET**]
- [**FREQUENCY CENTER** : **2GHz**]

Measurement:
1GHz.....7GHz S21: >-5dB

Checking the PreAmp 1 GHz to 7 GHz

Settings at ESI:
- [**SYSTEM PRESET**]
- [**FREQUENCY CENTER** : **2GHz**]
- [PREAMP : ON]

Measurement:
If the preamplifier is switched on, the gain is increased by 15 to 25 dB in the 1GHz to 7 GHz range.

Note: *Reduce network analyzer level to avoid overloading the preamplifier.*

7.4.2 Checking the Pulse-Resistant Attenuator

Preparation:
Connect network analyzer to SMA connectors X208 (S11) and X207 (S21).

Settings at ESI:
- [**SYSTEM PRESET**]
- [**INPUT:** INPUT2]
- [**INPUT:** 0 DB MIN : ON]
- [**INPUT:** RF ATTEN MANUAL: 10dB]

Measuring the return loss at the attenuator:
Set attenuator to steps 10/15/20 dB successively. The following value should be attained for each step:

S11	0 to 1 GHz	<-22 dB	This applies to both AC and DC

Measuring the insertion loss of the attenuator:

RF ATT=0dB	S21	>-0.5dB	(100kHz)	S21	>-3dB	(0 to 1GHz)
RF ATT=5dB	S21	5dB ± 1dB	(100kHz)	S21	4dB to 8dB	(0 to 1GHz)
RF ATT=10dB	S21	10dB ± 1dB	(100kHz)	S21	9dB to 13dB	(0 to 1GHz)
RF ATT=15dB	S21	15dB ± 1dB	(100kHz)	S21	14dB to 18dB	(0 to 1GHz)
RF ATT=20dB	S21	20dB ± 1dB	(100kHz)	S21	19dB to 23dB	(0 to 1GHz)

7.4.3 Checking the two CAL Generators

Preparation:
Connect spectrum analyzer to SMA connectors X207.

Comb generator 100 kHz to 30 MHz (A/B)

Settings at receiver:

MODE	RECEIVER
CALGEN	A/B

Settings at ESI:
- [**SYSTEM PRESET**]
- [**SETUP:** SERVICE: INPUT CAL: **MENU** ⇒ **:** PULSE 100KHZ AB]
- [**INPUT:** 0 DB MIN : ON]
- [**INPUT:** RF ATTEN MANUAL: 0dB]

Measuring the 100 kHz comb lines:
Frequency range: 100 kHz to 30 MHz Level: 57 dBuV to 63 dBuV

Comb generator 30 MHz to 1000 MHz (C/D)

Settings at RECEIVER:
- [**SYSTEM PRESET**]
- [**SETUP:** SERVICE: INPUT CAL: **MENU** ⇒ **:** PULSE 100KHZ CD]
- [**INPUT:** 0 DB MIN : ON]
- [**INPUT:** RF ATTEN MANUAL: 0dB]

Measuring the 100 kHz comb lines:
Frequency: 30 MHz Level: 38 BuV to 46 dBuV

7.5 External Interfaces

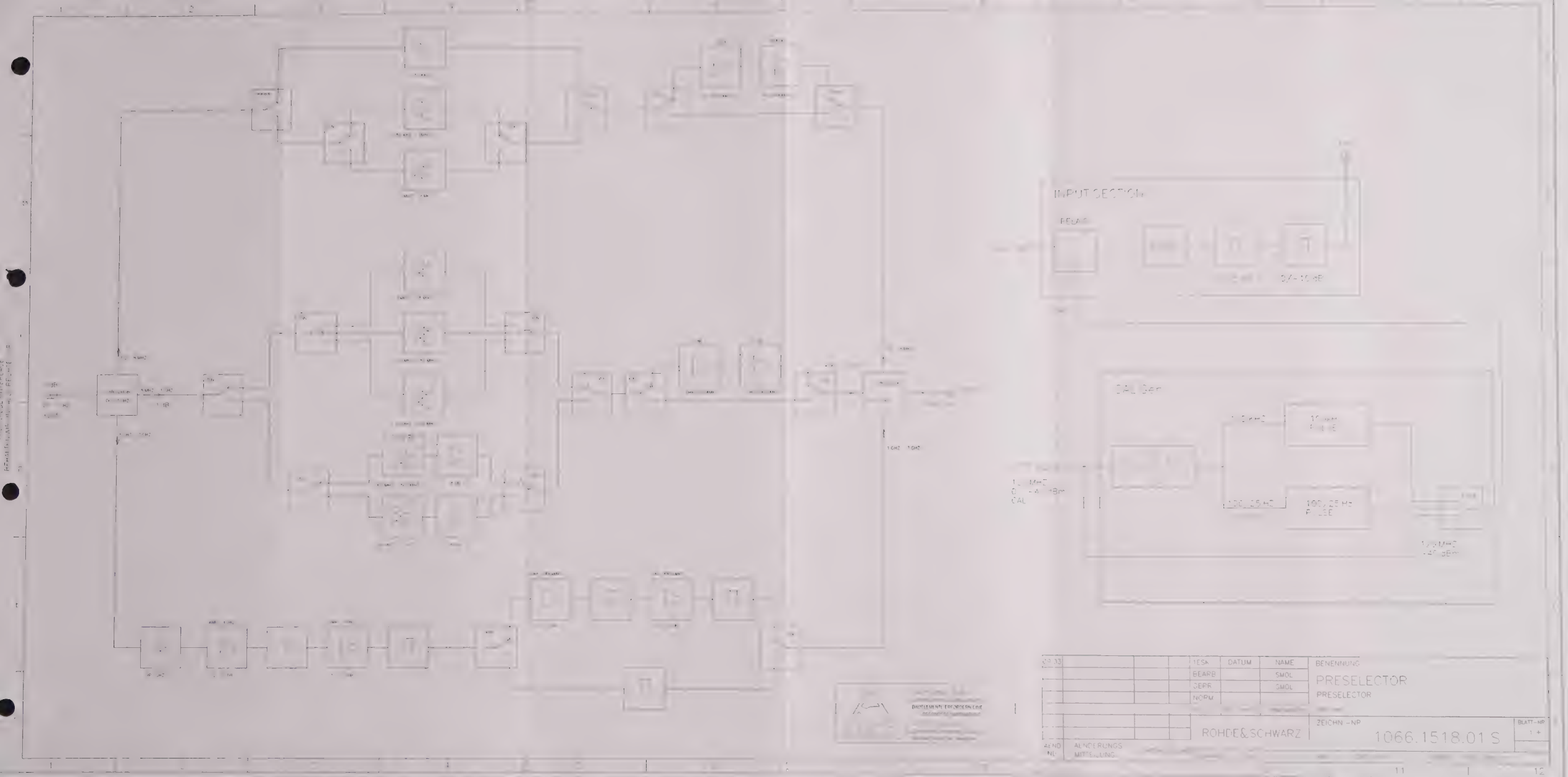
Signal	Range	Contact-	Note
Name description			
READY	TTL	X200 / A1	
FTP_CLK	TTL	X200 / A10	
FTP_DAT	TTL	X200 / C10	
FTP_STR	TTL	X200 / A11	
FTP_STRD	TTL	X200 / C12	
TRAC-F	0 to 10 V (12 bits)	X200 / A13	Coupling voltage
TUNE_PRES	0 to -10 V (14 bit)	X200 / C13	Tuning voltage
GND_DAC	0 V	X200 / C16	
ADCMUX	-5 to +5 V	X200 / A25	Selftest
F_SDA	TTL	X200 / C26	
F_SCL	TTL	X200 / C27	
+ 28 V	+ 28 V	X200 / C28	
- 15 V	- 15 V	X200 / A29, C29	
+ 15 V	+ 15 V	X200 / A30, C30	
+ 5 VA	+ 5.5 V	X200 / A31, C31	
GNDA	0 V	X200 / A32, C32	
0_7G_OUT	0 to 7GHz	X205	Preselector output
0_7G	0 to 7GHz	X204	Preselector input
120MHZ_CAL_IN	120 MHz, 0/-40 dBm	X206	Cal. signal from FRAC-SYN
RF2_OUT	0 to 1GHz	X207	Attenuator output
RF_INPUT_2	0 to 1GHz	X208	Pulse-resistant input
SWITCH 1 SWITCH 2	0 to 15 V	X209	Pulse-resistant input

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit



					GEZ.	DATUM	NAME
					BEARB		SMOL
					GEPR		SMOL
					NORM		
					ROHDE&SCHWARZ		
AEND NR	ÄNDERUNGS MITTEILUNG						

BENENNUNG
PRESELECTOR
PRESELECTOR

ZEICHN.-NR
1066.1518.01 S

BLATT-NR
1 +

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Mitlaufgenerator

1066.1018.02

auch gültig für:

1066.1018.03
1066.1018.04
1066.1018.05

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung 7.1

7.1.1 Funktion im Gerät 7.1

7.1.1.1 Beschreibung des Blockschaltbilds 7.2

7.2 Meßgeräte und Hilfsmittel 7.3

7.3 Fehlersuche 7.4

7.3.1 Selbsttest 7.4

7.3.2 Fehler des Mitlaufgenerators 7.4

7.3.2.1 Frequenzgangfehler 7.4

7.3.2.2 Nebenlinien, Oberwellen 7.4

7.3.2.3 Falscher Ausgangspegel des Mitlaufgenerators 7.5

7.3.2.4 Kein Ausgangssignal des Mitlaufgenerators 7.5

7.4 Prüfen der Eigenschaften 7.6

7.4.1 Referenzdurchschleifung 7.6

7.4.2 Einstellung des Ausgangspegels 7.6

7.4.3 Frequenzgang prüfen 7.7

7.4.4 Nebenlinien, Oberwellen 7.7

7.4.5 Endprüfung FSE-B9 ..... 7.8

7.4.5.1 Vorbemerkung 7.8

7.4.5.2 Für die Endprüfung zusätzlich benötigte Meßgeräte 7.8

7.4.5.3 Überprüfung der Pegel-Fix-Funktion 7.8

7.4.5.4 Offset überprüfen 7.8

7.4.5.5 Amplituden überprüfen 7.9

7.4.5.6 I-Q-Phase überprüfen 7.9

7.4.5.7 Modulationsfrequenzgang 7.9

7.4.5.8 Störhub 7.9

7.5 Externe Schnittstellen 7.10

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

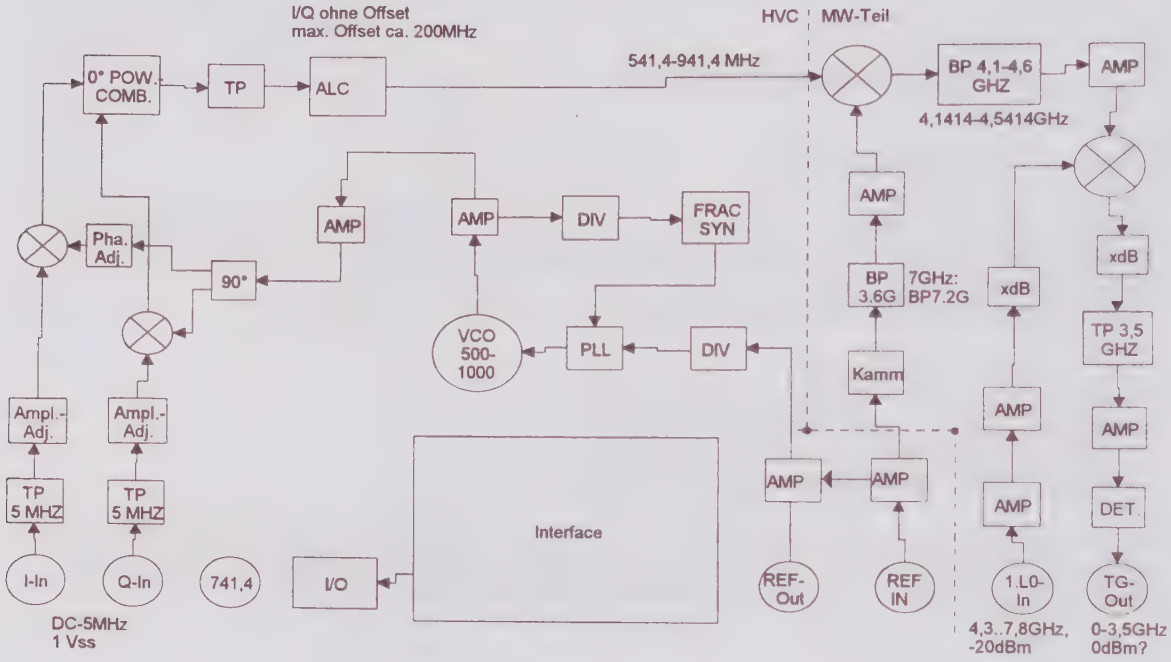
7.1.1 Funktion im Gerät

Der Mitlaufgenerator erzeugt ein Ausgangssignal auf der Empfangsfrequenz des Analysators ± 200MHz Frequenzoffset. Der Ausgangspegel der Baugruppe ist geregelt und kann kann im Bereich -20 dBm bis 0 dBm eingestellt werden.
Dieses Ausgangssignal ist mit externen Signalen I/Q-, AM- und FM-modulierbar.

Die BG besteht aus 4 Varianten:
Variante 02 : 3,5GHz Endfrequenz ohne I/Q-Modulator
Variante 03 : 3,5GHz Endfrequenz mit I/Q-Modulator
Variante 04 : 7GHz Endfrequenz ohne I/Q-Modulator
Variante 05 : 7GHz Endfrequenz mit I/Q-Modulator.

Bei den Varianten 04 und 05 ist der RF-Konverter (Bauteile und Schirmwände) unbestückt, es wird hier ein Mikrowellenmodul montiert und mit Koaxkabeln die HF-Verbindungen zur GS hergestellt.
Bei den Varianten 03 und 05 ist der I/Q-Modulator (diverse Bauteile) bestückt.

7.1.1.1 Beschreibung des Blockschaltbilds



Die BG besteht aus 4 Funktionsblöcken: einem Syntheziser zur Erzeugung der 2.ZF des Analysators, einem I/Q-Modulator zur Vektormodulation des Tracking-Signals (bei Var. 03 und 05), einem RF-Konverter zur Umsetzung der modulierten ZF auf die Ausgangsfrequenz und einer Baugruppensteuerung.

Im Synthesizer befindet sich ein Oszillator, der die ZF-Frequenz ± Frequenzoffset erzeugt. Dieser Oszillator wird auf die 20MHz-Referenz synchronisiert und ist in 1Hz-Stufen einstellbar.

Das Ausgangssignal des ZF-Synthesizers wird auf den notwendigen LO-Pegel für den I/Q-Modulator verstärkt, für einen konstanten Pegel sorgt eine Regelschaltung. Im I/Q-Modulator kann das Signal durch die Modulationseingänge in der Phase und Amplitude moduliert werden, zur Kalibrierung des Modulators stehen Referenzquellen mit ± 1V und 50 Ohm Innenwiderstand zur Verfügung, die intern in den Signalpfad eingeschaltet werden können. Der Vektormodulator ist optional bestückbar (Variante 03 und 05).

Das vektormodulierte Signal wird im RF-Konverter zunächst mit 3600MHz (7200 bei 7GHz-Mitlaufgenerator) in die 1.ZF (4341,4 ± 200 MHz / 7941,4 ± 200 MHz) gemischt. Das LO-Signal ensteht durch Vervielfachung der 720 MHz-Referenz, deren 5. Oberwelle ausgefiltert und verstärkt wird. Das enstandene ZF-Signal wird gefiltert und verstärkt, um dann mit dem Signal des 1.LO (4341,4...7841,4 MHz / 7941,4...14941,4 MHz) auf die Ausgangsfrequenz gemischt zu werden. Der RF-Konverter ist in der 7GHz-Variante (Variante 04 und 05) als Mikrowellenteil auf die GS gesteckt.

Der Pegel des Ausgangssignals wird über eine Regelschaltung konstant gehalten, der Sollwert kann durch einen DA-Wandler vorgegeben werden. Über die Regelung des Ausgangssignals erfolgt die AM-Modulation mit externer NF-Quelle und der Power-Sweep, bei dem im Zero-Span die Ausgangsleistung des TG gesweept wird (Kompressionspunktmessung).

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter	1mV...100V 0,1mA...2A	UDS5	349.1510.02	
2	Meßsender	720 MHz, 8dBm	SMG		
3	Spektrumanalysator	100 kHz...7 GHz	FSEB20	1066.6000.20	
4	Leistungsmesser	100 kHz...3.5 / 7 GHz	URV5 NRVD	349.8012.02	

7.3 Fehlersuche

Mit Hilfe der folgenden Beschreibung kann ein Fehler auf der Baugruppe Mitlaufgenerator eindeutig lokalisiert werden. Im Fehlerfall ist die Baugruppe auszutauschen.

Baugruppentausch

Der automatische Selbsttest muß nach dem Baugruppentausch fehlerfrei durchlaufen. Ausserdem muss der Punkt 7.4.2 Einstellung des Ausgangspegels und der Punkt 7.4.3 Frequenzgang des Mitlaufgenerators geprüft werden.

7.3.1 Selbsttest

Auf der Baugruppe können 15 Selbsttestspannungen gemessen werden. Diese Spannungen werden im automatischen Selbsttest bei bestimmten Geräteeinstellungen gemessen und geprüft ob sie in einem vorgegebenen Toleranzfenster liegen.

Hinweis: *Voraussetzung für den automatisch ablaufenden Selbsttest dieser Baugruppe ist die einwandfreie Funktion der Baugruppen FRAC SYN, DETECTOR und des Digitalteils. Der automatische Test des Gesamtgerätes wird zur Vermeidung unzutreffender Fehlermeldungen grundsätzlich nach Erkennen der ersten Toleranzüberschreitung abgebrochen.*

Die gültige Grundeinstellung für den Milaufgenerator sowie die Grundeinstellung für die jeweilige Testfunktion wird automatisch eingestellt. Am Analysatordisplay erscheinen die gemessene Selbsttestspannung und die zulässigen Toleranzgrenzen.

Grundeinstellung:	Center:	120 MHz
	Span:	Zero
	RF Attenuation:	0 dB
	Cal.-Generator:	0 dBm

7.3.2 Fehler des Mitlaufgenerators

Zur einwandfreien Funktion des Mitlaufgenerators müssen folgende Voraussetzungen erfüllt sein:
An der Baugruppe muss ein Referenzsignal mit 720 MHz, 8dBm an X115 anliegen.
An der Baugruppe muss ein LO-Signal auf der richtigen Frequenz an X117anliegen.

7.3.2.1 Frequenzgangfehler

Der Frequenzgang der Baugruppe Mitlaufgenerator ist nicht korrigiert. Tritt ein Frequenzgangfehler auf, ist dieser nach 7.4.3 zu prüfen. Liegt ein Defekt im Mitlaufgenerator vor, ist die Baugruppe zu tauschen. Ein Frequenzgang kann auch durch die Eichleitung zum Mitlaufgenerator entstehen (bei vorhandener Option FSE-B12). Diese ist nach der Beschreibung Eichleitung Modell 7 GHz zu prüfen.

7.3.2.2 Nebenlinien, Oberwellen

Überprüfung der Nebenlinien oder Oberwellen bei der Frequenz, bei der ein Fehler auftritt (siehe Kapitel 7.4.4). Sind die Werte ausser Toleranz, liegt ein Fehler im Mitlaufgenerator vor. Die Baugruppe ist dann zu tauschen.

7.3.2.3 Falscher Ausgangspegel des Mitlaufgenerators

Folgende Einstellungen vornehmen:

- Span 0 Hz einstellen. Centerfrequenz einstellen, bei der ein Fehler auftritt.
- Mitlaufgenerator einschalten.
- Ausgangspegel auf Maximalwert (0 dBm) einstellen.

- Mit Spektrumanalysator das Ausgangssignal (an X118) messen :
- Sollwert: Centerfrequenz, 0 ± 2 dBm.

Falls das Signal an dieser Stelle die Toleranz einhält, liegt der Fehler in den nachfolgenden Stufen: Verkabelung, Eichleitung zum Mitlaufgenerator.
Ist das Signal nur wenig ausserhalb der Toleranz (< 1dB), kann nach Kapitel 7.4.2 der Ausgangspegel eingestellt werden. Ist der Fehler damit nicht behebbar, folgende Messungen durchführen:

- Mit Spektrumanalysator die Referenzfrequenz (Kabel an X116) messen :
- Sollwert: 720 MHz, 8 ± 2 dBm

- Mit Spektrumanalysator den 1. Lokaloszillator (Kabel an X117) messen :
- Sollwert 3.5 GHz-Version : Centerfrequenz + 4341,4 MHz, > -20 dBm
- Sollwert 7 GHz-Version : Centerfrequenz + 7941,4 MHz, > 0 dBm

Bei vorhanden Eingangssignalen muss ein Defekt der Baugruppe Mitlaufgenerator angenommen werden. Die Baugruppe ist dann zu tauschen.

7.3.2.4 Kein Ausgangssignal des Mitlaufgenerators

Folgende Einstellungen vornehmen:

- Span 0 Hz einstellen. Centerfrequenz einstellen, bei der ein Fehler auftritt.
- Mitlaufgenerator einschalten.
- Ausgangspegel auf Maximalwert (0 dBm) einstellen.

- Mit Spektrumanalysator das Ausgangssignal (an X118) messen :
- Sollwert: Centerfrequenz, 0 ± 2 dBm.

Falls das Signal an dieser Stelle die Toleranz einhält, liegt der Fehler in den nachfolgenden Stufen: Verkabelung, Eichleitung zum Mitlaufgenerator.
Ist ein Signal auf der falschen Frequenz vorhanden, folgende Messungen durchführen:

- Mit Spektrumanalysator die Referenzfrequenz (Kabel an X116) messen :
- Sollwert: 720 MHz, 8 ± 2 dBm

- Mit Spektrumanalysator den 1. Lokaloszillator (Kabel an X117) messen :
- Sollwert 3.5 GHz-Version : Centerfrequenz + 4341,4 MHz, > -20 dBm
- Sollwert 7 GHz-Version : Centerfrequenz + 7941,4 MHz, > 0 dBm

Bei vorhanden Eingangssignalen muss ein Defekt der Baugruppe Mitlaufgenerator angenommen werden. Die Baugruppe ist dann zu tauschen.

7.4 Prüfen der Eigenschaften

7.4.1 Referenzdurchschleifung

Meßaufbau: - Spektrumanalysator mit X115 verbinden.

Messung: Einstellung: SPAN Zero

- Ausgangspegel messen: 720 MHz, 8 ± 2 dBm
- keine anderen (nichharmonischen) Signale erkennbar (< -80 dBm).

7.4.2 Einstellung des Ausgangspegels

Meßaufbau: Leistungsmesser mit Ausgang des Mitlaufgenerators (GEN OUTPUT) auf der Frontplatte verbinden.

Abgleich:
- Mitlaufgenerator einschalten.
- Ausgangspegel auf Maximalwert (0 dBm) einstellen.
- Centerfrequenz auf 120 MHz, Span 0 Hz einstellen.

- Ausgangspegel des Mitlaufgenerators messen. Sollwert 0 ± 1dBm.

Bei Abweichungen des Ausgangspegels kann dieser wie folgt geändert werden:

- Password eingeben.
- Servicefunktion 2.15.20.0 eingeben. Wert vom Display ablesen.
- Ausgangspegel des Mitlaufgenerators messen, Abweichung in % ermitteln.

Bei zu kleinem Pegel den abgelesenen Wert prozentual erhöhen, bei zu hohem Pegel entsprechend verkleinern.

- Servicefunktion 2.15.20.2.[neuer Wert] eingeben.
- Ausgangspegel des Mitlaufgenerators messen, Abweichung ermitteln.

Diese 2 Schritte solange wiederholen, bis der Ausgangspegel korrekt ist.

Hinweis: Bei Geräten mit der Option FSE-B12 (Eichleitung zum Mitlaufgenerator) muss diese Eichleitung zum Abgleich des Minimalpegels auf der 0 dB-Position festgehalten werden. Nach dem Abgleich des Maximalpegels den Stecker an der Eichleitung abziehen und den Abgleich des Minimalpegels durchführen.

- Ausgangspegel auf Minimalwert einstellen (-20dBm / -90dBm bei FSE-B12)

- Ausgangspegel des Mitlaufgenerators messen. Sollwert -20 / -90 ± 2 dBm.

Bei Abweichungen des Ausgangspegels kann dieser wie folgt geändert werden:

- Password eingeben.
- Servicefunktion 2.15.20.1 eingeben. Wert vom Display ablesen.
- Ausgangspegel des Mitlaufgenerators messen, Abweichung ermitteln.

Bei zu kleinem Pegel den Wert inkrementieren, bei zu hohem Pegel decrementieren.

- Servicefunktion 2.15.20.3.[neuer Wert] eingeben.
- Ausgangspegel des Mitlaufgenerators messen, Abweichung ermitteln.

Diese 2 Schritte solange wiederholen, bis der Ausgangspegel korrekt ist.

- Servicefunktion 2.15.20.4 eingeben.
- Servicefunktion 2.15.5 eingeben. Diese Funktion schreibt die Werte in das EEPROM.

7.4.3 Frequenzgang prüfen

Bei dem folgenden Test wird geprüft, ob der Frequenzgang innerhalb der zulässigen Toleranz liegt.

Meßaufbau:

Leistungsmesser an Ausgang des Mitlaufgenerators an der Frontplatte anschließen

Messung:

Einstellung: SPAN Zero

- Centerfrequenz auf die Meßfrequenz einstellen.
- Mitlaufgeneratorpegel auf 0 dBm einstellen.
- Ausgangspegel für Frequenzen 10...3500 MHz (7000 MHz) bestimmen:

Frequenzbereich	Var. 02, 03	Var. 04, 05
10...3500 MHz	± 2dB	
10...3500 MHz		± 2dB
3500...7000 MHz	-	± 3dB

7.4.4 Nebenlinien, Oberwellen

Meßaufbau:

Spektrumanalysator an Ausgang des Mitlaufgenerators an der Frontplatte anschließen

Messung:

Einstellung: SPAN Zero
CENTER jeweilige Meßfrequenz

- Centerfrequenz einstellen.
- Mitlaufgeneratorpegel auf 0 dBm einstellen
- Signal mit Spektrumanalysator an Mitlaufgeneratorausgang (Frontplatte) messen (= Bezugswert).
- Pegel der nichtharmonischen Störsignale messen: Abstand zum Bezugswert: > 30 dB
- Pegel der harmonischen Störsignale (Oberwellen) messen: Abstand zum Bezugswert: > 25 dB
- Messung für verschieden Centerfrequenzen wiederholen.

7.4.5 Endprüfung FSE-B9

7.4.5.1 Vorbemerkung

Vor der Überprüfung der I/Q-Modulationseigenschaften muß die vorgeschriebene Warmlaufzeit eingehalten sein.

7.4.5.2 Für die Endprüfung zusätzlich benötigte Meßgeräte

- URE
- AFGU

7.4.5.3 Überprüfung der Pegel-Fix-Funktion

- I/Q-Modulation OFF
- Tracking -Generator : 120MHz; Span 0; Pegel -3dBm;

  Angezeigter Pegelwert:Wert 1

- I/Q-Modulation einschalten
- An I_IN und Q_IN Gleichspannung von 0,5V ±1mV anlegen.
  (Im angeschlossenen Zustand nachmessen)

  Angezeigter Pegel = Wert 1 ± 0,2dB = Wert 2

7.4.5.4 Offset überprüfen

a) I-Offset
Q=0V±1mV
Pegel bei I=+0,5V ±1mV und I=-0,5V ±1mV messen
Pegelunterschied *< ± 0,2dB*
Kann mit der Service-Funktion 2.15.6.89.0 (I-Offset) korrigiert werden.

b) Q-Offset
I=0V ±1mV
Pegel bei Q=+0,5V±1mV und Q=-0,5V±1mV messen
Pegelunterschied < ±0,2dB
Kann mit der Service-Funktion 2.15.6.89.1 (Q-Offset) korrigiert werden.

c) IQ-Offset
Pegel bei I=Q=+0,5V±1mV und I=Q=-0,5V±1mV messen
Pegelunterschied < ± 0,2dB

Pegel bei I=+0,5V±1mV;Q=-0,5V±1mV und I=-0,5V±1mV;Q=+0,5V±1mV messen
Pegelunterschied < ± 0,2dB

d) Träger-Offset
Diese Messung ist mit dem Spektrumanalysator durchzuführen,weil die Dynamik mit dem Powermeter nicht ausreicht (Nebenwellen!).
I=0V±1mV; Q=0V±1mV
Pegel < -50dBm

7.4.5.5 Amplituden überprüfen

a) I-Amplitude
Q=0V±1mV; I=+0,5V±1mV

Pegel : (Wert 2)-3dBm ±0,2dB
Kann mit Service-Funktion 2.15.6.89.2 (I-Ampl.) korrigiert werden

b) Q-Amplitude
I=0V±1mV; Q=+0,5V±1mV

Pegel : (Wert 2)-3dBm ±0,2dB
Kann mit Service-Funktion 2.15.6.89.3 (Q-Ampl.) korrigiert werden.

7.4.5.6 I-Q-Phase überprüfen

a) Pegel bei I=+0,5V±1mV;Q=+0,5V±1mV und
I=+0,5mV±1mV;Q=-0,5V ±1mV messen.
Pegelunterschied < ±0,2dB

b) Pegel bei I=-0,5V±1mV; Q=+0,5V±1mV und
I=--0,5V±1mV;Q=-0,5V±1mV messen.
Pegelunterschied < ±0,2dB

c) Pegel bei I=-0,5V±1mV;Q=-0,5V±1mV und
I=+0,5V±1mV;Q=-0,5V±1mV messen.
Pegelunterschied < ±0,2dB

d) Pegel bei I=+0,5V±1mV;Q=-0,5V±1mV und
I=+0,5V±1mV;Q=+0,5V±1mV messen.
Pegelunterschied < ±0,2dB

7.4.5.7 Modulationsfrequenzgang

I=+0,5V±1mV
An Q-Eingang Wechselspannung mit 0,5V Amplitude und einer Frequenz von 1kHz....10MHz anlegen (AFGU).
Über Leistungsmessung Modulationsgrad bestimmen.
$m=(2^* (P_{mod}/P_{unmod} -1))^{1/2}$
Sollmodulationsgrad: (17 ±3)% bezogen auf Wert bei 1kHz

7.4.5.8 Störhub

I=0V; Q=0V
Mit Spektrumanalysator Phasenrauschen in 10kHZ Abstand messen.
Sollwert: -100dBc (30-er Modelle!

7.5 Externe Schnittstellen

Signal Name Beschreibung	R	A	Wertebereich	PT	Anschlußpunkt	Bemerkung
FTP_CLK	E	D	TTL		A10	Clock vom FTP
FTP_DAT	E	D	TTL		C10	Daten vom FTP
FTP_STRA	E	D	TTL		A11	Adress-Strobe
FTP_DATR	A	D	TTL		C11	Daten zum FTP
FTP_CLKR	A	D	TTL		A12	Clock zum FTP
FTP_STRD	E	D	TTL		C12	Daten-Strobe
TRAC_P	E	A	0...10V		A14	Steuerspannung TG-Pegel
ADCMUX	A	A	-5V...+5V		A25	ST-Meßkanal
F_SDA	E	D	TTL, 100 kHz		C26	I^2C-Bus
F_SCL	E	D	TTL, 100 kHz		C27	I^2C-Bus
+28V	E	V	+28V 0,5V		A28, C28	Versorgungsspannung
-15V	E	V	-15V 0,1V		A29, C29	Versorgungsspannung
+15V	E	V	+15V 0,1V		A30, C30	Versorgungsspannung
+5V_A	E	V	+5,5V 0,05V		A31, C31	Versorgungsspannung
GNDA	B	A	0V		A32, C32	Masse analog
REF720MHz	A	A	720MHz, 8dBm		X115	720MHz-Referenzsignal Ausg.
REF720MHz	E	A	720MHz, 8dBm		X116	720MHz-Referenzsignal Eing.
1.LO-IN	E	A	Variante 02, 03 : 4341,4...7841,4MHz -20dBm Variante 04, 05 : 7941,4..14941,4 MHz 0 dBm		X117	1. LO vom YIG-Sampler
TG-OUT	A	A	9kHz...3,5 / 7 GHz -20..0dBm		X118	Ausgangssignal

ROHDE&SCHWARZ

SERVICE DOCUMENTS
Tracking Generator

1066.1018.02

also valid for:

1066.1018.03
1066.1018.04
1066.1018.05

Contents

7 Test and Repair Instructions

7.1 Functional Description **7.1**
7.1.1 Function in Equipment 7.1
7.1.1.1 Explanation of Block Diagram 7.2

7.2 Test Equipment and Tools **7.3**

7.3 Troubleshooting **7.4**
7.3.1 Selftest 7.4
7.3.2 Failures in the Tracking Generator 7.4
7.3.2.1 Frequency Response Error 7.4
7.3.2.2 Spurious, Harmonics 7.4
7.3.2.3 Wrong Output Level 7.5
7.3.2.4 No Output Signal from Tracking Generator 7.5

7.4 Testing Characteristics **7.6**
7.4.1 Reference Feedtrough 7.6
7.4.2 Adjusting of Output Level 7.6
7.4.3 Testing Frequency Response 7.7
7.4.4 Spurious, Harmonics 7.7
7.4.5 Final Test of FSE-B9 ..... 7.8
7.4.5.1 Preliminary Remark 7.8
7.4.5.2 Measuring Equipment Additionally Required for Final Testing 7.8
7.4.5.3 Checking the Level Fix Function 7.8
7.4.5.4 Checking the Offset 7.8
7.4.5.5 Checking the Amplitudes 7.9
7.4.5.6 Checking the I-Q Phase 7.9
7.4.5.7 Modulation Frequency Response 7.9
7.4.5.8 Residual FM 7.9

7.5 External Interfaces **7.10**

7 Test and Repair Instructions

7.1 Functional Description

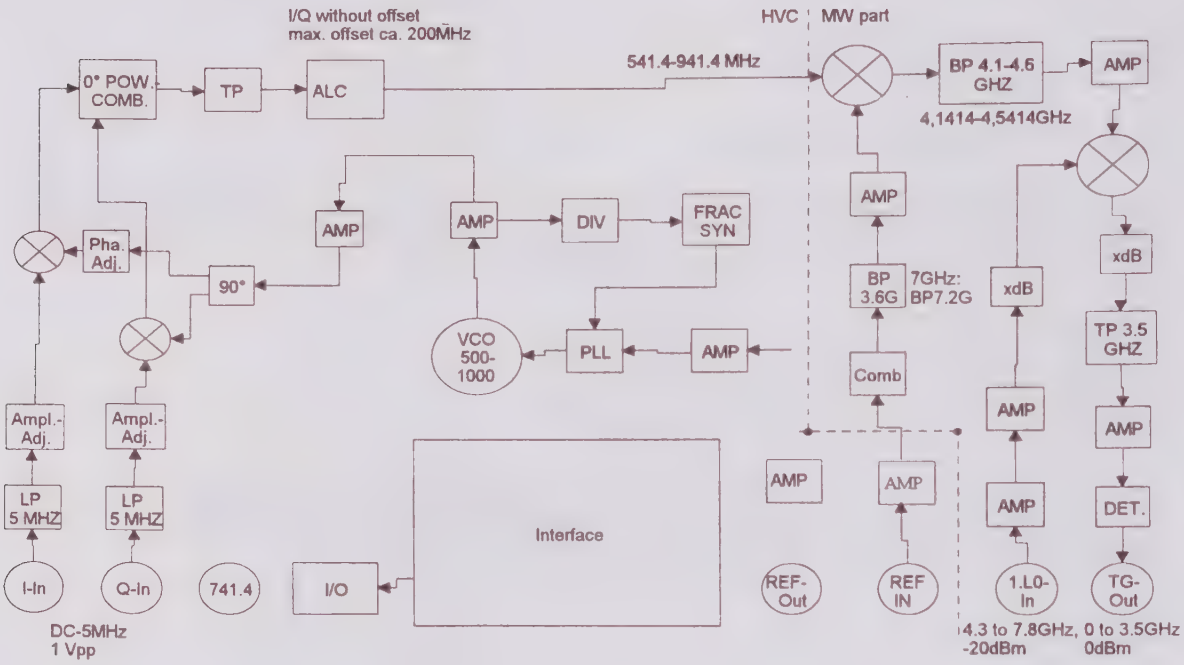
7.1.1 Function in Equipment

The tracking generator produces an output signal at the receive frequency of the analyzer ± 200 MHz frequency offset. The output level of the unit is levelled and can be set between -20 dBm and 0 dBm. This output signal can to be I/Q-, AM- and FM-modulated.

The tracking generator comes in four different models:
model 02 : 3.5 GHz stop frequency without I/Q modulator
model 03 : 3.5 GHz stop frequency with I/Q modulator
model 04 : 7 GHz stop frequency without I/Q modulator
model 05 : 7 GHz stop frequency with I/Q modulator.

For models 04 and 05, there is no RF converter (components and shielding). In its place, a microwave module is mounted to set up the RF connections to the PCB by means of coaxial cables.
Models 03 and 05 are equipped with the I/Q modulator (various components).

7.1.1.1 Explanation of Block Diagram



The module consists of four blocks: a synthesizer for generating the 2nd IF of the receiver, an I/Q modulator for the vector modulation of the tracking signal (model 03 and 05), an RF converter for converting the modulated IF to the desired output frequency and a control section for the complete board.

An oscillator accommodated on the synthesizer generates the IF frequency ± the frequency offset. This oscillator is phase-synchronized to the 20-MHz reference frequency and is tunable in 1-Hz steps.

The output signal of the oscillator is amplified to the necessary level for the I/Q modulator, the level is controlled by an automatic gain control circuit.

In the I/Q modulator the signal can be modulated in phase and amplitude through the modulator inputs, and there are reference sources with ± 1V and 50 Ω impedance for calibrating the modulator. The reference sources can be switched into the signal path.

The vector modulator can be optionally (models 03 and 05).

The vector modulated signal will be mixed in the RF converter with 3600 MHz (7200 MHz in the 7-GHz version) to the first IF (4341.4 ± 200 MHz / 7941.4 ± 200 MHz)

The local signal for this is generated by multiplying the 720-MHz reference signal, whose 5th harmonic is filtered and amplified. The resulting IF signal passes through filters and amplifiers to the second mixer for converting to the desired output frequency from the 1st local oscillator (4341.4 to 7841.4 MHz / 7941.4 to14941.4 MHz). The RF converter is a separate microwave section in the 7-GHz models (04 and 05) plugged to the PCB.

The output level is controlled with an automatic gain control circuit, the level is set with a D/A converter.

By changing the output signal of this D/A converter AM modulation is produced with an external AF source and the power sweep by means of which the output power of the tracking generator is swept in zero span (compression point measurement).

7.2 Test Equipment and Tools

Item	Type of equipment	Required specifications	Suitable R&S unit	Order No.	Use
1	Digital multimeter	1 mV to 100 V 0.1 mA to 2 A	UDS5	349.1510.02	
2	Signal Generator	720 MHz, 8 dBm	SMG		
3	Spectrum analyzer	100 kHz to 7 GHz	FSEB 20	1066.6000.20	
4	Power meter	100 kHz to 3.5 / 7 GHz	URV5 NRVD	349.8012.02	

7.3 Troubleshooting

The following details will help you to localize a fault in the tracking generator. Replace the unit if it is faulty.

Unit replacement

- The automatic selftest should run without any error after replacement of the unit. Additionally the output level (see 7.4.2) and the frequency response (see 7.4.3) must be checked.

7.3.1 Selftest

Fifteen test voltages can be measured on the unit. These voltages are measured in the automatic selftest at specific settings and checked for adherence to the specified tolerances.

Note: *Proper functioning of the Frac Syn and detector modules as well as of the digital sectiont is a requirement for the automatic selftest of this unit. The automatic test of the overall unit is terminated after detection of the first out-of-tolerance condition to avoid any non-sensical and superfluous error messages.*

The basic setting for the tracking generator and that for the particular test function is generated automatically. The measured selftest voltage and the permissible tolerances appear on the analyzer display.

Basic setting:

Center frequency	120 MHz
Span	zero
RF attenuation	0 dB
Cal. generator	0 dBm

7.3.2 Failures in the Tracking Generator

For a correct function of the tracking generator the following signals must be available:

- a reference signal with 720 MHz, 8dBm must be at X115 of the module.
- a LO-signal at the correct frequency must be at X117 of the module.

7.3.2.1 Frequency Response Error

The frequency response of the tracking generator is not corrected. Check a frequency response error as described in 7.4.3. In the event of a fault, the entire module is to be replaced.
A frequency response error could also occur due to the attenuator for the tracking generator (modules with fitted option FSE-B12). Check the attenuator using the service documentation of the attenuator model 7 GHz.

7.3.2.2 Spurious, Harmonics

The spurious response is to be checked at the frequency at which the error occurs (refer to 7.4.4)
If the results are not within tolerance, there is a fault in the tracking generator. The module must be replaced.

7.3.2.3 Wrong Output Level

Settings:

- Set span to zero.
- Set center frequency at which the fault occurs.
- Switch the tracking generator on.
- Set the output level to maximum (0 dBm).

- Measure at X118 with a spectrum analyzer:
- Signal at center frequency, 0 ± 2 dBm.

If the signal is within tolerance, the failure is in the following stages: cabling, attenuator for tracking generator.
If the signal is only slightly out of tolerance (< 1 dB), the output level should be adjusted (see 7.4.2).
If there is still a level error, make the following measurements:

- Check the reference frequency on cable to X116 with a spectrum analyzer :
- Nominal: 720 MHz, 8 ± 2 dBm

- Check the 1st local oscillator on cable to X117 with a spectrum analyzer:
- 3.5 GHz model : center frequency + 4341.4 MHz, > -20 dBm
- 7 GHz model : center frequency + 7941.4 MHz, > 0 dBm

If all input signals are available, the module can be assumed to be defective and it must be replaced.

7.3.2.4 No Output Signal from Tracking Generator

Settings:

- Set span to zero.
- Set center frequency at which the fault occurs.
- Switch the tracking generator on.
- Set the output level to maximum (0 dBm).

- Measure at X118 with a spectrum analyzer:
- Signal at center frequency, 0 ± 2 dBm.

If the signal is within tolerance, the failure is in the following stages: cabling, attenuator for tracking generator.
If the signal is at the wrong frequency, make following measurements:

- Check the reference frequency on cable to X116 with a spectrum analyzer :
- Nominal : 720 MHz, 8 ± 2 dBm

- Check the 1st local oscillator on cable at X117 with a spectrum analyzer:
- 3.5 GHz model: center frequency + 4341.4 MHz, > -20 dBm
- 7 GHz model : center frequency + 7941.4 MHz, > 0 dBm

If all input signals are available, the module can be assumed to be defective and it must be replaced.

7.4 Testing Characteristics

7.4.1 Reference Feedtrough

Test setup: - Connect spectrum analyzer to X115.

Test: Settings:
- Span zero
- Measure output signal: 720 MHz, 8 ± 2 dBm
- No other nonharmonic signal should be seen (< -80 dBm).

7.4.2 Adjusting of Output Level

Test setup: Connect power meter to the tracking generator output socket on the front panel.

Adjustment:
- Switch the tracking generator on.
- Set the output level to maximum (0 dBm).
- Set the center frequency to 120 MHz, span zero .
- Measure the tracking generator output level. Nominal 0 ± 1dBm.

If there is an error, the level can be adjusted with a service function as follow :
- Enter password.
- Enter service function 2.15.20.0. Read the value from the display.
- Measure the tracking generator output level, calculate the difference in %.

At too low levels increase the displayed value in %, at too high levels decrease value correspondingly.

- Enter service function 2.15.20.2.[new value].
- Measure the tracking generator output level, calculate the difference.

Repeat the above two steps until output level is correct.

Hints: *In units fitted with option FSE-B12 (attenuator for tracking generator) the attenuator must be fixed at the 0 dB for adjusting the minimum output level. For this disconnect the plug on the attenuator after adjusting the maximum level and make the minimum level adjustment.*

- Set the output level to minimum (-20 dBm / -90 dBm with FSE-B12).
- Measure the tracking generator output level. Nominal -20 / -90 ± 2dBm.

If there is an error, the level can be adjusted with a service function as follows :
- Enter password.
- Enter service function 2.15.20.1. Read the value from the display.
- Measure the tracking generator output level, calculate the difference.

At too low levels increase the displayed value in %, at too high levels decrease value correspondingly.

- Enter service function 2.15.20.3.[new value].
- Measure the tracking generator output level, calculate the difference.

Repeat the above two steps until output level is correct.

- Enter service function 2.15.20.4
- Enter service function 2.15.5. This function writes the new values to the EEPROM.

7.4.3 Testing Frequency Response

The following test only checks whether the frequency response is within permissible tolerances.

Test setup:

Connect power meter to the tracking generator output socket on the front panel.

Test:

Setting:

- Set zero span
- Set center frequency to test frequency
- Set the tracking generator output level to maximum (0 dBm).
- Determine the output level for frequencies 10 to 3500 MHz (7000 MHz):

Frequency range	Model 02, 03	Model 04, 05
10 to 3500 MHz	± 2dB	
10 to 3500 MHz		± 2dB
3500 to 7000 MHz	-	± 3dB

7.4.4 Spurious, Harmonics

Test setup:

Connect spectrum analyzer to the tracking generator output socket on the front panel.

Test:

Setting:

- Set zero span
- Set center frequency to particular test frequency
- Set the tracking generator output level 0 dBm.
- Measure the signal at the tracking generator output (front panel) with the spectrum analyzer.
- Measure the nonharmonics: level to the reference value: > 30 dB
- Measure the harmonics: level to the reference value: > 25 dB
- Repeat the measurement for different center frequencies.

7.4.5 Final Test of FSE-B9

7.4.5.1 Preliminary Remark

Before checking the IQ modulation characteristics, make sure to allow for the specified warm-up time.

7.4.5.2 Measuring Equipment Additionally Required for Final Testing

- URE
- AFGU

7.4.5.3 Checking the Level Fix Function

- I/Q modulation OFF
- Tracking generator : 120MHz; span 0; level -3dBm;

  Displayed level value: value 1

- Switch on I/Q modulation
- Apply a DC voltage of 0.5 V ±1mV to I_IN and Q_IN.
  (Measure again in the connected state)

  Displayed level = value 1 ± 0.2dB = value 2

7.4.5.4 Checking the Offset

a) I offset
Q=0V±1mV
Measure level with I=+0.5V ±1mV and I=-0.5V ±1mV
Level difference *< ± 0.2dB*
Can be corrected using service function 2.15.6.89.0 (I offset).

b) Q offset
I=0V ±1mV
Measure level with Q=+0.5V±1mV and Q=-0.5V±1mV
Level difference < ±0.2dB
Can be corrected using service function 2.15.6.89.1 (Q offset).

c) IQ offset
Measure level with I=Q=+0.5V±1mV and I=Q=-0,5V±1mV
Level difference < ± 0.2dB

Measure level with I=+0.5V±1mV;Q=-0.5V±1mV and I=-0.5V±1mV;Q=+0.5V±1mV
Level difference < ± 0.2dB

d) Carrier offset
This measurement is to be performed using the spectrum analyzer, because the dynamic range of the power meter is not sufficient (spurious signals).
I=0V±1mV; Q=0V±1mV
Level < -50dBm

7.4.5.5 Checking the Amplitudes

a) I amplitude
Q=0V±1mV; I=+0.5V±1mV

Level : (value 2)-3dBm ±0.2dB
Can be corrected using service function 2.15.6.89.2 (I-ampl.)

b) Q amplitude
I=0V±1mV; Q=+0.5V±1mV

Level : (Value 2)-3dBm ±0.2dB
Can be corrected using service function 2.15.6.89.3 (Q-ampl.).

7.4.5.6 Checking the I-Q Phase

a) Measure level with I=+0.5V±1mV;Q=+0.5V±1mV and
I=+0.5mV±1mV;Q=-0.5V ±1mV.
Level difference < ±0.2dB

b) Measure level with I=-0.5V±1mV; Q=+0.5V±1mV and
I=--0.5V±1mV;Q=-0.5V±1mV.
Level difference < ±0.2dB

c) Measure level with I=-0.5V±1mV;Q=-0.5V±1mV and
I=+0.5V±1mV;Q=-0.5V±1mV.
Level difference < ±0,2dB

d) Measure level with I=+0,5V±1mV;Q=-0,5V±1mV and
I=+0.5V±1mV;Q=+0.5V±1mV.
Level difference < ±0.2dB

7.4.5.7 Modulation Frequency Response

I=+0.5V±1mV
Apply an AC voltage with an amplitude of 0.5 V and a frequency of 1kHz to 10MHz to the Q input (AFGU).
Determine the modulation depth via power measurement.
$m=(2^* (P_{mod}/P_{unmod} -1))^{1/2}$
Nominal modulation depth: (17 ±3)% referred to value at 1kHz

7.4.5.8 Residual FM

I=0V; Q=0V
Use spectrum analyzer to measure phase noise at 10-kHz offset.
Nominal value: -100dBc (model 30)

7.5 External Interfaces

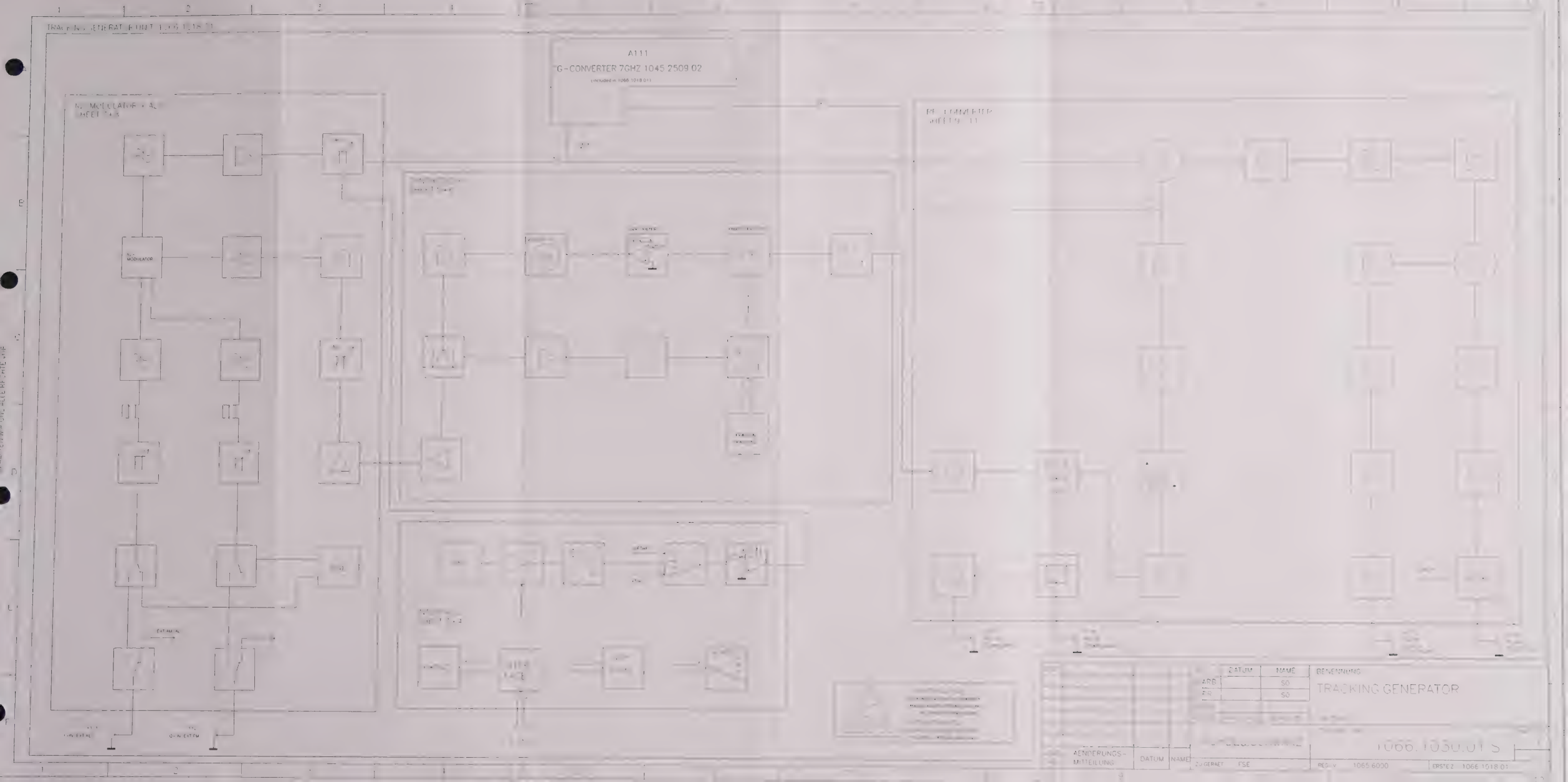
Signal Name Description	I/O	T	Value	PT	Connection	Remarks
FTP_CLK	I	D	TTL		A10	Clock from FTP
FTP_DAT	I	D	TTL		C10	Data from FTP
FTP_STRA	I	D	TTL		A11	Adress strobe
FTP_DATR	O	D	TTL		C11	Data to FTP
FTP_CLKR	O	D	TTL		A12	Clock to FTP
FTP_STRD	I	D	TTL		C12	Data strobe
TRAC_P	I	A	0...10V		A14	Control voltage TG level
ADCMUX	O	A	-5V to +5V		A25	Selftest channel
F_SDA	I	D	TTL, 100 kHz		C26	I^2C bus
F_SCL	I	D	TTL, 100 kHz		C27	I^2C bus
+28V	I	P	+ 28V ± 0.5V		A28, C28	Supply voltage
-15V	I	P	– 15V ± 0.1V		A29, C29	Supply voltage
+15V	I	P	+ 15V ± 0.1V		A30, C30	Supply voltage
+5V_A	I	P	+5.5V ± 0.05V		A31, C31	Supply voltage
GNDA	B	A	0V		A32, C32	Ground analog
REF720MHz	O	A	720MHz, 8dBm		X115	720-MHz referency output
REF720MHz	I	A	720MHz, 8dBm		X116	720-MHz referency input
1.LO-IN	I	A	model 02, 03: 4341.4 to 7841.4 MHz -20dBm model 04, 05: 7941.4 to 14941.4 MHz 0 dBm		X117	1. LO from YIG sampler
TG-OUT	O	A	9kHz...3.5 / 7 GHz -20 to 0dBm		X118	TG output

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit


A111
G-CONVERTER 7GHZ 1045 2509 02
DATUM
NAME
ARB
SO
SO
BENENNUNG
TRACKING GENERATOR
1066.1030.01 S
AENDERUNGS-
MITTEILUNG
DATUM
NAME
ZU GERAET FSE
REG. V 1065 6000
ERSTE Z 1066 1018 01

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
I/Q - Demodulator

1066.1260.02

1066.2520.02/03

1066.3250.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-1

7.1 Funktionsbeschreibung 7-1

7.1.1 Funktion im Gerät 7-1

7.1.1.1 Beschreibung des Blockschaltbilds 7-1

7.2 Meßgeräte und Hilfsmittel 7-2

7.2.1 Selbsttest 7-2

7.2.2 Kalibrierung 7-2

7.3 Fehlersuche 7-3

7.3.1 Fehler des I/Q-Demodulators 7-3

7.3.1.1 Fehlermeldungen im Selbsttest 7-3

7.3.1.2 Fehler in der Kalibrierung 7-4

7.4 Prüfen der Eigenschaften 7-5

7.4.1 Referenzdurchschleifung 7-5

7.4.2 Demodulation prüfen 7-5

7.5 Externe Schnittstellen 7-6

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

7.1.1 Funktion im Gerät

Die Option Vektoranalyse, Baugruppe I/Q-Demodulator analysiert das ZF-Signal innerhalb der eingestellten Auflösebandbreite.
Als Auswertemöglichkeiten stehen folgende Einstellungen zur Verfügung:

Zeitverlauf
Modulation

Bei diesen Messungen steht der Analysator immer auf einer festen Frequenz (ZERO-SPAN) in der Betriebsart **VECTOR-ANALYZER**.

7.1.1.1 Beschreibung des Blockschaltbilds

Die Baugruppe I/Q-Demodulator läßt sich in 2 Hauptblöcke unterteilen:
A) Analogteil:

1) ZF-Verstärker/Umsetzung von 21.4 MHz auf 6.4 MHz bzw. auf 1.4 MHz
2) Taktaufbereitung für A/D-Wandler und digitale Mischer- und Filterbausteine

B) Digitalteil:

1) Digitale Abmischung des ZF-Signals in I- und Q-Signale in Basisbandlage und anschließende Dezimierung (=Datenreduzierung) und Filterung.
2) Weiterverarbeitung der dig. Daten durch zwei DSPs und Weiterleitung der vorverarbeiteten I- und Q- Daten über die serielle DSP-Schnittstelle zu weiteren DSPs (und dann zum Pegeltransputer) auf dem Detektorboard.

Analogteil
Um einen hohen intermodulationsfreien Bereich zu erreichen, wird für die Baugruppe I/Q-Demodulator der IF-Pegel auf der IF-Filter-Baugruppe gegenüber dem Analysatorbetrieb abgesenkt. Dieses 21.4 MHz-Signal wird auf 6.4 MHz bzw. auf 1.4 MHz umgesetzt. Auf der ZF 1.4 MHz werden die schmalbandigen Modulationsarten bearbeitet und auf der ZF 6.4 MHz werden die breitbandigen Modulationsarten bearbeitet.
Der A/D-Wandler wird mit einem einstellbaren Taktsignal betrieben und der Modulationsfrequenz angepasst. Der VCO wird hierfür in einem Bereich von ca. 25 % verstimmt. Größere Frequenzänderungen werden durch unterschiedliche Dezimierungsfaktoren realisiert.

Digitalteil
Die von 21.4 MHz auf 6.4 bzw. 1.4 MHz heruntergemischte Zwischenfrequenz wird mit 10 Bit Genauigkeit überabgetastet (Abtastrate des AD-Konverters von 20 bis 26 MHz einstellbar).
Dieses 10 Bit -Wort wird an einen integrierten dig. Mischerbaustein (NCOM) weitergegeben.
Dieses Eingangs-Datenwort des NCOM wird in dem Baustein in zwei getrennten Multiplizierern mit der Zwischenfrequenz reell multipliziert (einmal mit $\sin(\omega_{ZF}t)$ und einmal mit $\cos(\omega_{ZF}t)$).
Nach Umskalierung repräsentieren diese beiden NCOM-Ausgangs-Datenworte das I-Signal und das Q-Signal im Basisband.

Da aber hier noch die Datenrate die gleiche ist, mit der die ZF abgetastet wurde, aber die Nutzinformation von der ZF- in die Basisband-Lage verschoben wurde, ist hier in der Anzahl der Abtastwerte Redundanz vorhanden. Für diese Datenreduzierung ("Dezimierung") werden für I und Q je ein integrierter digitaler Filter- und Dezimierungsbaustein (DDF) verwendet.

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter	1mV...100V 0,1mA...2A	UDS5	349.1510.02	
2	Spektrumanalysator	100 kHz...7 GHz	FSEB20	1066.6000.20	

7.2.1 Selbsttest

Auf der Baugruppe können 6 Selbsttestspannungen gemessen werden. Diese Spannungen werden im automatischen Selbsttest bei bestimmten Geräteeinstellungen gemessen und geprüft ob sie in einem vorgegebenen Toleranzfenster liegen.

Hinweis: *Voraussetzung für den automatisch ablaufenden Selbsttest dieser Baugruppe ist die einwandfreie Funktion aller analogen Baugruppen und des Digitalteils. Der automatische Test des Gesamtgerätes wird zur Vermeidung unzutreffender Fehlermeldungen grundsätzlich nach Erkennen der ersten Toleranzüberschreitung abgebrochen.*

Die gültige Grundeinstellung für den I/Q-Demodulator sowie die Grundeinstellung für die jeweilige Testfunktion wird automatisch eingestellt. Am Analysatordisplay erscheinen die gemessene Selbsttestspannung und die zulässigen Toleranzgrenzen.

7.2.2 Kalibrierung

Im Rahmen der Kalibrierung werden mit Hilfe der Funktion MAGNITUDE CAPTURE BUFFER die Pegelanzeigen im I/Q-Demodulationsbetrieb gemessen und mit Hilfe der variablen Verstärkung auf der Baugruppe IF-Filter auf den Sollwert eingestellt. Zur einwandfreien Funktion der Kalibrierung ist daher eine einwandfreie Funktion aller analogen Baugruppen im Signalpfad notwendig.

7.3 Fehlersuche

Mit Hilfe der folgenden Beschreibung kann ein Fehler auf der Baugruppe I/Q-Demodulator eindeutig lokalisiert werden. Im Fehlerfall ist die Baugruppe auszutauschen.

Baugruppentausch

- Der automatische Selbsttest muß nach dem Baugruppentausch fehlerfrei durchlaufen. Ausserdem muss eine Totalkalibrierung aufgerufen werden, die ebenfalls fehlerfrei abgeschlossen werden muss.

7.3.1 Fehler des I/Q-Demodulators

Zur einwandfreien Funktion des I/Q-Demodulators müssen folgende Voraussetzungen erfüllt sein:
An der Baugruppe muss ein Referenzsignal mit 120 MHz, 8dBm an X173 anliegen.
An der Baugruppe muss ein ZF-Signal mit 21,4 MHz an X172 anliegen.

7.3.1.1 Fehlermeldungen im Selbsttest

Um im Gerät feststellen zu können, ob die IQ/Demodulator-Baugruppe defekt ist, kann der Selbsttest aufgerufen werden (auch im nicht kalibrierten Zustand).

Der Selbsttest kann mit folgenden Fehlermeldungen abgebrochen werden:

1. **IQ-Board analog HW befor ADC**
2. **IQ-Board ADC**
3. **IQ-Board level**
4. **IQ-Board demodulation**
4. **IQ-Board irpt msg cntrl**

Sollte einer dieser Fehlermeldungen erscheinen, werden folgende Einstellungen geprüft:

PRESET
MODE *VECTOR ANALYZER*
DIGITAL STANDARDS GSM-Demodulator einschalten
SETUP *SERVICE INPUT CAL* einschalten
MODE *MEAS RESULT, MEAS SIGNAL* einschalten
CENTER-Frequenz auf 120,0667 MHz einstellen.
UNLD muss erscheinen
REF *REF*-LEVEL auf -38 dBm einstellen
Es darf keine Fehlermeldung erscheinen
REF-LEVEL auf -52 dBm einstelien
IFOVLD muss erscheinen
REF- LEVEL auf -38 dBm einstellen
MODE *MEAS RESULT, MAGNITUDE CAP BUFFER* einschalten
CAL *CAL CORR OFF* einstellen
MARKER einschalten
Pegel muß im Bereich -35 dBm bis -46 dBm liegen

7.3.1.2 Fehler in der Kalibrierung

Die Ergebnisse einer Kalibrierung können in der Liste *CAL RESULTS (rechtes Seitenmenu CAL)* eingesehen werden. Die Liste enthält folgende Einträge bezüglich des I/Q-Demodulators:
IQ Level, Corr Val;
LC Filter x.xx dB PASSED
XTAL Filter x.xx dB PASSED
rel diff NORMAL x.xx dB PASSED
rel diff LOW NOISE x.xx dB PASSED

Sind in diesen Zeilen der Liste *CAL RESULTS* einer oder mehrere Werte mit FAILED markiert, sollte der Eingangspegel der Baugruppe I/Q-Demodulator überprüft werden:

Meßaufbau:

Stecker von X172 entfernen und mit Spektrumanalysator verbinden.

Messung:

Einstellung:

PRESET
SETUP *SERVICE INPUT CAL* einschalten
REF *REF LEVEL -10 dBm einstellen*
MODE *VECTOR ANALYZER*
MEAS RESULT MAGNITUDE CAP BUFFER einschalten
CENTER-Frequenz auf 120 MHz einstellen.

Eingangspegel messen: 21,4 MHz, - 44 ± 4 dBm
INPUT *ATTEN AUTO LOW NOISE* einschalten
Eingangspegel messen: 21,4 MHz, - 34 ± 4 dBm
INPUT *ATTEN AUTO LOW DISTORTION* einschalten
Eingangspegel messen: 21,4 MHz, - 54 ± 4 dBm

Sind alle Pegelwerte in der Toleranz, kann von einem Fehler auf der Baugruppe I/Q-Demodulator ausgegangen werden. Die Baugruppe ist dann zu tauschen.

7.4 Prüfen der Eigenschaften

7.4.1 Referenzdurchschleifung

Meßaufbau:

- Spektrumanalysator mit X174 verbinden.

Messung:

Einstellung: SPAN Zero

- Ausgangspegel messen: 120 MHz, 8 ± 2 dBm

7.4.2 Demodulation prüfen

Bei dem folgenden Test wird geprüft, ob der Fehler des I/Q-Demodulators innerhalb der zulässigen Toleranz liegt.

Messung:

Einstellung:

PRESET
SETUP *SERVICE INPUT CAL* einschalten
MODE *VECTOR ANALYZER*
CENTER-Frequenz auf 120,0667 MHz einstellen.
REF *REV*-LEVEL auf -30 dBm einstellen
MODE *DIGITAL STANDARDS* GSM-Demodulator einschalten
MODE *MEAS RESULT SYMB TABLE / ERRORS* einschalten

Anzeige Phasenfehler auf < 1° rms überprüfen

7.5 Externe Schnittstellen

Signal Name Beschreibung	R	A	Wertebereich	P T	Anschluss- punkt	Bemerkung
TP_CLK	E	D	TTL		X170 A7	Clock vom FTP
TP_CLKR	A	D	TTL		X170 A9	Clock zum FTP
TP_DAT	E	D	TTL		X170 C7	Daten vom FTP
TP_DATR	E	D	TTL		X170 C8	Daten zum FTP
TP_STR_ADR	E	D	TTL		X170 A8	Adress-Strobe
TP_STR_DAT	E	D	TTL		X170 C9	Daten-Strobe
TP_SCL	B	D	TTL 100 kHz		X170 C25	I^2C-BUS
TP_SDA	B	D	TTL 100 kHz		X170 C24	I^2C-BUS
SC1	E	D	TTL		X170 B15	DSP-Schnittstelle (SCI)
SC2	E	D	TTL		X170 B19	DSP-Schnittstelle (SCI)
SCK	E	D	TTL		X170 B16	DSP-Schnittstelle (SSI)
SRD	E	D	TTL		X170 B18	DSP-Schnittstelle (SSI)
STD	A	D	TTL		X170 B25	DSP-Schnittstelle (SSI)
SCLK	E	D	TTL		X170 B26	DSP-Schnittstelle (SSI)
RXD	E	D	TTL		X170 B28	DSP-Schnittstelle (SSI)
TXD	A	D	TTL		X170 B27	DSP-Schnittstelle (SSI)
DSP_HREQ	A	D	TTL		X170 B13	DSP-Schnittstelle (HOST)
READY	E	D	TTL		X170 A1	
+28VA	E	V	28 V ± 1V	P	X170 C28	+28VA-Versorgung
-15VA	E	V	-15 V ±0,1 V	P	X170 A29,B29,C29	-15VA-Versorgung
+15VA	E	V	+15 V ± 0,1 V	P	X170 A30,B30,C30	+15VA-Versorgung
+5VA	E	V	5,5 V ± 0,05 V	P	X170 A31,B31,C31	+5 VA-Versorgung
+5VD	E	V	5,0 V ± 0,25 V	P	X170 A6,B6,C6	+5VD-Versorgung
GNDA	B	V	0 V ± 10 mV	P	X170 A2,B2,C2	Analogmasse
GNDA	B	V	0 V ± 10 mV	P	X170 A3,B3,C3	Analogmasse

GNDA	B	V	0 V ± 10 mV	P	X170 A32,B32,C32	Analogmasse
GNDD	B	V	0 V ± 20 mV	P	X170 A4,B4,C4	Digitalmasse
GNDD	B	V	0 V ± 20 mV	P	X170 A5,B5,C5	Digitalmasse
ADC_MUX	A	A	-5VA ... +5VA		X170 A25	Selbsttest-Messkanal
I/Q_AF	A	A	-1V ... +1V		X170 C19	NF-Signal)
SWP_END_I/Q	A	D	TTL		X170 C15	Datenaufnahme-Ende
IF_OVR	A	D	TTL		X170 A20	Overrange-Detektor (ADC-OR)
IF_OVR-10	A	D	TTL		X170 A21	Overrange-Detektor (6dB unter MSB)
INTRES	E	D	TTL		X170 A24	Overrange-Reset
SYNC0	B	D	TTL		X170 B20	vom Det-board (=Trigger-Signal;)
SYNC1	B	D	TTL		X170 B11	Leitg. vom Det-board
SYNC2	B	D	TTL		X170 B21	Leitg. vom Det-board
SYNC3	B	D	TTL		X170 B12	Leitg. vom Det-board

IF_OUT	A	A	21,4 MHz, B=RBW, Pmax=-3 dBm	P	X171	gepufferter ZF-Ausg.
IF_IN	E	A	21,4 MHz,Pmax=-3 dBm	P	X172	ZF-Eingang (von IF-Filter-Baugr.)
120MHZ_IN	E	A	120 Mhz (P ≈ +8 dBm)		X173	120 MHz-Referenz (von Fracsyn.)
120MHZ_OUT	A	A	120 Mhz (P ≈ +8 dBm)		X174	120 MHz-Referenz ; zur 2nd-IF-Conv..)
AF_OUT	A	A	-1 V .. +1 V (fg = 20 KHz)		X177	NF-Signal (=I/Q_AF);
ADC_CLK_OUT	A	D	20 - 26 MHz, TTL (hochohmig;		X178	ADC-Takt Ausgang

ROHDE&SCHWARZ

SERVICE DOCUMENTS
I/Q-Demodulator

1066.1260.02

1066.1260.02/03

1066.2520.02

Contents

7 Testing of Unit 7-1

7.1 Functional Description 7-1

7.1.1 Function in Equipment 7-1

7.1.1.1 Explanation of Block Diagram 7-1

7.2 Test Equipment and Tools 7-2

7.2.1 Selftest 7-2

7.2.2 Calibration 7-2

7.3 Troubleshooting 7-3

7.3.3 Failures in the I/Q Demodulator 7-3

7.3.3.1 Error messages in the selftest 7-3

7.3.3.2 Error in the Calibration 7-4

7.4 Testing Characteristics 7-5

7.4.1 Reference feedtrough 7-5

7.4.2 Demodulation test 7-5

7.5 External Interfaces 7-6

7 Testing of Unit

7.1 Functional Description

7.1.1 Function in Equipment

The option vector analyzer with the I/Q demodulator board analyzes the IF signal within the set resolution bandwidth.
For evaluation, the following settings are available:

Timing
Modulation

For these measurements, the analyzer is always set to a fixed frequency (ZERO-SPAN) in the operating mode **VECTOR-ANALYZER**.

7.1.1.1 Explanation of Block Diagram

The I/Q demodulator board can be divided into two main blocks:
A) Analog unit:

1) IF amplifier/conversion from 21.4 MHz to 6.4 MHz or 1.4 MHz
2) Clock conditioning for A/D converter and digital mixer and filter devices

B) Digital unit:

1) Digital down-conversion of the IF signal into I and Q signals in baseband position and subsequent data reduction and filtering.
2) Further processing of the digital data in two DSPs and routing of the preprocessed I and Q data via the serial DSP interface to further DSPs (and then to the level transputer) on the detector board.

Analog unit
In order to achieve a high intermodulation-free range, the IF level is reduced for the IQ demodulator on the IF-filter board in comparison with analyzer operation. The 21.4-MHz signal is converted to 6.4 MHz or 1.4 MHz. The narrowband modulation types are processed at the 1.4-MHz IF, the broadband modulation types at the 6.4-MHz IF.
The A/D converter is operated with an adjustable clock signal and matched to the modulation frequency. To this end, the VCO is detuned in a range of approx. 25 %. Larger frequency variations are implemented by various data-reduction factors.

Digital unit
The intermediate frequency down-converted from 21.4 MHz to 6.4 and 1.4 MHz is sampled with an accuracy of 10 bits (sampling rate of AD converter can be adjusted from 20 to 26 MHz).
This 10-bit word is passed on to an integrated digital mixer (NCOM).
This input data word of the NCOM is multiplied by the intermediate frequency (ohmic multiplication) in the NCOM in two separate multipliers (once with $\sin(\omega_{IF}t)$ and once with $\cos(\omega_{IF}t)$).
After rescaling, these two NCOM output data words represent the I-signal and the Q-signal in the baseband.

As the data rate is the same as that used for sampling the IF whereas the useful information has been shifted from IF to baseband position, there is a redundancy in the number of sampling values. For this data reduction, an integrated digital filter and a data-reduction device (DDF) are used for I and Q each.

7.2 Test Equipment and Tools

No.	Name	Required specifications	Suitable R&S unit	Ordering code	Use
1	Digital multimeter	1 mV to 100 V 0.1 mA to 2 A	UDS5	349.1510.02	
2	Spectrum analyzer	100 kHz to 7 GHz	FSEB 20	1066.6000.20	

7.2.1 Selftest

6 selftest voltages can be measured on the unit. These voltages are measured in the automatic selftest for certain equipment settings and checked for adherence to specified tolerances.

Note: *The automatic selftest of this unit requires proper functioning of all analog units as well as of the digital part. Automatic testing of the complete set is always terminated after detection of the first out-of-tolerance state to avoid any inapplicable and superfluous error messages.*

The basic setting for the I/Q demodulator and that for the particular test function are generated automatically. The measured selftest voltage and the permissible tolerances appear on the analyzer display.

7.2.2 Calibration

Within the scope of calibration, the level displays are measured in I/Q-demodulation mode using the function MAGNITUDE CAPTURE BUFFER and set to the nominal value by means of the variable gain on the IF-filter board. Proper functioning of the calibration therefore requires proper functioning of all analog boards in the signal path.

7.3 Troubleshooting

The following details will help you to pinpoint a fault in the Tracking Generator. Replace the unit if it is faulty.

Unit replacement

- The automatic selftest must run without error after unit replacement. In addition, the full calibration must be completed successfully without FAILED-messages.

7.3.3 Failures in the I/Q Demodulator

To ensure correct functioning of the I/Q demodulator, the following signals must be okay:

- a reference signal with 120 MHz, 8dBm must be applied to the unit via socket X173.
- an IF-signal of 21.4 MHz must be applied to the unit via socket X172.

7.3.3.1 Error messages in the selftest

To be able to determine in the instrument whether the IQ-demodulator board is faulty, the selftest can be called up (even in the uncalibrated state).

The selftest can be aborted with the following error messages:

1. **IQ-Board analog HW befor ADC**
2. **IQ-Board ADC**
3. **IQ-Board level**
4. **IQ-Board demodulation**
4. **IQ-Board irpt msg cntrl**

Should one of these error messages appear, check the following settings:

PRESET
MODE *VECTOR ANALYZER*
Switch on *DIGITAL STANDARDS GSM-Demodulator*
Switch on ***SETUP*** *SERVICE INPUT CAL*
Switch on ***MODE*** *MEAS RESULT MEAS SIGNAL*
Set ***CENTER***-Frequency to 120,0667 MHz.
UNLD must appear
Set ***REF*** REF-LEVEL to -38 dBm
No error message may appear
Set ***REF*** REF-LEVEL to -52 dBm
IFOVLD must appear
Set ***REF*** REF-LEVEL I to -38 dBm
Switch on ***MODE*** *MEAS RESULT MAGNITUDE CAP BUFFER*
Set ***CAL*** *CAL CORR OFF*
Switch on *MKR⇒*
The level must lie in the range -35 dBm to -46 dBm

7.3.3.2 Error in the Calibration

The calibration results can be obtained from the list *CAL RESULTS (righthand side menu CAL)*. The list contains the following entries with respect to the I/Q demodulator:
IQ Level, Corr Val;
LC Filter x.xx dB PASSED
XTAL Filter x.xx dB PASSED
rel diff NORMAL x.xx dB PASSED
rel diff LOW NOISE x.xx dB PASSED

If one or more values are marked with FAILED in these lines of the list *CAL RESULTS*, the input level of the I/Q-demodulator board should be checked:

Test setup:

Remove plug from X172 and connect to spectrum analyzer.

Measurement:

Setting:

PRESET
Switch on ***SETUP*** *SERVICE INPUT CAL*
Set ***REF*** *REF LEVEL* -10 dBm
MODE *VECTOR ANALYZER*
Switch on *RESULT MAGNITUDE CAP BUFFER*
Set ***CENTER*** frequency to 120 MHz.

Measure input level: 21.4 MHz, - 44 ± 4 dBm
Switch on ***INPUT*** *ATTEN AUTO LOW NOISE*
Measure input level: 21.4 MHz, - 34 ± 4 dBm
Switch on ***INPUT*** *ATTEN AUTO LOW DISTORTION*
Measure input level: 21.4 MHz, - 54 ± 4 dBm

If all level values are within the tolerance, the error can be assumed to lie in the I/Q-demodulator board. Replace the board.

7.4 Testing Characteristics

7.4.1 Reference feedtrough

Test setup: - Connect spectrum analyzer to X174.

Test:
Settings: - Span zero
- Measure output signal: 120 MHz, 8 ± 2 dBm

7.4.2 Demodulation test

The following test checks whether the error of the I/Q demodulator lies within the permissible tolerance.
Measurement:

Setting:

PRESET
Switch on ***SETUP*** *SERVICE INPUT CAL*
MODE *VECTOR ANALYZER*
Set ***CENTER*** frequency to 120.0667 MHz.
Set ***REF*** REF-LEVEL to -30 dBm
Switch on ***MODE*** *DIGITAL STANDARDS* GSM demodulator
Switch on ***MODE*** *MEAS RESULT SYMB TABLE / ERRORS*

Check that the display of the phase error is < 1° rms.

7.5 External Interfaces

Signal Name Description	R	A	Value	P T	Connection Point	Remark
TP_CLK	E	D	TTL		X170 A7	Clock from FTP
TP_CLKR	A	D	TTL		X170 A9	Clock to FTP
TP_DAT	E	D	TTL		X170 C7	Data from FTP
TP_DATR	E	D	TTL		X170 C8	Data to FTP
TP_STR_ADR	E	D	TTL		X170 A8	Adress strobe
TP_STR_DAT	E	D	TTL		X170 C9	Data strobe
TP_SCL	B	D	TTL 100 kHz		X170 C25	I^2C-BUS
TP_SDA	B	D	TTL 100 kHz		X170 C24	I^2C-BUS
SC1	E	D	TTL		X170 B15	DSP interface (SCI)
SC2	E	D	TTL		X170 B19	DSP interface (SCI)
SCK	E	D	TTL		X170 B16	DSP interface (SSI)
SRD	E	D	TTL		X170 B18	DSP interface (SSI)
STD	A	D	TTL		X170 B25	DSP interface (SSI)
SCLK	E	D	TTL		X170 B26	DSP interface (SSI)
RXD	E	D	TTL		X170 B28	DSP interface (SSI)
TXD	A	D	TTL		X170 B27	DSP interface e (SSI)
DSP_HREQ	A	D	TTL		X170 B13	DSP interface (HOST)
READY	E	D	TTL		X170 A1	
+28VA	E	V	28 V ± 1V	P	X170 C28	+28VA supply
-15VA	E	V	-15 V ±0.1 V	P	X170 A29,B29,C29	-15VA supply
+15VA	E	V	+15 V ± 0.1 V	P	X170 A30,B30,C30	+15VA supply
+5VA	E	V	5.5 V ± 0.05 V	P	X170 A31,B31,C31	+5 VA supply
+5VD	E	V	5.0 V ± 0.25 V	P	X170 A6,B6,C6	+5VD supply
GNDA	B	V	0 V ± 10 mV	P	X170 A2,B2,C2	Analog ground
GNDA	B	V	0 V ± 10 mV	P	X170 A3,B3,C3	Analog ground

GNDA	B	V	0 V ± 10 mV	P	X170 A32,B32,C32	Analog ground
GNDD	B	V	0 V ± 20 mV	P	X170 A4,B4,C4	Digital ground
GNDD	B	V	0 V ± 20 mV	P	X170 A5,B5,C5	Digital ground
ADC_MUX	A	A	-5VA ... +5VA		X170 A25	Selftest channel
I/Q_AF	A	A	-1V ... +1V		X170 C19	AF signal
SWP_END_I/Q	A	D	TTL		X170 C15	Data reading end
IF_OVR	A	D	TTL		X170 A20	Overrange detector (ADC-OR)
IF_OVR-10	A	D	TTL		X170 A21	Overrange detector (6dB under MSB)
INTRES	E	D	TTL		X170 A24	Overrange reset
SYNC0	B	D	TTL		X170 B20	Det-board (=trigger signal;)
SYNC1	B	D	TTL		X170 B11	Det-board
SYNC2	B	D	TTL		X170 B21	Det-board
SYNC3	B	D	TTL		X170 B12	Det-board

IF_OUT	A	A	21.4 MHz, B=RBW, Pmax=-3 dBm	P	X171	buffered IF outp.
IF_IN	E	A	21.4 MHz,Pmax=-3 dBm	P	X172	IF input (from IF filter)
120MHZ_IN	E	A	120 MHz (P ≈ +8 dBm)		X173	120-MHz reference (Fracsyn)
120MHZ_OUT	A	A	120 MHz (P ≈ +8 dBm)		X174	120-MHz reference; to 2nd IF-Conv. board)
AF_OUT	A	A	-1 V .. +1 V (fc = 20 kHz)		X177	AF signal (=I/Q_AF);
ADC_CLK_OUT	A	D	20 - 26 MHz, TTL (high-impedance;		X178	ADC-Clock Outp.

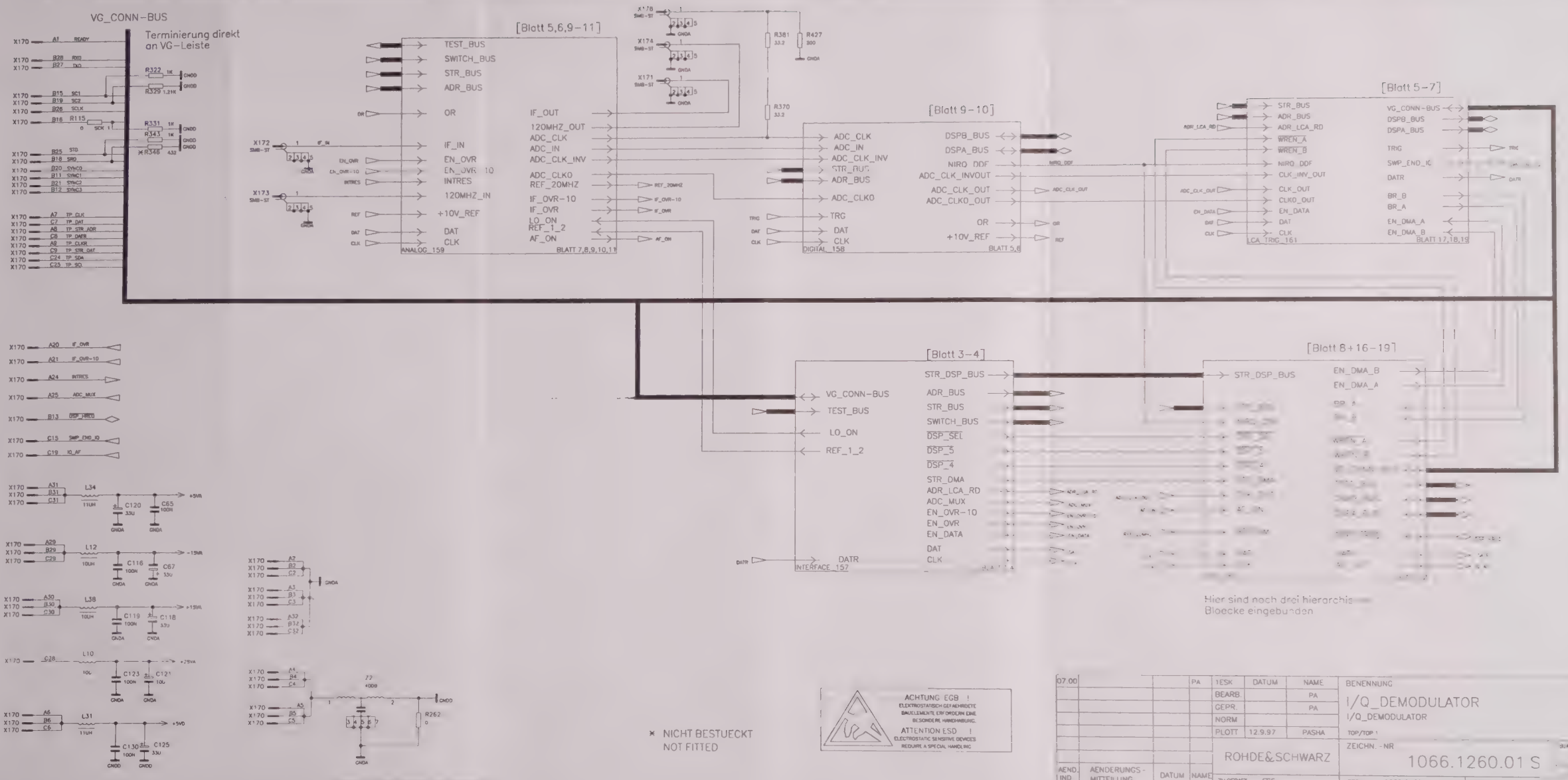
ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit

095.1000 Bl. 12


VG_CONN-BUS
Terminierung direkt an VG-Leiste
[Blatt 5,6,9-11]
TEST_BUS
SWITCH_BUS
STR_BUS
ADR_BUS
OR
IF_IN
EN_OVR
EN_OVR_10
INTRES
120MHZ_IN
+10V_REF
DAT
CLK
ANALOG_159
BLATT 7,8,9,10,11
IF_OUT
120MHZ_OUT
ADC_CLK
ADC_IN
ADC_CLK_INV
ADC_CLKO
REF_20MHZ
IF_OVR-10
IF_OVR
LO_ON
REF_1_2
AF_ON
[Blatt 9-10]
DSPB_BUS
DSPA_BUS
NIRO_DDF
ADC_CLK_INVOUT
ADC_CLK_OUT
ADC_CLKO_OUT
TRG
DIGITAL_158
BLATT 5,6
[Blatt 5-7]
VG_CONN-BUS
DSP8_BUS
DSPA_BUS
TRIG
SWP_END_IQ
DATR
BR_B
BR_A
EN_DMA_A
EN_DMA_B
LCA_TRIG_161
BLATT 17,18,19
[Blatt 3-4]
STR_DSP_BUS
DSP_SEL
DSP_5
DSP_4
STR_DMA
ADR_LCA_RD
ADC_MUX
EN_OVR-10
EN_OVR
EN_DATA
INTERFACE_157
[Blatt 8+16-19]
Hier sind noch drei hierarchis
Bloecke eingebunden
FUER DIESE UNTERLAGE
BEHALTEN WIR UNS ALLE RECHTE VOR
* NICHT BESTUECKT
NOT FITTED
ACHTUNG: EGB !
ELEKTROSTATISCH GEFAEHRDETE
BAUELEMENTE ERFORDERN EINE
BESONDERE HANDHABUNG.
ATTENTION:ESD !
ELECTROSTATIC SENSITIVE DEVICES
REQUIRE A SPECIAL HANDLING
ROHDE&SCHWARZ
BENENNUNG
I/Q_DEMODULATOR
I/Q_DEMODULATOR
ZEICHN.-NR
1066.1260.01 S
REG.LV. 1065 6000
ERSTE Z
AEND. IND
AENDERUNGS-MITTEILUNG
DATUM
NAME
PA
TESK
BEARB.
GEPR.
NORM
PLOTT
12.9.97
PASHA
ZU GERAET FSE

ROHDE&SCHWARZ

SERVICEUNTERLAGEN
Option Externe Mischung

1084.7243.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7.5

7.1 Funktionsbeschreibung 7.5

7.1.1 Funktion im Gerät 7.5

7.1.1.1 Beschreibung des Blockschaltbilds 7.5

7.2 Meßgeräte und Hilfsmittel 7.6

7.3 Fehlersuche 7.7

7.3.1 Selbsttest 7.7

7.3.2 Fehler in der Bias-Zuführung 7.9

7.3.3 Fehler im LO-Verstärker 7.9

7.3.4 Fehler im ZF-Pfad 7.10

7.3.4.1 3-Tor-Mischer 7.10

7.3.4.2 2-Tor-Mischer 7.11

7.3.5 Fehler in der LO-Auskopplung für Tracking Generator 7.12

7.4 Prüfen der Eigenschaften 7.13

7.4.1 Prüfung der Bias-Zuführung 7.13

7.4.2 Prüfung des LO-Pegels 7.13

7.4.3 Prüfung der ZF-Pfade 7.14

7.4.3.1 Pfad für 3-Tor-Mischer 7.14

7.4.3.2 Pfad für 2-Tor-Mischer 7.15

7.4.4 Prüfung der LO-Auskopplung für Tracking Generator 7.16

7.5 Externe Schnittstellen 7.17

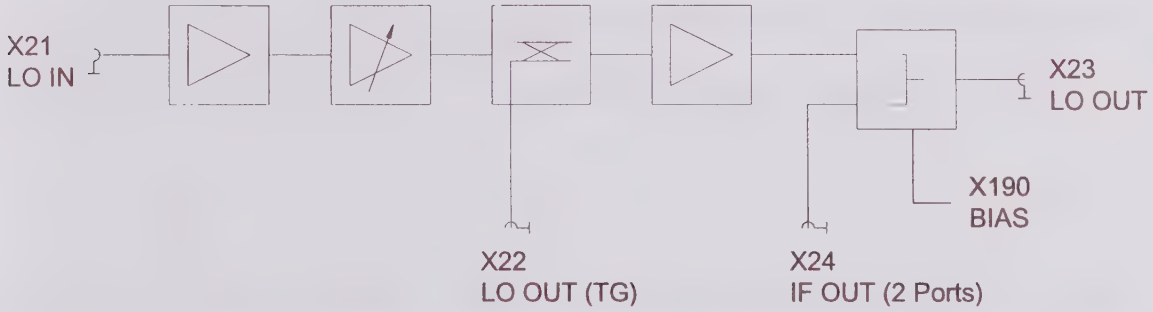
7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

7.1.1 Funktion im Gerät

Die Option Externe Mischung ermöglicht bei den Spektrum Analysatoren FSEM 20 / 30 sowie FSEK 20 / 30 die Verwendung von externen (Hohlleiter-)Mischern, mit denen der Frequenzbereich nach oben erweitert werden kann.
Kernstück dieser Option ist ein Verstärker, der das Ausgangssignal des (bereits verdoppelten) ersten LO verstärkt. Dieser LO-Verstärker ist in einem Fräsgehäuse enthalten, das auf der bereits im Gerät enthaltenen Baugruppe *Mikrowellen-Konverter* montiert wird. Das verstärkte LO-Signal wird mit Hilfe eines Semi-Rigid-Kabels zur Frontplatte geführt. An der Frontbuchse ´LO OUT / IF IN´ wird im gesamten Frequenzbereich (7,5 bis 15,2 GHz) ein Pegel von etwa +15,5 dBm (siehe Schnittstellenbeschreibung für exakte Pegelangaben) zur Verfügung gestellt.
Um sowohl 2-Tor- als auch 3-Tor-Mischer verwenden zu können, können die mit Hilfe des externen Mischers auf ZF-Ebene (741,4 MHz) umgesetzten Signal sowohl über eine zusätzliche Frontbuchse ´IF IN´ (bei 3-Tor-Mischern) oder über die Buchse ´LO OUT / IF IN´ (bei 2-Tor-Mischern) abgegriffen werden. Für letztere Möglichkeit ist im LO-Verstärker ein Diplexer enthalten, der LO-Signal und ZF-Signal voneinander trennt.

7.1.1.1 Beschreibung des Blockschaltbilds



Das Modul LO-Amplifier enthält eine LO-Auskopplung, einen steuerbaren Verstärker für den ersten LO, den Ausgangsverstärker sowie die ZF-Weiche für Zweitor-Mischer.
Die LO-Auskopplung ermöglicht, daß auch in Geräten, die die Option Externe Mischung enthalten, die Option Mitlaufgenerator betrieben werden kann. An der Buchse X22 des LO-Verstärkers wird hierzu das LO-Signal mit einem Pegel von etwa 0 dBm zur Verfügung gestellt.
Die Verstärkung der ersten Stufe des LO-Verstärkers kann über eine Spannung eingestellt werden. Diese Steuerspannung wird mit Hilfe eines D/A-Wandlers auf der Baugruppe MW Converter erzeugt und dem LO-Verstärker über Einpress-Stifte zugeführt. Diese erste Stufe befindet sich vor der LO-Auskopplung, eine Veränderung der Steuerspannuung zur Verstärkungseinstellung wirkt sich somit auch auf den Pegel des ausgekoppelten Signals aus!
Am Ausgang des LO-Verstärkers befindet sich ein Diplexer, der das LO-Signal und das vom Mischer kommende ZF-Signal voneinander trennt. Das ZF-Signal wird an der Buchse X24 abgegriffen und dem auf der Baugruppe MW Converter enthaltenen ZF-Umschalter und ZF-Verstärker über ein flexibles Koaxialkabel zugeführt.

7.2 Meßgeräte und Hilfsmittel

Pos.	Geräteart	Erforderliche Eigenschaften	Geeignetes R&S-Gerät	Bestell-Nr.	Anwendung
1	Digitalmultimeter				
2	Leistungsmeßgerät		NRVD NRVS	0857.8008.02 1020.1809.02	
3	Leistungsmeßkopf	DC...18 GHz, L_{max} > 20 dBm	NRV-Z51	0857.9004.02	
4	Leistungsmeßkopf	DC...1 GHz, Anzeigerauschen ≤ 100 pW	NRV-Z4	0828.3618.02	
5	Dämpfungsglied	DC...18 GHz, 10dB, SMA-Anschlüsse			
6	PC mit IEC-Buskarte und R&S-Basic				
7	Service-Programm 'EXTMIX.BAS'				
8	2 IEC-Bus-Kabel		PCK	0292.2013.10	
9	Signalgenerator	1 GHz, L_{max} > -30 dBm	SMG	0801.0001.52	

7.3 Fehlersuche

Mit Hilfe der folgenden Beschreibung kann ein Fehler auf der Baugruppe MW-Converter Unit eindeutig lokalisiert werden. Im Fehlerfall ist die Baugruppe MW Converter oder der sich darauf befindliche LO-Verstärker (Fräsgehäuse) auszutauschen.

Austausch der Baugruppe MW Converter

- Bei Tausch der Baugruppe ist die Einbauanweisung der Option Externe Mischung (Dokument 1084.7250) zu beachten.
- Der auf der alten Baugruppe MW Converter enthaltene LO-Verstärker (1079.9493.02) ist vor Einbau der neuen Baugruppe MW Converter in diese einzusetzen.
- Bei Tausch der Baugruppe ist eine vollständige Neuprogrammierung der Daten in der Baugruppe notwendig (siehe hierzu Kapitel "MW Converter" des Service-Handbuchs).
  Darüber hinaus sind die Korrekturdaten für die ZF-Pfade der externen Mischung sowie der DAC-Wert zur Verstärkungseinstellung des LO-Verstärkers mit Hilfe von Service-Funktionen zu programmieren (siehe hierzu Einbauanweisung der Option Externe Mischung (Dokument 1084.7250)).
- Der automatische Selbsttest muß nach dem Baugruppentausch fehlerfrei durchlaufen.

Austausch des LO-Verstärkers

- Bei Tausch des LO-Verstärkers ist die Einbauanweisung der Option Externe Mischung (Dokument 1084.7250) zu beachten. Die darin beschriebenen Nachdrahtungen sowie das Hochsetzen der Variante sind nicht mehr erforderlich.
- Bei Tausch des LO-Verstärkers ist nur eine teilweise Neuprogrammierung der Daten in der Baugruppe mit Hilfe von Service-Funktionen notwendig.
- Der automatische Selbsttest muß nach dem Tausch des LO-Verstärkers fehlerfrei durchlaufen.

7.3.1 Selbsttest

Auf der Baugruppe MW Converter werden 6 Selbsttestspannungen, die für die Option Externe Mischung relevant sind, gemessen. Diese Spannungen werden im automatischen Selbsttest bei bestimmten Geräteeinstellungen gemessen und geprüft, ob sie in einem vorgegebenen Toleranzfenster liegen.

Hinweis: *Voraussetzung für den automatisch ablaufenden Selbsttest dieser Baugruppe ist die einwandfreie Funktion der Baugruppen FRAC SYN, 2nd IF-Converter, RF Module und des Digitalteils. Der automatische Test des Gesamtgerätes wird zur Vermeidung unzutreffender Fehlermeldungen grundsätzlich nach Erkennen der ersten Toleranzüberschreitung abgebrochen.*

Die gültige Grundeinstellung für die MW-Converter Unit sowie die Grundeinstellung für die jeweilige Testfunktion wird automatisch eingestellt. Am Analysatordisplay erscheinen die gemessene Selbsttestspannung und die zulässigen Toleranzgrenzen.

Grundeinstellung: externe Mischung aktiviert

Fehlermeldungen im Selbsttest:

Der Selbsttest der Option Externe Mischung kann mit folgenden Fehlermeldungen abgebrochen werden:

1. "MW-Converter: Reference"
   Es liegt ein Defekt in der 10-V-Referenz (Bauteil G1) der Baugruppe MW Converter vor. Die Verstärkungseinstellung des LO-Verstärkers für externe Mischung sowie das Biasing funktionieren daher nicht.

2. "MW-Converter: MW Supply"
   Es liegt ein Defekt in der 7-V-Versorgung (auf Baugruppe MW Converter) für die Mikrowellen-Komponenten der Baugruppe MW Converter vor. Demzufolge ist die Funktion des LO-Verstärkers für externe Mischung nicht gegeben.

3. "MW-Converter: Ext-Mix LO-Amp1"
   Die erste Stufe des LO-Verstäkers für externe Mischung funktioniert nicht. Tritt diese Fehlermeldung auch nach dem Austausch des LO-Verstärkers (1079.9493.02) auf, so liegt ein Defekt in der Ansteuerung (auf Baugruppe MW Converter) vor.

4. "MW-Converter: Ext-Mix LO-Amp2"
   Die zweite Stufe des LO-Verstäkers für externe Mischung funktioniert nicht. Tritt diese Fehlermeldung auch nach dem Austausch des LO-Verstärkers (1079.9493.02) auf, so liegt ein Defekt in der Ansteuerung (auf Baugruppe MW Converter) vor.
   Ist der Arbeitspunkt des LO-Verstärkers nicht richtig eingestellt (siehe Einbauanweisung der Option Externe Mischung), so kann es ebenfalls zu dieser Fehlermeldung kommen.

5. "MW-Converter: Ext-Mix LO-Amp3"
   Die dritte Stufe des LO-Verstäkers für externe Mischung funktioniert nicht. Tritt diese Fehlermeldung auch nach dem Austausch des LO-Verstärkers (1079.9493.02) auf, so liegt ein Defekt in der Ansteuerung (auf Baugruppe MW Converter) vor.

6. "MW-Converter: Ext-Mix IF-Amp"
   Der ZF-Verstärker für externe Mischung (auf der Baugruppe MW Converter) ist defekt.

Wird im Laufe des Selbsttests keine Fehlermeldung ausgegeben, so sind die in folgenden Abschnitten beschriebenen Tests durchzuführen.

7.3.2 Fehler in der Bias-Zuführung

Einstellung und Meßablauf:

[**SYSTEM PRESET**]
[**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
auf BAND LOCK OFF schalten
[**INPUT** : EXTERNAL MIXER : BIAS : BIAS : {I_{DC}}]

- Einstellung des Bias-Stroms auf Maximum (+10 mA)
- Messung der Gleichspannung an der Frontbuchse ´LO OUT / IF IN´ mit Hilfe des Multimeters:
  0,5 V ± 0,03 V

- Nach Messung Bias wieder abschalten mit:
  [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]

Kann an der Frontbuchse 'LO OUT / IF IN' keine Bias-Spannung gemessen werden, so ist die Bias-Spannung bei obiger Einstellung an Pin X190 des LO-Verstärkers zu wiederholen.

Kann auch an Pin X190 keine Bias-Spannung gemessen werden, so liegt ein Defekt in der Bias-Spannungserzeugung auf der Baugruppe MW Converter vor.
Liegt an Pin X190 die Bias-Spannung von 0,5 V an, so liegt ein Defekt in der Bias-Spannungszuführung im LO-Verstärker vor.

7.3.3 Fehler im LO-Verstärker

Für eine einwandfreie Funktion der Option muß der Pegel des LO-Signals (gemessen an der Frontbuchse 'LO OUT / IF IN') genügend hoch sein.

Meßaufbau:

- Powermeßkopf über 10dB-Dämpfungsglied an Front-Buchse 'LO OUT / IF IN' anschließen.

Messung:

- [**SYSTEM PRESET**]

- [**INPUT** : EXTERNAL MIXER : BAND LOCK ON / OFF]
  auf BAND LOCK OFF schalten

- [**INPUT** : EXTERNAL MIXER :HARMONIC# : **4 ENTER**]
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**FREQUENCY SPAN** : ZERO SPAN]
- [**FREQUENCY CENTER** : {f_{Center}}]
  f_{Center} zwischen 30,7414 GHz und 60,0586 GHz variieren

- LO-Pegel messen: Sollpegel bei Raumtemperatur (T = 25°C):
  +13 dBm + 4,5 dB im gesamten Frequenzbereich

Achtung: Bei der Messung des LO-Pegels ist das dem Leistungsmeßkopf vorgeschaltete 10dB-Dämpfungsglied zu berücksichtigen!

Liegt an der Frontbuchse 'LO OUT / IF IN' des FSE kein Signal an, so ist zunächst das LO-Signal am Ausgang X21 des LO-Multipliers (Fräsgehäuse auf der Baugruppe MW Converter) nach dem oben angegebenen Verfahren zu messen: Sollpegel bei Raumtemperatur (T = 25°C): 0 dBm ± 3 dB im gesamten Frequenzbereich

Achtung: Das Festmantel-Kabel zwischen LO-Multiplier und LO-Verstärker darf dabei nicht beschädigt werden!

Kann an Buchse X21 kein Pegel gemessen werden, so liegt gegebenenfalls ein Defekt im LO-Multiplier vor (siehe Kapitel "MW Converter" des Service-Handbuchs).
Wird an Buchse X21 das LO-Signal mit dem richtigen Pegel gemessen, so ist der LO-Verstärker auszutauschen und die oben beschriebene Messung des LO-Signals an der Front-Buchse 'LO OUT / IF IN' des FSE bzw. an der Buchse X214 der Baugruppe MW Converter zu wiederholen.
Sollpegel bei Raumtemperatur (T = 25°C): +13 dBm + 4,5 dB im gesamten Frequenzbereich

Achtung: Nach dem Austausch des LO-Verstärkers ist der Arbeitpunkt des Verstärkers neu abzugleichen sowie die Verstärkung neu einzustellen. Siehe hierzu Einbauanweisung zur Option Externe Mischung.

Kann auch nach Austausch des LO-Verstärkers an der Frontbuchse 'LO OUT / IF IN' kein Signal gemessen werden, so liegt ein Defekt in der Ansteuerung des LO-Verstärkers vor; die Baugruppe MW Converter ist auszutauschen.

Hinweis: Sind in der LO-Ausgangsleistung aufgetragen über der Frequenz scharfe Einbrüche (z.B. 10 dB) zu erkennen, so deutet dies auf ein defektes Festmantel-Kabel hin!

7.3.4 Fehler im ZF-Pfad

7.3.4.1 3-Tor-Mischer

Meßaufbau:

- Signalgenerator mit Frontbuchse 'IF IN' des FSE verbinden.
- Einstellungen am Signalgenerator: f = 741,4 MHz
  L = -30 dBm

Messung:

Aufruf der Funktion Externe Mischung und Anwahl des 3-Tor-Mischers:
- [**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
  auf BANDLOCK OFF umschalten
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  auf PORTS 3 umschalten
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Pegel L_{gem} des am Display des FSE angezeigten Signals ermitteln (Marker-Level);
  Sollpegel: -30 dBm

Wird am FSE kein Signal angezeigt, so ist der Signalgenerator an die Buchse X213 der Baugruppe MW Converter anzuschließen und die Messung nach obigem Schema zu wiederholen.
Wird am FSE nach wie vor kein Signal angezeigt, so ist die ZF-Umschaltung oder der ZF-Verstärker für externe Mischung (beide Komponenten befinden sich auf der Baugruppe MW Converter) defekt. Die Baugruppe MW Converter ist zu tauschen.

7.3.4.2 2-Tor-Mischer

Meßaufbau:

- LO-Verstärker des FSE mit Servicefunktionen **abschalten**:
  [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.6.96** : **ENTER**]
  [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.7.128.0** : **ENTER**]

- Signalgenerator mit Frontbuchse 'LO OUT / IF IN' des FSE verbinden.
- Einstellungen am Signalgenerator: f = 741,4 MHz
  L = -30 dBm

Messung:

Aufruf der Funktion Externe Mischung und Anwahl des 2-Tor-Mischers:
- [**INPUT** : EXTERNAL MIXER]
- [**INPUT** : EXTERNAL MIXER : BANDLOCK]
  (auf BANDLOCK OFF umschalten)
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  (auf PORTS 2 umschalten)
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**]
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Pegel L_{gem} des am Display des FSE angezeigten Signals ermitteln (Marker-Level);
  Sollpegel: -30 dBm

Wird am FSE kein Signal angezeigt, so ist der Signalgenerator an die Buchse X1 der Baugruppe MW Converter anzuschließen und die Messung nach obigem Schema zu wiederholen.

Fall 1:
Wird am FSE nach wie vor kein Signal angezeigt, so ist die ZF-Umschaltung oder der ZF-Verstärker für externe Mischung (beide Komponenten befinden sich auf der Baugruppe MW Converter) defekt. Die Baugruppe MW Converter ist zu tauschen.

Fall 2:
Wird am FSE nun ein Signal angezeigt, so liegt ein Defekt im Diplexer (Bestandteil des LO-Verstärkers) vor. Der LO-Verstärker ist zu tauschen.

Um den LO-Verstärker wieder einzuschalten muß der FSE nach diesem Test neu gebootet werden (PRESET reicht **nicht** aus!)

7.3.5 Fehler in der LO-Auskopplung für Tracking Generator

Zur einwandfreien Funktion der Option Tracking Generator muß der Pegel des ausgekoppelten LO-Signals (gemessen an der Buchse X216 der Baugruppe MW Converter) genügend hoch sein.

Meßaufbau:

- Powermeßkopf an Buchse X216 der Baugruppe MW Converter anschließen.

Messung:

- [**SYSTEM PRESET**]

- [**INPUT** : EXTERNAL MIXER : BAND LOCK ON / OFF]
  auf BAND LOCK OFF schalten

- [**INPUT** : EXTERNAL MIXER :HARMONIC# : **4 ENTER**]
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**FREQUENCY SPAN** : ZERO SPAN]
- [**FREQUENCY CENTER** : {f_{Center}}]
  f_{Center} zwischen 30,7414 GHz und 60,0586 GHz variieren

- LO-Pegel messen: Sollpegel bei Raumtemperatur (T = 25°C):
  0 dBm ± 3 dB im gesamten Frequenzbereich

Liegt an der Buchse X216 kein Signal an, so ist zunächst das LO-Signal am Ausgang X21 des LO-Multipliers (Fräsgehäuse auf der Baugruppe MW Converter) nach dem oben angegebenem Verfahren zu messen: Sollpegel bei Raumtemperatur (T = 25°C):
0 dBm ± 3 dB im gesamten Frequenzbereich

Achtung: Das Festmantel-Kabel zwischen LO-Multiplier und LO-Verstärker darf dabei nicht beschädigt werden!

Kann an Buchse X21 kein Pegel gemessen werden, so liegt gegebenenfalls ein Defekt im LO-Multiplier vor (siehe Kapitel "MW Converter" des Service-Handbuchs).
Wird an Buchse X21 das LO-Signal mit dem richtigen Pegel gemessen, so ist der LO-Verstärker auszutauschen und die oben beschriebene Messung des LO-Signals an der Buchse X216 der Baugruppe MW Converter zu wiederholen.
Sollpegel bei Raumtemperatur (T = 25°C): +0 dBm ± 3 dB im gesamten Frequenzbereich

Achtung: Nach dem Austausch des LO-Verstärkers ist der Arbeitpunkt des Verstärkers neu abzugleichen sowie die Verstärkung neu einzustellen. Siehe hierzu Einbauanweisung zur Option Externe Mischung.

Kann auch nach Austausch des LO-Verstärkers an der Buchse X216 kein Signal gemessen werden, so liegt ein Defekt in der Ansteuerung des LO-Verstärkers vor; die Baugruppe MW Converter ist auszutauschen.

Hinweis: Sind in der LO-Ausgangsleistung aufgetragen über der Frequenz scharfe Einbrüche (z.B. 10 dB) zu erkennen, so deutet dies auf ein defektes Festmantel-Kabel hin!

7.4 Prüfen der Eigenschaften

7.4.1 Prüfung der Bias-Zuführung

Meßablauf:

Aufruf der Funktion Externe Mischung und Einstellung des Bias-Stroms durch Betätigen der Soft-/Hardkeys:

- [**SYSTEM PRESET**]
- [**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
  auf BAND LOCK OFF schalten
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS : {I_{DC}}]

- Einstellung des Bias-Stroms I_{DC} auf Minimum (-10 mA)
- Messung der Gleichspannung an der Frontbuchse ´LO OUT / IF IN´ mit Hilfe des Multimeters
  Sollwert: -0,5 V ± 0,03 V

- Einstellung des Bias-Stroms auf Maximum (+10 mA)
- Messung der Gleichspannung an der Frontbuchse ´LO OUT / IF IN´ mit Hilfe des Multimeters
  Sollwert: +0,5 V ± 0,03 V

- Nach Messung Bias wieder abschalten mit:

  [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]

7.4.2 Prüfung des LO-Pegels

Meßaufbau:

- Leistungsmeßkopf an Leistungsmeßgerät anschließen
- Funktion ´ZERO´ ausführen
- Leistungsmeßkopf **über 10dB-Dämpfungsglied** ohne zusätzliches Kabel an Frontbuchse ´LO OUT / IF IN´ des FSE anschließen

Hinweise:
- IEC-Bus-Adresse des Leistungsmeßgeräts muß 9 sein
- bei NRVD:
  - Leistungmeßkopf an Kanal A anschließen
  - IEC-Bus-"Sprache" (Language) auf NRV umstellen

- PC, FSE und Leistungsmeßgerät über IEC-Bus-Kabel miteinander verbinden.
- Starten von R&S-Basic. Starten des Service-Programms ´EXTMIX.BAS´.

Meßablauf:

- Frequenzgang aufnehmen (Programmpunkt 'check LO level' im Serviceprogramm 'EXTMIX.BAS').
- Prüfung ob Ausgangspegel über den gesamten Frequenzbereich (von 7,5 bis 15,2 GHz) innerhalb des zulässigen Pegelbereichs liegt (vgl. Schnittstellenbeschreibung)

7.4.3 Prüfung der ZF-Pfade

7.4.3.1 Pfad für 3-Tor-Mischer

Meßaufbau:

- Leistungsmeßkopf an Leistungsmeßgerät anschließen
- Funktion ´ZERO´ ausführen
- Leistungsmeßkopf über Kabel an RF-Ausgang des Signalgenerators anschließen
- Einstellungen am Signalgenerator: f = 741,4 MHz
  L = -30 dBm ± 0.1 dB => mit Powermeter prüfen

- Signalgenerator mit gleichem Kabel an Front-Buchse IF IN anschließen

Meßablauf:

Aufruf der Funktion Externe Mischung und Anwahl des 3-Tor-Mischers:
- [**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
  auf BANDLOCK OFF umschalten
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  auf PORTS 3 umschalten
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Pegel L_{gem} des am Display des FSE angezeigten Signals ermitteln (Marker-Level).
  Sollwert: -30 dBm ± 1 dB

7.4.3.2 Pfad für 2-Tor-Mischer

LO-Amp mit Servicefunktionen **abschalten**:
- [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.6.96** : **ENTER**]
- [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.7.128.0** : **ENTER**]

Meßaufbau:

- Signalgenerator an Front-Buchse LO OUT / IF IN anschließen
- Einstellungen am Signalgenerator **(wie für 3-Tor-Mischer)**:
  f = 741,4 MHz
  L = -30 dBm ± 0.1 dB => mit Powermeter prüfen

- Signalgenerator mit gleichem Kabel an Front-Buchse IF IN anschließen

Meßablauf:

Aufruf der Funktion Externe Mischung und Anwahl des 2-Tor-Mischers:
- [**INPUT** : EXTERNAL MIXER]
- [**INPUT** : EXTERNAL MIXER : BANDLOCK]
  (auf BANDLOCK OFF umschalten)
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  (auf PORTS 2 umschalten)
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**]
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Pegel L_{gem} des am Display des FSE angezeigten Signals ermitteln (Marker-Level).
  Sollwert: -30 dBm ± 1 dB

- Vor dem Durchführen der weiteren Prüfungen ist der FSE neu zu starten
  (PRESET reicht **nicht** aus!)

7.4.4 Prüfung der LO-Auskopplung für Tracking Generator

Meßaufbau:

- Leistungsmeßkopf an Leistungsmeßgerät anschließen
- Funktion ´ZERO´ ausführen
- Leistungsmeßkopf ohne zusätzliches Kabel an Buchse X216 des MW Converters anschließen

Hinweise:
- IEC-Bus-Adresse des Leistungsmeßgeräts muß 9 sein
- bei NRVD:
  - Leistungmeßkopf an Kanal A anschließen
  - IEC-Bus-"Sprache" (Language) auf NRV umstellen

- PC, FSE und Leistungsmeßgerät über IEC-Bus-Kabel miteinander verbinden.
- Starten von R&S-Basic. Starten des Service-Programms ´EXTMIX.BAS´.

Meßablauf:

- Frequenzgang aufnehmen (Programmpunkt 'check LO level TG' im Serviceprogramm 'EXTMIX.BAS').
- Prüfung ob Ausgangspegel über den gesamten Frequenzbereich (von 7,5 bis 15,2 GHz) innerhalb des zulässigen Pegelbereichs liegt (vgl. Schnittstellenbeschreibung)

7.5 Externe Schnittstellen

DC- und Steuer-Schnittstellen der Trägerbaugruppe MW Converter

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
A1	nREADY	E	FRAC SYN	TTL	Datenfreigabe
A10	FTP_CLK	A	FRAC SYN	TTL	Schnittstelle zum Frequenz-transputer, Takt
C10	FTP_DAT	A	FRAC SYN	TTL	Schnittstelle zum Frequenz-transputer, Daten
A11	FTP_STRA	A	FRAC SYN	TTL	Schnittstelle zum Frequenz-transputer, Adreß-Strobe
C12	FTP_STRD	E	FRAC SYN	TTL	Schnittstelle zum Frequenz-transputer, Daten-Strobe
C13	TUNEPRES	E	FRAC SYN	0...10 V	YIG-Filter-Abstimmung
C16	GNDDAC	E	FRAC SYN	0 V ± 10 mV	Bezug für Abstimmsp.
A25	ADCMUX	A	DETECTOR	-5 V...+5 V	Meßkanal für Selbsttest
C26	F_SDA	E	FRAC SYN	TTL, 100 kHz	I^2C-Bus
C27	F_SCL	E	FRAC SYN	TTL, 100 kHz	I^2C-Bus
C28	+28V	E	POWER SUPPLY	+28 V ± 1 V	Versorgung
A29	-15V	E	POWER SUPPLY	-15 V ± 0,1 V	Versorgung
B29	-15V	E	POWER SUPPLY	-15 V ± 0,1 V	Versorgung
C29	-15V	E	POWER SUPPLY	-15 V ± 0,1 V	Versorgung
A30	+15V	E	POWER SUPPLY	+15 V ± 0,1 V	Versorgung
B30	+15V	E	POWER SUPPLY	+15V ± 0,1V	Versorgung
C30	+15V	E	POWER SUPPLY	+15V ± 0,1V	Versorgung
A31	+5V_A	E	POWER SUPPLY	+5,5V ± 0,05V	Versorgung
B31	+5V_A	E	POWER SUPPLY	+5,5V ± 0,05V	Versorgung
C31	+5V_A	E	POWER SUPPLY	+5,5V ± 0,05V	Versorgung
A32	GNDA	B	POWER SUPPLY	0V	Masse analog
B32	GNDA	B	POWER SUPPLY	0V	Masse analog
C32	GNDA	B	POWER SUPPLY	0V	Masse analog

HF- und DC-Schnittstellen des LO-Verstärkers

Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
X21	1st LO In	E	MW-Converter X21	7,5...15,2 GHz 0 dBm	1. LO Eingang
X22	LO_Out	A	Tracking Generator (über X216 von MW Converter)	7,5...15,2 GHz 0 dBm	1. LO Auskopplung für Tracking Generator
X23	1. LO Out / IF-In	A E	Frontplatte (über X214 von MW Converter)	7,5...15,2GHz, 15dBm 741.4 MHz	1. LO für Ext. Mischer,
X24	IF_Out	A	MW-Converter X1	741,4MHz	ZF-Ausgang
X160	-Vg1	E	MW-Converter X160	-3V ... 0V	Gate LO-Amp 1. Stufe
X161	+Vd1	E	MW-Converter X161	+6,1 V ... +6,9 V 67 mA	Drain LO-Amp 1. Stufe
X170	-Vg2	E	MW-Converter X170	-3V ... 0V	Gate LO-Amp 2. Stufe
X171	+Vd2	E	MW-Converter X171	+6,6 V ... +7,4 V 150 mA +/- 7,5 mA	Drain LO-Amp 2. Stufe
X172	Vgc	E	MW-Converter X172	-2 V ... +5 V	Gain Control LO-Amp 2. Stufe
X180	-Vg3	E	MW-Converter X180	-3V ... 0V	Gate LO-Amp 3. Stufe
X181	+Vd3	E	MW-Converter X181	+6,1 V ... +6,9 V 67 mA	Drain LO-Amp 3. Stufe
X190	Vbias	E	MW-Converter X190	-2.048 V ... + 2,048 V	Bias

Für externe Mischung relevante HF-Schnittstellen der Baugruppe MW Converter

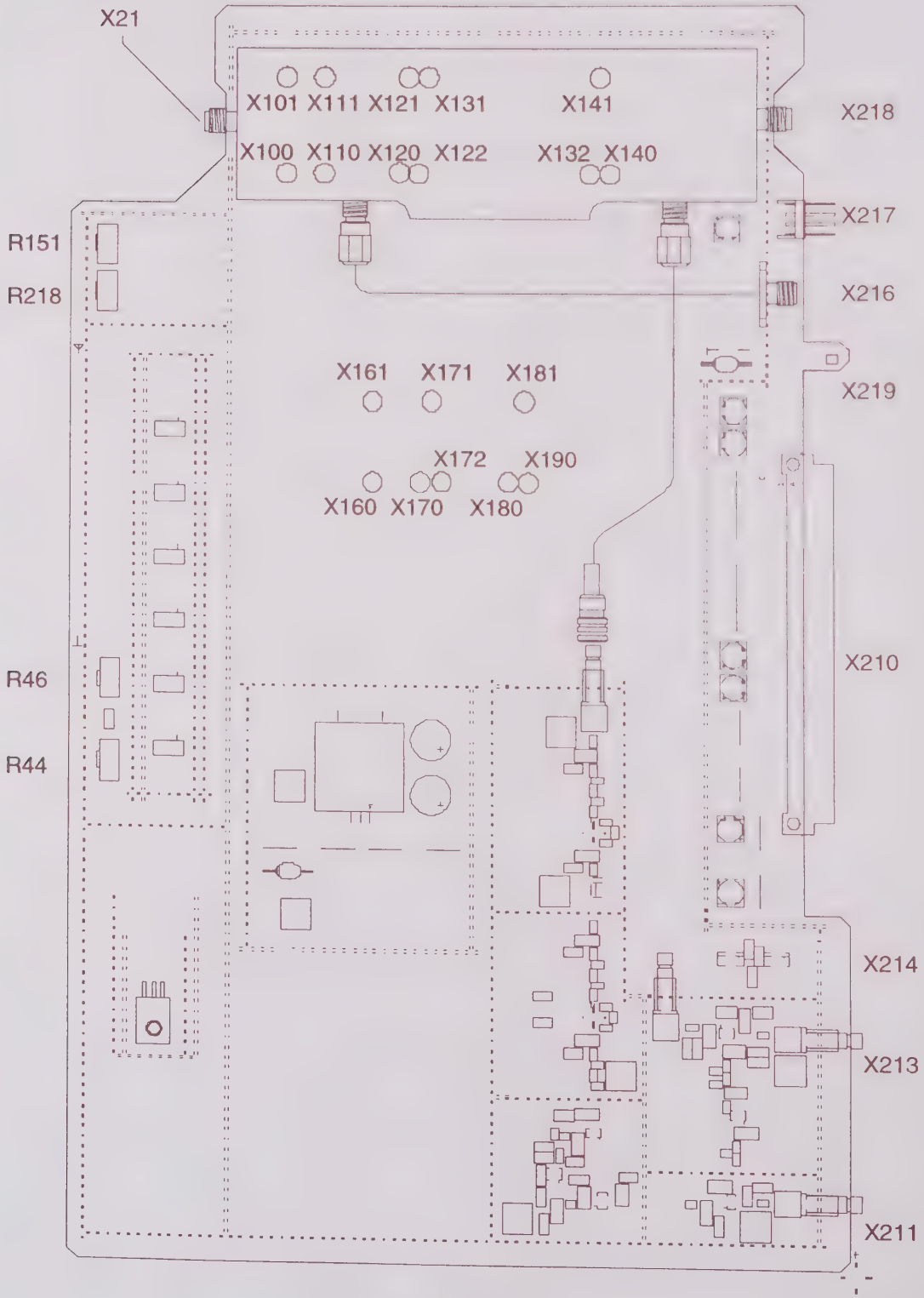
Pin	Name	Eingang/ Ausgang	Herkunft/Ziel	Wertebereich	Signalbeschreibung
X1	IF_In_2	E	LO-Verstärker	741.4 MHz	Ext. ZF-Eingang (2-Tor-Mischer)
X11	1st LO In	E	RF-CONVERTER MODUL (Sampler)	7,5...15,2GHz >0 dBm	1. LO Eingang (oben auf Baugruppe)
X211	IF_Out	A	2nd IF-Converter	741.4 MHz	ZF-Ausgang
X213	IF_In_3	E	Frontplatte	741.4 MHz	Ext. ZF-Eingang (3-Tor-Mischer)
X214	1. LO Out / IF-In	A E	Frontplatte	7,5...15,2GHz, 15dBm 741.4 MHz	1. LO für Ext. Mischer, Buchse optional
X216	1. LO Out	A	TRACKING GENERATOR	7.5 bis 15.2GHz, 0dBm	1. LO Ausgang zum TG

Übersicht der für die Option Externe Mischung relevanten Selbsttestprüfpunkte der Baugruppe MW Converter

Eine Einzelabfrage der Testsignale ohne die dazugehörende Geräteeinstellung ist auch per Servicefunktion möglich.
Servicefunktion 2.16.1.(Kanal)

Kanal	Spannung	Bemerkung	Bedingung	Sollwert
5	ST-X161	Drain ExtMIXLO 1.Stufe	Ext.Mix ein	6,5 ± 0.5V
6	ST-X171	Drain ExtMIXLO 2.Stufe	Ext.Mix ein	6,0 ± 1,5V
7	ST-X181	Drain ExtMIXLO 3.Stufe	Ext.Mix ein	6,5 ± 0.5V
10	ST-IFAMP3	ZF-Verst. ext.MIX	Ext.MIX ein	10,5 ± 1V
11	ST-7V	Betriebsspannung MW		7,5 ± 0.5V
12	ST-UREF	Referenzspannung		10 ± 0.2V

Lage der Anschlüsse:



ROHDE&SCHWARZ

SERVICE DOCUMENTS
Option External Mixer Output for FSEM or FSEK

1084.7243.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Contents

7 Testing the Board 7.1

7.1 Function Description 7.1

7.1.1 Function in the Instrument 7.1

7.1.1.1 Description of the Block Diagram 7.1

7.2 Measuring Instruments and Auxiliary Equipment 7.2

7.3 Troubleshooting 7.3

7.3.1 Selftest 7.3

7.3.2 Fault in the Bias Supply 7.5

7.3.3 Fault in the LO Amplifier 7.5

7.3.4 Fault in the IF Path 7.6

7.3.4.1 3-port Mixer 7.6

7.3.4.2 2-port Mixer 7.7

7.3.5 Fault in the LO Decoupling for Tracking Generator 7.8

7.4 Testing the Specifications 7.9

7.4.1 Testing the Bias Supply 7.9

7.4.2 Testing the LO Level 7.9

7.4.3 Testing the IF Paths 7.10

7.4.3.1 Path for 3-port Mixer 7.10

7.4.3.2 Path for 2-port Mixer 7.11

7.4.4 Testing the LO Decoupling for Tracking Generator 7.12

7.5 External Interfaces 7.13

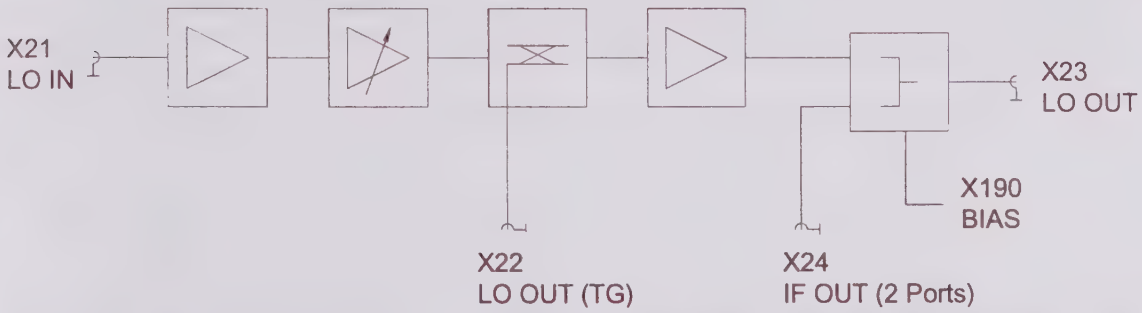
7 Testing the Board

7.1 Function Description

7.1.1 Function in the Instrument

The Option External Mixer Output enables the Spectrum Analyzers FSEM 20 / 30 and FSEK 20 / 30 to use external (waveguide) mixers, which permit to extend the frequency range towards higher frequencies.
The core of this option is an amplifier, which amplifies the output signal of the (already doubled) first LO. This LO amplifier is accommodated in a milled case mounted on the *Microwave Converter* included in the instrument. The amplified LO signal is taken to the front panel via a semi-rigid cable. A level of about +15.5 dBm (see interface description for detailed level specifications) is provided at the front socket ´LO OUT / IF IN´ throughout the complete frequency range (7.5 to 15.2 GHz).
To enable both 2-port and 3-port mixers to be used, the signals converted to IF level (741.4 MHz) by means of the external mixer can be tapped both via an additional front socket ´IF IN´ (with 3-port mixers) or via the socket ´LO OUT / IF IN´ (with 2-port mixers). For the latter case, the LO amplifier contains a diplexer for separation of LO signal and IF signal.

7.1.1.1 Description of the Block Diagram



The LO amplifier module contains an LO decoupling, a controllable amplifier for the first LO, the output amplifier and the IF separating filter for two-port mixers.
The LO decoupling enables the tracking generator option to be also operated in instruments containing the option External Mixer. To this end, the LO signal is provided at socket X22 of the LO amplifier with a level of about 0 dBm.
The gain of the first LO amplifier stage can be set via a voltage. This control voltage is generated with the aid of a D/A converter on the MW Converter unit and taken to the LO amplifier via press-fit pins. This first stage precedes the LO decoupling, which is why a change in the control voltage for setting the gain also has an effect on the level of the decoupled signal!
A diplexer is provided at the output of the LO amplifier, which separates the LO signal from the IF signal coming from the mixer. The IF signal is tapped at socket X24 and taken via a flexible coaxial cable to the IF switch and IF amplifier on the MW Converter.

7.2 Measuring Instruments and Auxiliary Equipment

Item	Type of instrument	Required specifications	Appropriate R&S device	Order No.	Use
1	Digital multimeter				
2	Power meter		NRVD NRVS	0857.8008.02 1020.1809.02	
3	Power sensor	DC to 18 GHz, L_{max} > 20 dBm	NRV-Z51	0857.9004.02	
4	Power sensor	DC to 1 GHz, display noise ≤ 100 pW	NRV-Z4	0828.3618.02	
5	Attenuator	DC to 18 GHz, 10dB, SMA connectors			
6	PC with IEC-bus card and R&S Basic				
7	Service program 'EXTMIX.BAS'				
8	2 IEC-bus cables		PCK	0292.2013.10	
9	Signal generator	1 GHz, L_{max} > -30 dBm	SMG	0801.0001.52	

7.3 Troubleshooting

Using the following description, a fault on the MW Converter unit can be clearly located. In the case of a fault, the MW Converter unit or the LO amplifier (milled case) accommodated there is to be replaced.

Replacing the MW Converter unit

- For replacing the unit observe the mounting instructions for the Option External Mixer Output (document 1084.7250).
- The LO amplifier (1079.9493.02) accommodated on the old MW Converter unit is to be inserted into the new MW Converter unit prior to the replacement.
- When replacing the unit, complete reprogramming of the data in the unit is necessary (see section "MW Converter" in the Service Manual).
  Furthermore, the correction data for the IF paths of the External Mixer as well as the DAC value for setting the gain of the LO amplifier are to be programmed by means of service functions (see mounting instructions for the option External Mixer Output (document 1084.7250)).
- The automatic selftest must not show any faults after the unit has been replaced.

Replacing the LO amplifier

- For replacing the LO amplifier observe the mounting instructions for the Option External Mixer Output (document 1084.7250) The rewiring procedure described there as well as upgrading of the version are no longer required.
- When replacing the LO amplifier, reprogramming of the data in the unit by means of service functions is only partly necessary.
- The automatic selftest must not show any faults after the LO amplifier has been replaced.

7.3.1 Selftest

6 selftest voltages that are relevant to the Option External Mixer Output are measured on the MW Converter unit. In the automatic selftest, these voltages are measured with particular instrument settings and checked for compliance with a given tolerance.

Note: *As a prerequisite for the automatic selftest of this board, the FRAC SYN board, the 2nd IF converter, the RF module and the digital unit must function properly. Automatic testing of the complete instrument is always aborted after detection of the first out-of-tolerance value in order to avoid illegal error messages.*

The valid default setting for the MW Converter unit as well as the default setting for the respective test function are automatically set. The selftest voltage measured and the permissible tolerance limits are indicated on the analyzer display.

Default setting: External Mixer activated

Error messages in the selftest:

The selftest of the Option External Mixer Output can be aborted with the following error messages:

1. "MW-Converter: Reference"
   There is a fault in the 10-V reference (component G1) of the MW Converter unit.
   As a result of this, the gain setting of the LO amplifier for the External Mixer as well as the biasing do not work.

2. "MW-Converter: MW Supply"
   There is a fault in the 7-V supply (on the MW Converter unit) for the microwave components of the MW Converter unit. Therefore, the LO amplifier for the External Mixer does not work.

3. "MW-Converter: Ext-Mix LO-Amp1"
   The first stage of the LO amplifier for the External Mixer does not work. If this error message also occurs after the LO amplifier (1079.9493.02) has been replaced, there is a fault in the control (on the MW Converter unit).

4. "MW-Converter: Ext-Mix LO-Amp2"
   The second stage of the LO amplifier for the External Mixer does not work. If this fault also occurs after the LO amplifier (1079.9493.02) has been replaced, there is a fault in the control (on the MW Converter unit).
   If the operating point of the LO amplifier is not correctly set (see mounting instructions for the option External Mixer Output), this error message may also be produced.

5. "MW-Converter: Ext-Mix LO-Amp3"
   The third stage of the LO amplifier for the External Mixer does not work. If this error message also occurs after the LO amplifier (1079.9493.02) has been replaced, there is a fault in the control (on the MW Converter unit).

6. "MW-Converter: Ext-Mix IF-Amp"
   The IF amplifier for the External Mixer (on the MW Converter unit) is faulty.

If no error message is output during the selftest, perform the tests described in the following sections.

7.3.2 Fault in the Bias Supply

Setting and measurement sequence:

[**SYSTEM PRESET**]
[**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
Switch to BAND LOCK OFF
[**INPUT** : EXTERNAL MIXER : BIAS : BIAS : {I_{DC}}]

- Set the bias current to maximum (+10 mA)
- Measure the DC voltage at the front socket ´LO OUT / IF IN´ using the multimeter:
  0.5 V ± 0.03 V

- After the measurement switch off the bias by means of:
  [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]

If no bias voltage can be measured at the front socket 'LO OUT / IF IN', repeat the measurement with the above setting at pin X190 of the LO amplifier.

If no bias voltage can be measured at pin X190 either, there is a fault in the bias voltage generation on the MW Converter unit.
If a bias voltage of 0.5 V is applied at pin X190, there is a fault in the bias voltage supply in the LO amplifier.

7.3.3 Fault in the LO Amplifier

For proper functioning of the option, the level of the LO signal (measured at the front socket 'LO OUT / IF IN') must be high enough.

Test setup:

- Connect power sensor via 10-dB attenuator to front socket 'LO OUT / IF IN'.

Measurement:

- [**SYSTEM PRESET**]

- [**INPUT** : EXTERNAL MIXER : BAND LOCK ON / OFF]
  Switch to BAND LOCK OFF

- [**INPUT** : EXTERNAL MIXER :HARMONIC# : **4 ENTER**]
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**FREQUENCY SPAN** : ZERO SPAN]
- [**FREQUENCY CENTER** : {f_{Center}}]
  Vary f_{Center} between 30.7414 GHz and 60.0586 GHz

- Measure LO level: Nominal level at room temperature (T = 25°C):
  +13 dBm + 4.5 dB throughout entire frequency range

Caution: When measuring the LO level consider the 10-dB attenuator preceding the power sensor!

If no signal is applied at the front socket 'LO OUT / IF IN' of the FSE, first measure the LO signal at output X21 of the LO multiplier (milled case on the MW Converter unit) according to the method described above: Nominal level at room temperature (T = 25°C):
0 dBm ± 3 dB throughout the entire frequency range

Caution: The solid-jacket cable between LO multiplier and LO amplifier must not be damaged!

If no level can be measured at socket X21, there may be a fault in the LO multiplier (see section "MW Converter" in the service manual).
If the LO signal is measured with the correct level at socket X21, replace the LO amplifier and repeat the measurement of the LO signal described above at the front socket 'LO OUT / IF IN' of the FSE or at socket X214 of the MW Converter.
Nominal level at room temperature (T = 25°C): +13 dBm + 4.5 dB throughout the entire frequency range

Caution: After replacement of the LO amplifier readjust the operating point of the amplifier and reset the gain. To this end, refer to the mounting instructions for the Option External Mixer Output.

If no signal can be measured at the front socket 'LO OUT / IF IN' even after the LO amplifier has been replaced, the fault lies in the control of the LO amplifier; replace the MW Converter unit.

Note: If the LO output power versus frequency shows blips (e.g. 10 dB), this points to a damaged solid-jacket cable!

7.3.4 Fault in the IF Path

7.3.4.1 3-port Mixer

Test setup:

- Connect signal generator to front socket 'IF IN' of the FSE.
- Settings on signal generator: f = 741.4 MHz
  L = -30 dBm

Measurement:

Calling up the function External Mixer and selection of the 3-port mixer:
- [**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
  Switch to BANDLOCK OFF
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  Switch to PORTS 3
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Determine level L_{gem} of the signal indicated on the FSE display (marker level);
  Nominal level: -30 dBm

If no signal is indicated on the FSE, connect the signal generator to the socket X213 of the MW Converter unit and repeat the measurement as described above.
If the FSE still indicates no signal, the IF switchover or the IF amplifier for the External Mixer (both components are accommodated on the MW Converter unit) is faulty. Replace the MW Converter unit.

7.3.4.2 2-port Mixer

Test setup:

- Switch off LO amplifier of FSE using service functions:
  [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.6.96** : **ENTER**]
  [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.7.128.0** : **ENTER**]

- Connect signal generator to front socket 'LO OUT / IF IN' of the FSE.
- Settings on the signal generator: f = 741.4 MHz
  L = -30 dBm

Measurement:

Calling up the function External Mixer and selection of the 2-port mixer:
- [**INPUT** : EXTERNAL MIXER]
- [**INPUT** : EXTERNAL MIXER : BANDLOCK]
  (Switch to BANDLOCK OFF)
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  (Switch to PORTS 2)
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**]
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Determine level L_{gem} of the signal indicated on the FSE display (marker level);
  Nominal level: -30 dBm

If no signal is indicated on the FSE, connect the signal generator to the socket X1 of the MW Converter unit and repeat the measurement as described above.

Case 1:
If the FSE still indicates no signal, the IF switchover or the IF amplifier for the External Mixer (both components are accommodated on the MW Converter) is faulty. Replace the MW Converter unit.

Case 2:
If a signal is indicated on the FSE, there is a fault in the diplexer (part of the LO amplifier). Replace the LO amplifier.

To switch the LO amplifier on again, the FSE must be booted again after this test (PRESET is **not** sufficient!)

7.3.5 Fault in the LO Decoupling for Tracking Generator

For proper functioning of the Option Tracking Generator, the level of the decoupled LO signal (measured at the socket X216 of the MW Converter unit) must be high enough.

Test setup:

- Connect power sensor to socket X216 of the MW Converter unit.

Measurement:

- [**SYSTEM PRESET**]

- [**INPUT** : EXTERNAL MIXER : BAND LOCK ON / OFF]
  Switch to BAND LOCK OFF

- [**INPUT** : EXTERNAL MIXER :HARMONIC# : **4 ENTER**]
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**FREQUENCY SPAN** : ZERO SPAN]
- [**FREQUENCY CENTER** : {f_{Center}}]
  Vary f_{Center} between 30.7414 GHz and 60.0586 GHz

- Measure LO level: Nominal level at room temperature (T = 25°C):
  0 dBm ± 3 dB throughout the entire frequency range

If no signal is applied at socket X216, first measure the LO signal at the output X21 of the LO multiplier (milled case on the MW Converter unit) according to the method described above:
Nominal level at room temperature (T = 25°C):
0 dBm ± 3 dB throughout the entire frequency range

Caution: The solid-jacket cable between LO multiplier and LO amplifier must not be damaged!

If no level can be measured at socket X21, there may be a fault in the LO multiplier (see section "MW Converter" in the service manual).
If the LO signal is measured at socket X21 with the correct level, replace the LO amplifier and repeat the measurement of the LO signal as described above at socket X216 of the MW Converter unit.
Nominal level at room temperature (T = 25°C): +0 dBm ± 3 dB throughout the entire frequency range

Caution: Following replacement of the LO amplifier readjust the operating point of the amplifier and reset the gain. To this end refer to the mounting instructions for the option External Mixer.

If no signal can be measured at socket X219 even after the LO amplifier has been replaced, there is a fault in the control of the LO amplifier; replace the MW Converter unit.

Note: If the LO output power versus the frequency shows blips (e.g. 10 dB), this points to a damaged solid-jacket cable.

7.4 Testing the Specifications

7.4.1 Testing the Bias Supply

Test sequence:

Call up the function External Mixer and set the bias current by pressing the softkeys/hardkeys:

- [**SYSTEM PRESET**]
- [**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
  Switch to BAND LOCK OFF
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS : {I_{DC}}]

- Set the bias current I_{DC} to minimum (-10 mA)
- Measure the DC voltage at the front socket ´LO OUT / IF IN´ using the multimeter
  Nominal value: -0.5 V ± 0.03 V

- Set the bias current to maximum (+10 mA)
- Measure the DC voltage at the front socket ´LO OUT / IF IN´ using the multimeter
  Nominal value: +0.5 V ± 0.03 V

- After the measurement switch off the bias by means of:

[**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]

7.4.2 Testing the LO Level

Test setup:

- Connect power sensor tc power meter
- Perform ZERO function
- Connect power sensor **via 10-dB attenuator pad** to the front socket
  ´LO OUT / IF IN´ of the FSE without using an additional cable

Notes:
- The IEC-bus address of the power meter must be 9
- with NRVD:
  - Connect power sensor to channel A
  - Switch IEC-bus language to NRV

- Connect PC, FSE and power meter with each other via IEC-bus cable.
- Start R&S Basic. Start the service program ´EXTMIX.BAS´.

Test sequence:

- Record the frequency response (program item 'check LO level' in service program 'EXTMIX.BAS').
- Check whether the output level lies within the permissible level range throughout the entire frequency range (from 7.5 to 15.2 GHz) (cf. interface description).

7.4.3 Testing the IF Paths

7.4.3.1 Path for 3-port Mixer

Test setup:

- Connect power sensor to power meter
- Perform ´ZERO´ function
- Connect power sensor to RF output of signal generator via cable
- Settings on the signal generator: f = 741.4 MHz
  L = -30 dBm ± 0.1 dB => test using power meter

- Connect signal generator to front socket IF IN using the same cable

Test sequence:

Calling up the function External Mixer and selection of the 3-port mixer:
- [**INPUT** : EXTERNAL MIXER : BANDLOCK ON / OFF]
  Switch to BANDLOCK OFF
- [**INPUT** : EXTERNAL MIXER : BIAS : BIAS OFF]
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  Switch to PORTS 3
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Determine level L_{gem} of the signal indicated on the FSE display (marker level).
  Nominal value: -30 dBm ± 1 dB

7.4.3.2 Path for 2-port Mixer

Switch off LO amplifier using service functions:
- [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.6.96** : **ENTER**]
- [**SETUP** : SERVICE : SERVICE FUNCTION : **2.16.7.128.0** : **ENTER**]

Test setup:

- Connect signal generator to front socket LO OUT / IF IN
- Settings on the signal generator **(as for 3-port mixer)**:
  f = 741.4 MHz
  L = -30 dBm ± 0.1 dB => test using power meter

- Connect signal generator to front socket IF IN using the same cable

Test sequence:

Calling up the function External Mixer and selection of the 2-port mixer:
- [**INPUT** : EXTERNAL MIXER]
- [**INPUT** : EXTERNAL MIXER : BANDLOCK]
  (Switch to BANDLOCK OFF)
- [**INPUT** : EXTERNAL MIXER : PORTS 2/3]
  (Switch to PORTS 2)
- [**INPUT** : EXTERNAL MIXER : AVG CONV LOSS : **0 dB**]
- [**SWEEP COUPLING** : RES BW MANUAL : **30 kHz**]
- [**LEVEL REF** : **-20 dBm**]
- [**MARKER NORMAL**]

- Determine level L_{gem} of the signal indicated on the FSE display (marker level).
  Nominal value: -30 dBm ± 1 dB

- Restart the FSE before performing further tests
  (PRESET is **not** sufficient!)

7.4.4 Testing the LO Decoupling for Tracking Generator

Test setup:

- Connect power sensor to power meter
- Perform ´ZERO´ function
- Connect power sensor to socket X216 of the MW Converter without using an additional cable

Notes:
- The IEC-bus address of the power meter must be 9
- with NRVD:
  - Connect power sensor to channel A
  - Switch IEC-bus language to NRV

- Connect PC, FSE and power meter with each other via IEC-bus cable.
- Start R&S Basic. Start the service program ´EXTMIX.BAS´.

Test sequence:

- Record frequency response (program item 'check LO level TG' in the service program 'EXTMIX.BAS').
- Check whether the output level lies within the permissible level range throughout the entire frequency range (from 7.5 to 15.2 GHz) (cf. interface description)

7.5 External Interfaces

DC and control interfaces of MW Converter Unit

Pin	Name	Input (E)/ Output (A)	Origin/destination	Value range	Signal description
A1	nREADY	E	FRAC SYN	TTL	Data ready
A10	FTP_CLK	A	FRAC SYN	TTL	Interface to frequency transputer, clock
C10	FTP_DAT	A	FRAC SYN	TTL	Interface to frequency transputer, data
A11	FTP_STRA	A	FRAC SYN	TTL	Interface to frequency transputer, address strobe
C12	FTP_STRD	E	FRAC SYN	TTL	Interface to frequency transputer, data strobe
C13	TUNEPRES	E	FRAC SYN	0...10 V	YIG filter tuning
C16	GNDDAC	E	FRAC SYN	0 V ± 10 mV	Reference for tuning voltage
A25	ADCMUX	A	DETECTOR	-5 V...+5 V	Test channel for selftest
C26	F_SDA	E	FRAC SYN	TTL, 100 kHz	I^2C bus
C27	F_SCL	E	FRAC SYN	TTL, 100 kHz	I^2C bus
C28	+28V	E	POWER SUPPLY	+28 V ± 1 V	Supply
A29	-15V	E	POWER SUPPLY	-15 V ± 0,1 V	Supply
B29	-15V	E	POWER SUPPLY	-15 V ± 0,1 V	Supply
C29	-15V	E	POWER SUPPLY	-15 V ± 0,1 V	Supply
A30	+15V	E	POWER SUPPLY	+15 V ± 0,1 V	Supply
B30	+15V	E	POWER SUPPLY	+15V ± 0,1V	Supply
C30	+15V	E	POWER SUPPLY	+15V ± 0,1V	Supply
A31	+5V_A	E	POWER SUPPLY	+5,5V ± 0,05V	Supply
B31	+5V_A	E	POWER SUPPLY	+5,5V ± 0,05V	Supply
C31	+5V_A	E	POWER SUPPLY	+5,5V ± 0,05V	Supply
A32	GNDA	B	POWER SUPPLY	0V	Ground analog
B32	GNDA	B	POWER SUPPLY	0V	Ground analog
C32	GNDA	B	POWER SUPPLY	0V	Ground analog

RF and DC interfaces of LO amplifier

Pin	Name	Input (E)/ output (A)	Origin/Destination	Value range	Signal desription
X21	1st LO In	E	MW Converter X21	7.5 to 15.2 GHz 0 dBm	1st LO input
X22	LO_Out	A	Tracking Generator (via X216 from MW Converter)	7.5 to 15.2 GHz 0 dBm	1st LO decoupling for tracking generator
X23	1. LO Out / IF-In	A E	Front panel (via X214 from MW Converter)	7.5 to 15.2GHz, 15dBm 741.4 MHz	1st LO for ext. mixer,
X24	IF_Out	A	MW Converter X1	741.4MHz	IF output
X160	-Vg1	E	MW Converter X160	-3V to 0V	Gate LO Amp 1st stage
X161	+Vd1	E	MW Converter X161	+6.1 V to +6.9 V 67 mA	Drain LO Amp 1st stage
X170	-Vg2	E	MW Converter X170	-3V to 0V	Gate LO Amp 2nd stage
X171	+Vd2	E	MW Converter X171	+6.6 V to +7.4 V 150 mA +/- 7.5 mA	Drain LO Amp 2nd stage
X172	Vgc	E	MW Converter X172	-2 V to +5 V	Gain Control LO Amp 2nd stage
X180	-Vg3	E	MW Converter X180	-3V to 0V	Gate LO Amp 3rd stage
X181	+Vd3	E	MW Converter X181	+6.1 V to +6.9 V 67 mA	Drain LO Amp 3rd stage
X190	Vbias	E	MW Converter X190	-2.048 V to + 2.048 V	Bias

RF interfaces of MW Converter unit relevant to external conversion

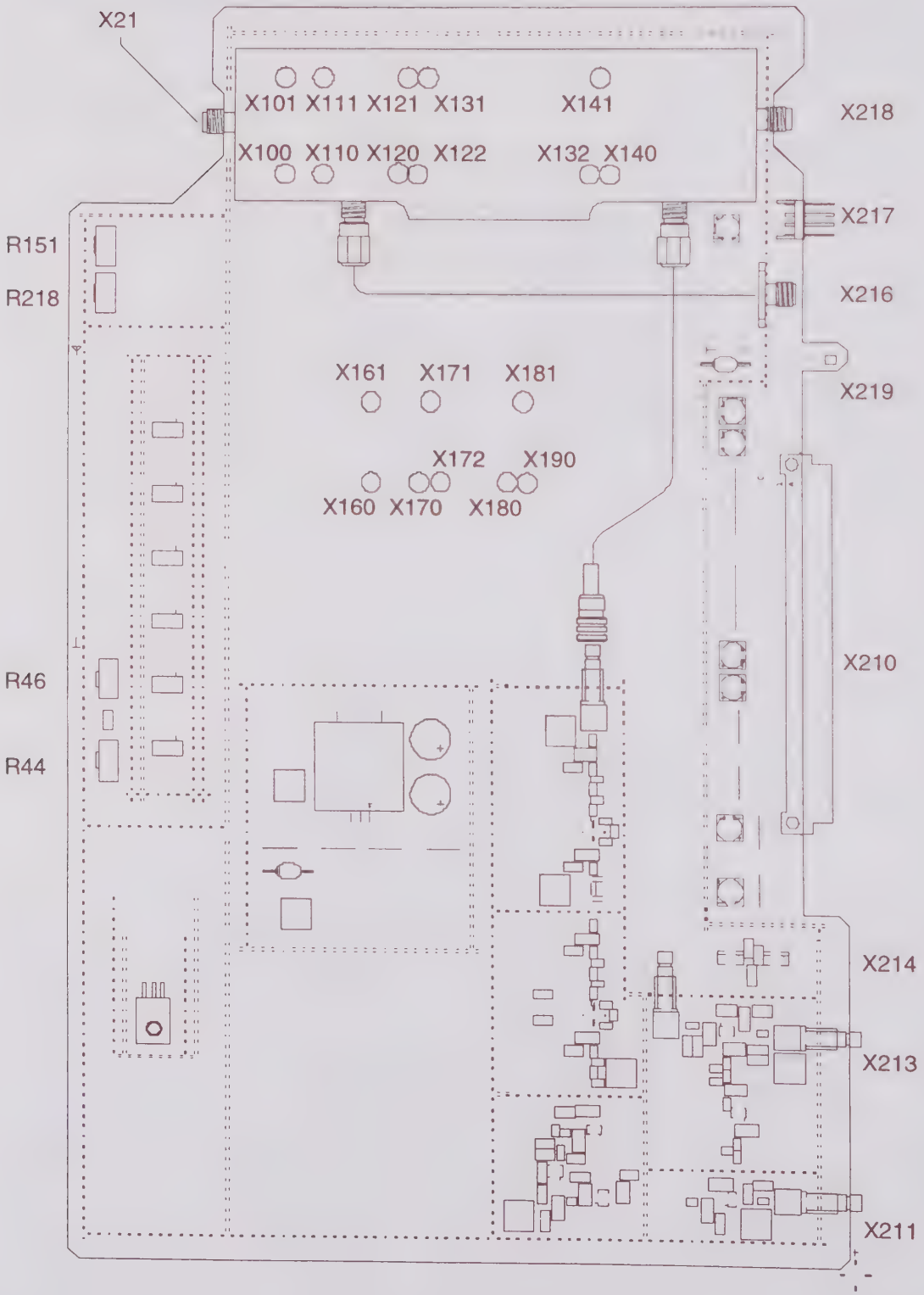
Pin	Name	Input (E)/ Output (A)	Origin/Destination	Value range	Signal description
X1	IF_In_2	E	LO amplifier	741.4 MHz	Ext. IF input (2-port mixer)
X11	1st LO In	E	RF-CONVERTER MODULE (Sampler)	7.5 to 15.2GHz >0 dBm	1st LO input (on top of unit)
X211	IF_Out	A	2nd IF Converter	741.4 MHz	IF output
X213	IF_In_3	E	Front panel	741.4 MHz	Ext. IF input (3-port mixer)
X214	1stLO Out / IF-In	A E	Front panel	7.5 to 15.2GHz, 15dBm 741.4 MHz	1st LO for ext. mixer, socket optional
X216	1st LO Out	A	TRACKING GENERATOR	7.5 to 15.2GHz, 0dBm	1st LO output to TG

Overview of the selftest points of the MW Converter unit that are relevant to the option External Mixer Output

Single polling of the test signals without the associated instrument setting is also possible using the service function.
Service function 2.16.1.(channel)

Channel	Voltage	Remark	Condition	Nominal value
5	ST-X161	Drain ExtMIXLO 1st stage	Ext.Mix on	6.5 ± 0.5 V
6	ST-X171	Drain ExtMIXLO 2nd stage	Ext.Mix on	6.0 ± 1.5 V
7	ST-X181	Drain ExtMIXLO 3rd stage	Ext.Mix on	6.5 ± 0.5 V
10	ST-IFAMP3	IF ampl. ext.MIX	Ext.MIX on	10.5 ± 1 V
11	ST-7V	Operating voltage MW		7.5 ± 0.5 V
12	ST-UREF	Reference voltage		10 ± 0.2 V

Position of the terminals:



ROHDE&SCHWARZ

SERVICEUNTERLAGEN

Transputer-Sharc-Modul

1119.6753.02

ENGLISH SERVICE MANUAL FOLLOWS FIRST COLOURED DIVIDER

Inhaltsverzeichnis

7 Prüfen der Baugruppe 7-7.1

7.1 Funktionsbeschreibung 7-7.1

7.1.1 Funktion im Gerät 7-7.1

7.1.1.1 Beschreibung des Blockschaltbilds / Datenpfade 7-7.1

7.2 Meßgeräte und Hilfsmittel 7-7.1

7.2.1 Selbsttest 7-7.2

7.2.2 Kalibrierung 7-7.2

7.3 Fehlersuche 7-7.3

7.3.1 Fehler beim Bootvorgang 7-7.3

7.3.1.1 Fehler beim Transputer Download 7-7.3

7.3.1.2 Fehler beim SHARC Download 7-7.3

7.3.2 Fehler der Selbsttestroutine 7-7.3

7.3.2.1 Fehler beim Test der SRAMs 7-7.3

7.3.2.2 Fehler bei der Datenaufnahme 7-7.3

7.4 Prüfen der Eigenschaften 7-7.4

7.4.1 Demodulation prüfen 7-7.4

7.5 Externe Schnittstellen 7-7.5

7 Prüfen der Baugruppe

7.1 Funktionsbeschreibung

7.1.1 Funktion im Gerät

Das Transputer-Sharc-Modul (TSM) ist eine optionale DSP-Erweiterung für den FSIQ. Es ermöglicht das Aufnehmen von bis zu 512K IQ-Daten, das Verarbeiten der Daten in einem Analog Devices DSP vom Typ ADSP-21060 (Sharc) sowie eine schnelle Schnittstelle zum Abholen der Ausgangsdaten durch das Transputernetz.

Das TSM ist für den Einsatz auf dem Detector-Board 1065.8019.04 konzipiert, wo es das DRAM-Transputer-Modul ersetzt.

Die digitalen Eingangsdaten kommen von der Baugruppe I/Q-Demodulator mit I/Q Data Interface 1066.2350.01 über ein oben liegendes Flachbandkabel zur Baugruppe Detektor.

7.1.1.1 Beschreibung des Blockschaltbilds / Datenpfade

Das Blockschaltbild zeigt die Struktur des digitalen Bussystems des TSM. Insbesondere ist die komplette Hardware des DRAM-Transputermoduls im TSM enthalten.
Der einzige teilweise analoge Block des TSM ist eine Takt-PLL, die aus dem 20 MHz Referenztakt den vom SHARC DSP benötigten 40 MHz Takt generiert.

Bei einer Messung wird das am Dateneingang anliegende Signal mit einem konstanten Abtasttakt von 25,6 MHz ins Capture RAM geschrieben. Die hierfür nötige Adressgenerierung übernimmt ein auf dem Modul integrierter Adresszähler. Dieser wird durch den DSP (SHARC) gestartet und nach erfolgter Triggerung mit Hilfe des Tigger-Gate-Arrays auf dem I/Q-Demodulator angehalten.

Erst dann werden die Treiber zum SHARC Bus geöffnet und die Daten aus dem Capture RAM geholt und durch den DSP weiter verarbeitet.

Liegen die Ergebnisse vor, so gibt der DSP dem Transputer einen Event Request und dieser schaltet sich an den SHARC Bus und holt die Daten zur weiteren Verarbeitung.

7.2 Meßgeräte und Hilfsmittel

Es werden keine Meßgeräte oder sonstige Hilfsmittel benötigt.

7.2.1 Selbsttest

Die Funktion des TSM kann über eine Selbsttestroutine nachgewiesen werden. Diese ist nicht in der Selbsttest-Funktion des FSIQ enthalten, sondern muß separat ausgelöst werden.

Vor der Durchführung der Selbsttestroutine kann ein einkanaliges WCDMA QPSK Signal an den RF Eingang angelegt werden. In diesem Fall wird beim Selbsttest der EVM Wert dieses Signals gemessen und zusammen mit den anderen Ergebnissen in eine Datei geschrieben. Auf die Funktion des Selbsttests hat das Eingangssignal allerdings keinen Einfluß. Weitere Einzelheiten sind unter dem Kapitel „Prüfung der Eigenschaften" beschrieben.

Folgende Tests werden durchgeführt:

- Es wird über eine Time-Out Funktion geprüft, ob eine Datenaufnahme möglich ist.
- Die aufgenommenen Daten werden nach „hängenden" Bits untersucht.
- Es wird versucht, eine Vektoranalyse und EVM Berechnung über die aufgenommenen Daten durchzuführen.
- Über eine Time-Out Funktion wird geprüft, ob die Vektoranalyse zum Ende kommt.
- Es wird ein Memory-Test aller SRAMs des Transputer-Sharc-Moduls durchgeführt.

Die Selbsttestroutine wird folgendermaßen ausgelöst:

- Den FSIQ mit angeschlossener Tastatur und Maus Booten.
- ***PRESET***
- ***MODE**: VECTOR ANALYZER*
- ***SWEEP**: SINGLE SWEEP*
- ***SETUP**: SERVICE: ENTER PASSWORD:* 894129
- *SERVICE FUNCTION:* 2.0.10.92
- ***SWEEP**: SINGLE SWEEP*
- ***SETUP**: SERVICE: SERVICE FUNCTION:* 2.0.10.0
- Mit **Alt+SysRq** (Deutsche Tastatur **Alt+Druck**) auf der externen Tastatur zur Windows NT Darstellung wechseln.
- Editieren der Datei C:\R_S\INSTR\CAL\TEST.SHI. (z.B. ***Start**: **Run**: notepad c:\r_s\instr\cal\test.shi*)

Ein typisches Ergebnis sieht bei einer fehlerfreien Messung folgendermaßen aus, wobei der angezeigte EVM Wert keine Rolle spielt:

```
ŸŸŸŸ

EVM: 66.872345 %

No Errors
```

Treten beim Selbsttest Fehler auf, so wird statt dessen eine Fehlermeldung im Klartext ausgegeben.

7.2.2 Kalibrierung

Die Kalibrierung des Moduls erfolgt automatisch im Rahmen der I/Q- oder Totalkalibrierung des FSIQ.

7.3 Fehlersuche

Mit Hilfe der folgenden Beschreibung kann ein Fehler auf dem TSM eindeutig festgestellt werden. Im Fehlerfall ist das Modul auszutauschen.

Modultausch

- Die Selbsttestroutine muß nach dem Modultausch fehlerfrei durchlaufen. Außerdem muß eine Totalkalibrierung aufgerufen werden, die ebenfalls fehlerfrei abgeschlossen werden muß.

7.3.1 Fehler beim Bootvorgang

7.3.1.1 Fehler beim Transputer Download

Gehen Sie vor, wie in den Service Unterlagen zum Detektor Board beschrieben.

7.3.1.2 Fehler beim SHARC Download

Gegen Ende des Bootvorgangs werden die Dateien B70.dlf, K71.dlf oder K72.dlf geladen. Hierbei auftretende Fehler können nach Eingabe des Passwords in den System Messages abgerufen werden:

- ***SETUP**: SERVICE: ENTER PASSWORD:* 894129
- ***INFO**: SYSTEM MESSAGES*

Falls hier ein Fehler aufgetreten ist, sollten die Dateien auf der Festplatte überprüft werden. Ist trotz korrekter Datei kein Download möglich, liegt ein Fehler im TSM vor.
Wurde beim Booten gar nicht versucht eine dieser Dateien zu laden, so ist die Baugruppenerkennung fehlgeschlagen und es liegt ebenfalls ein Fehler im TSM vor.

7.3.2 Fehler der Selbsttestroutine

Die im Klartext ausgegebenen Fehlermeldungen erhalten oft Ratschläge, wie die Fehler zu beheben sind. In diesem Dokument werden hingegen nur die Fehlermeldungen erläutert, die durch Hardware-Defekte verursacht werden können.

7.3.2.1 Fehler beim Test der SRAMs

Bei folgenden Fehlermeldungen liegt ein Fehler im TSM vor:
„The memory test of the following SRAMs failed: (...)“ und / oder „Error during alternating Reads and Writes“

7.3.2.2 Fehler bei der Datenaufnahme

Bei folgenden Fehlermeldungen kann ein Fehler bei der Übertragung der Eingangsdaten vorliegen:
„Time Out while waiting for I/Q data. (...)“ und / oder „Data transmission from I/Q-Demodulator board to Detector board failed“

In diesem Fall entfernen Sie vorübergehend das Flachbandkabel zwischen I/Q-Demodulator und TSM und überprüfen Sie die Kontakte am Kabel und auf den Baugruppen. Die Fehlerquelle kann sowohl der I/Q-Demodulator als auch das Flachbandkabel oder das TSM sein.

7.4 Prüfen der Eigenschaften

7.4.1 Demodulation prüfen

Bei dem folgenden Test wird geprüft, ob der Fehler des TSM innerhalb der zulässigen Toleranz liegt.

Messung:

- Den FSIQ mit angeschlossener Tastatur und Maus booten.
- ***PRESET***
- ***SETUP*** *SERVICE INPUT CAL* einschalten
- ***CENTER***-Frequenz auf 121,024 MHz einstellen.
- ***REF*** *REV*-LEVEL auf -30 dBm einstellen
- ***MODE****: VECTOR ANALYZER*
- ***DIGITAL STANDARDS****: W-CDMA 4.096 FWD*
- ***SWEEP****: SINGLE SWEEP*
- ***SETUP****: SERVICE: ENTER PASSWORD:* 894129
- *SERVICE FUNCTION:* 2.0.10.92
- ***SWEEP****: SINGLE SWEEP*
- ***SETUP****: SERVICE: SERVICE FUNCTION:* 2.0.10.0
- Mit **Alt+SysRq** (Deutsche Tastatur **Alt+Druck**) auf der externen Tastatur zur Windows NT Darstellung wechseln.
- Editieren der Datei C:\R_S\INSTR\CAL\TEST.SHI. (z.B. ***Start****: **Run**: notepad c:\r_s\instr\cal\test.shi*)
- EVM Wert auf ≤ 1,5% überprüfen.

7.5 Externe Schnittstellen

Signal Name Beschreibung	R	A	Wertebereich	P T	Anschlußpunkt	Bemerkung
LINKOUT2	A	D	TTL		X5-18	Transputer Link 2
LINKIN2	E	D	TTL		X5-14	Transputer Link 2
+5VD	E	V	+5V +/- 0.05V		X5-1, X6-50, X70-2,-4,-6,-8,-10	5 V digital
LINKOUT1	A	D	TTL		X5-17	Transputer Link 1
LINKIN1	E	D	TTL		X5-13	Transputer Link 1
LINK123SP	E	D	TTL		X5-11	selektiert spezielle Geschwindigkeit für Transsput. Link 1,2 ,3
LINK0SP	E	D	TTL		X5-10	selektiert spezielle Geschwindigkeit für Transsput. Link 0
CLKIN	E	D	TTL		X5-27	Transputer Takt
GND	B	V	0V		X5-49 u. -50, X6-1 u. -2, X70-3 u. -5, X80A-1,-7, alle Verschraubungen, X175-2 bis 64 alle geraden	Masse
LINKIN3	E	D	TTL		X5-15	Transputer Link 3
LINKOUT3	A	D	TTL		X5-19	Transputer Link 3
LINKIN0	E	D	TTL		X5-12	Transputer Link 0
LINKOUT0	A	D	TTL		X5-16	Transputer Link 0
notERROR	A	D	0 ... 5V		X5-26	Fehleranzeige invers
RESET	E	D	TTL		X5-25	System Reset
ANALYSE	E	D	TTL		X5-2	Fehleranalyse
BOOTFROM	E	D	TTL		X5-3	Boot von externem ROM oder von Link
DISINTRAM	E	D	TTL		X5-4	Disable internes RAM
ERROR	A	D	TTL		X5-5	Fehleranzeige
ERRORIN	E	D	TTL		X5-6	Fehler-Durchschleif-Eingang
EVENTACK	A	D	TTL		X5-7	Event Request Acknowledge
EVENTRQ	E	D	TTL		X5-8	Event Request
EVWAIT	A	D	TTL		X5-9	Event input requested by software
LINKSP	E	D	TTL		X5-20	selektiert keine Standard-Link-Geschwindigkeit
MCONFIG	E	D	TTL		X5-21	Speicherkonfiguration
PROCSPEED0	E	D	TTL		X5-22	Auswahl der Prozessor-Geschwind.
PROCSPEED1	E	D	TTL		X5-23	Auswahl der Prozessor-Geschwind.
PROCSPEED2	E	D	TTL		X5-24	Auswahl der Prozessor-Geschwind.
PCLK	A	D	TTL		X5-28	Prozessortakt
notTP_BUS_USED	A	D	TTL		X5-29	selekt. ext. RAM auf Adresse 8xxxxxxxH oder Adresse BxxxxxxxH
ADR1	A	D	TTL		X5-30	selekt. ext. RAM auf Adresse 9xxxxxxxH
ADR2	A	D	TTL		X5-31	selekt. ext. RAM auf Adresse AxxxxxxxH

ADR3	A	D	TTL		X5-32	selekt. ext. RAM auf Adresse BxxxxxxxH
ADR4	A	D	TTL		X5-33	selekt. ext. RAM auf Adresse CxxxxxxxH
ADR5	A	D	TTL		X5-34	selekt. ext. RAM auf Adresse DxxxxxxxH
ADR6	A	D	TTL		X5-35	selekt. ext. RAM auf Adresse ExxxxxxxH
ADR7	A	D	TTL		X5-36	selekt. ext. RAM auf Adresse FxxxxxxxH
CS0	A	D	TTL		X5-37	selekt. ext. Logik auf Adresse 0xxxxxxxH
CS1	A	D	TTL		X5-38	selekt. ext. Logik auf Adresse 1xxxxxxxH
CS2	A	D	TTL		X5-39	selekt. ext. Logik auf Adresse 2xxxxxxxH
CS3	A	D	TTL		X5-40	selekt. ext. Logik auf Adresse 3xxxxxxxH
CS4	A	D	TTL		X5-41	selekt. ext. Logik auf Adresse 4xxxxxxxH
CS5	A	D	TTL		X5-42	selekt. ext. Logik auf Adresse 5xxxxxxxH
CS6	A	D	TTL		X5-43	selekt. ext. Logik auf Adresse 6xxxxxxxH
CS7	A	D	TTL		X5-44	selekt. ext. Logik auf Adresse 7xxxxxxxH
MEMS1IN	E	D	TTL		X5-45	ALE_Input
MEMS0IN	E	D	TTL		X5-46	CS_Enable_Input
AD31	B	D	TTL		X6-3	gemultiplexte Adress-/ Datenleitung
AD30	B	D	TTL		X6-4	gemultiplexte Adress-/ Datenleitung
AD29	B	D	TTL		X6-5	gemultiplexte Adress-/ Datenleitung
AD28	B	D	TTL		X6-6	gemultiplexte Adress-/ Datenleitung
AD27	B	D	TTL		X6-7	gemultiplexte Adress-/ Datenleitung
AD26	B	D	TTL		X6-8	gemultiplexte Adress-/ Datenleitung
AD25	B	D	TTL		X6-9	gemultiplexte Adress-/ Datenleitung
AD24	B	D	TTL		X6-10	gemultiplexte Adress-/ Datenleitung
AD23	B	D	TTL		X6-11	gemultiplexte Adress-/ Datenleitung
AD22	B	D	TTL		X6-12	gemultiplexte Adress-/ Datenleitung
AD21	B	D	TTL		X6-13	gemultiplexte Adress-/ Datenleitung
AD20	B	D	TTL		X6-14	gemultiplexte Adress-/ Datenleitung
AD19	B	D	TTL		X6-15	gemultiplexte Adress-/ Datenleitung
AD18	B	D	TTL		X6-16	gemultiplexte Adress-/ Datenleitung
AD17	B	D	TTL		X6-17	gemultiplexte Adress-/ Datenleitung
AD16	B	D	TTL		X6-18	gemultiplexte Adress-/ Datenleitung
AD15	B	D	TTL		X6-19	gemultiplexte Adress-/ Datenleitung
AD14	B	D	TTL		X6-20	gemultiplexte Adress-/ Datenleitung
AD13	B	D	TTL		X6-21	gemultiplexte Adress-/ Datenleitung
AD12	B	D	TTL		X6-22	gemultiplexte Adress-/ Datenleitung
AD11	B	D	TTL		X6-23	gemultiplexte Adress-/ Datenleitung
AD10	B	D	TTL		X6-24	gemultiplexte Adress-/ Datenleitung
AD9	B	D	TTL		X6-25	gemultiplexte Adress-/ Datenleitung
AD8	B	D	TTL		X6-26	gemultiplexte Adress-/ Datenleitung
AD7	B	D	TTL		X6-27	gemultiplexte Adress-/ Datenleitung
AD6	B	D	TTL		X6-28	gemultiplexte Adress-/ Datenleitung
AD5	B	D	TTL		X6-29	gemultiplexte Adress-/ Datenleitung
AD4	B	D	TTL		X6-30	gemultiplexte Adress-/ Datenleitung
AD3	B	D	TTL		X6-31	gemultiplexte Adress-/ Datenleitung
AD2	B	D	TTL		X6-32	gemultiplexte Adress-/ Datenleitung

RFD1	B	D	TTL		X6-33	gemultiplexte Datenleitung 1 und Refresh Warning
WRD0	B	D	TTL		X6-34	gemultiplexte Datenleitung 0 und Write Cycle Warning
MEMRD	A	D	TTL		X6-35	Read Strobe
MEMRQ	E	D	TTL		X6-36	DMA-Request
MEMS0	A	D	TTL		X6-37	General Purpose Strobe 0
MEMS1	A	D	TTL		X6-38	General Purpose Strobe 1
MEMS2	A	D	TTL		X6-39	General Purpose Strobe 2
MEMS3	A	D	TTL		X6-40	General Purpose Strobe 3
MEMS4	A	D	TTL		X6-41	General Purpose Strobe 4
MGRANT	A	D	TTL		X6-42	DMA granted
MWAIT	E	D	TTL		X6-43	Memory Cycle Extender
NMEMRF	A	D	TTL		X6-44	Refresh-Anzeige (dynam. RAM´s)
REFPEN	A	D	TTL		X6-45	Dynamic Refresh is pending
WRB0	A	D	TTL		X6-46	byte-addressing write strobe 0
WRB1	A	D	TTL		X6-47	byte-addressing write strobe 1
WRB2	A	D	TTL		X6-48	byte-addressing write strobe 2
WRB3	A	D	TTL		X6-49	byte-addressing write strobe 3
20MHZ_IN	E	D	TTL		X70-1	20MHz Systemtakt
TRACE1_IN	E	D	TTL		X70-7	Eingang für Triggerzustände
TRACE2_IN	E	D	TTL		X70-9	Eingang für Triggerzustände
notEMU	A	D	5V-Logik		X80B-1	JTAG interface BRKOUT
NC	A	D	5V-Logik		X80B-2	JTAG interface Taktausgang
TMS	E	D	5V-Logik		X80B-3	JTAG interface TMS
TCK	E	D	5V-Logik		X80B-4	JTAG interface TCK
notTRST	E	D	5V-Logik		X80B-5	JTAG interface Tristate
TDI	E	D	5V-Logik		X80B-6	JTAG interface TDI
TDO	A	D	5V-Logik		X80B-7	JTAG interface TDO
NC					X80A-2	JTAG interface KEY (no pin)
NC		D	5V-Logik		X80A-3	JTAG interface BTMS
NC		D	5V-Logik		X80A-4	JTAG interface BTCK
GND		D	5V-Logik		X80A-5	JTAG interface notBTRST
NC		D	5V-Logik		X80A-6	JTAG interface BTDI
DATA_IN_I_0	E	D	ACT Logik		X175-1	LSB
DATA_IN_I_1	E	D	ACT Logik		X175-3	
DATA_IN_I_2	E	D	ACT Logik		X175-5	
DATA_IN_I_3	E	D	ACT Logik		X175-7	
DATA_IN_I_4	E	D	ACT Logik		X175-9	
DATA_IN_I_5	E	D	ACT Logik		X175-11	
DATA_IN_I_6	E	D	ACT Logik		X175-13	
DATA_IN_I_7	E	D	ACT Logik		X175-15	
DATA_IN_I_8	E	D	ACT Logik		X175-17	
DATA_IN_I_9	E	D	ACT Logik		X175-19	
DATA_IN_I_10	E	D	ACT Logik		X175-21	
DATA_IN_I_11	E	D	ACT Logik		X175-23	

DATA_IN_I_12	E	D	ACT Logik		X175-25	
DATA_IN_I_13	E	D	ACT Logik		X175-27	MSB
DATA_IN_Q_0	E	D	ACT Logik		X175-29	LSB
DATA_IN_Q_1	E	D	ACT Logik		X175-31	
DATA_IN_Q_2	E	D	ACT Logik		X175-33	
DATA_IN_Q_3	E	D	ACT Logik		X175-35	
DATA_IN_Q_4	E	D	ACT Logik		X175-37	
DATA_IN_Q_5	E	D	ACT Logik		X175-39	
DATA_IN_Q_6	E	D	ACT Logik		X175-41	
DATA_IN_Q_7	E	D	ACT Logik		X175-43	
DATA_IN_Q_8	E	D	ACT Logik		X175-45	
DATA_IN_Q_9	E	D	ACT Logik		X175-47	
DATA_IN_Q_10	E	D	ACT Logik		X175-49	
DATA_IN_Q_11	E	D	ACT Logik		X175-51	
DATA_IN_Q_12	E	D	ACT Logik		X175-53	
DATA_IN_Q_13	E	D	ACT Logik		X175-55	MSB
B77_STR	E	D	ACT Logik		X175-57	Strobe Eingang
B77_OE	A	D	ACT Logik		X175-59	Enable Ausgang
SWPEND	E	D	ACT Logik		X175-61	SweepEnd Signal von TGA
B77_OVR	E	D	ACT Logik		X175-63	Overrange Eingang

ROHDE&SCHWARZ

SERVICE DOCUMENTS
Transputer-Sharc-Modul

1119.6753.02

Contents

7 Testing the Module 7.1

7.1 Function Description 7.1

7.1.1 Function inside the Instrument 7.1

7.1.1.1 Description of Block Diagram / Data Paths 7.1

7.2 Measuring Instruments and Accessories 7.1

7.2.1 Selftest 7.2

7.2.2 Calibration 7.2

7.3 Troubleshooting 7.3

7.3.1 Error during Booting 7.3

7.3.1.1 Error in Transputer Download 7.3

7.3.1.2 Error in SHARC Download 7.3

7.3.2 Error in Selftest Routine 7.3

7.3.2.1 Error when Testing the SRAMs 7.3

7.3.2.2 Error when Recording Data 7.3

7.4 Testing the Specifications 7.4

7.4.1 Testing the Demodulation 7.4

7.5 External Interfaces 7.5

7 Testing the Module

7.1 Function Description

7.1.1 Function inside the Instrument

The Transputer Sharc Module (TSM) is an optional DSP extension for the FSIQ. It enables to record up to 512K IQ data, data processing in an analog device DSP of the type ADSP-21060 (Sharc) as well as a high-speed interface for picking up the output data via the transputer network.

The TSM is designed for use on the detector board 1065.8019.04, where it replaces the DRAM transputer module.

The digital input data are taken from the I/Q Demodulator with I/Q Data Interface 1066.2350.01 via a flat cable laid at the top to the detector board.

7.1.1.1 Description of Block Diagram / Data Paths

The block diagram shows the structure of the digital bus system of the TSM. In particular, the TSM contains the complete hardware of the DRAM transputer module.
The single block of the TSM that is partly analog is a clock PLL which generates the 40-MHz clock required by the SHARC DSP from the 20-MHz reference clock.

In the measurement, the signal applied at the data input is written into the Capture RAM with a constant sampling clock of 25.6 MHz. The address generation required for this purpose is done by an address counter integrated on the module. This is started by the DSP (SHARC) and stopped with the aid of the trigger gate array on the I/Q demodulator after triggering.

Then the drivers to the SHARC bus are opened and the data fetched from the Capture RAM and further processed by the DSP.

When the results are available, the DSP will send an event request to the transputer, which will then connect to the SHARC bus and fetch the data for further processing.

7.2 Measuring Instruments and Accessories

Item	Type of instrument	Specifications	Appropriate R&S instrument	Order No.	Use
1	Digital multimeter	1mV to 100V 0.1mA to 2A	UDS5	349.1510.02	

7.2.1 Selftest

The function of the TSM can be checked by means of a selftest routine. The latter is not included in the selftest function of the FSIQ but must be released separately.

Before performing the selftest routine, a one-channel WCDMA QPSK signal can be applied to the RF input. In this case, the EVM value of this signal is measured in the selftest and written into a file together with the other results. However, the function of the selftest is not affected by the input signal. For further details refer to the chapter "Testing the Specifications".

The following tests are performed:

- A timeout function is used to check whether data recording is possible.
- The recorded data items are checked for distorted bits.
- An attempt is made to perform a vector analysis and EVM calculation of the recorded data.
- A timeout function is used to check whether the vector analysis will come to an end.
- A memory test of all SRAMs of the transputer sharc module is performed.

The selftest routine is released as follows:

- Boot the FSIQ with connected keyboard and mouse.
- ***PRESET***
- ***MODE**: VECTOR ANALYZER*
- ***SWEEP**: SINGLE SWEEP*
- ***SETUP**: SERVICE: ENTER PASSWORD:* 894129
- *SERVICE FUNCTION:* 2.0.10.92
- ***SWEEP**: SINGLE SWEEP*
- ***SETUP**: SERVICE: SERVICE FUNCTION:* 2.0.10.0
- Press **Alt+SysRq** (German keyboard **Alt+Druck**) on the external keyboard to change to Windows NT display.
- Edit the file C:\R_S\INSTR\CAL\TEST.SHI. (e.g. ***Start**: **Run**: notepad c:\r_s\instr\cal\test.shi*)

The following is a typical result of an error-free measurement, the displayed EVM value being of no importance:

```
ÿÿÿÿ

EVM: 66.872345 %

No Errors
```

If errors occur during the selftest, an error message will be output instead in plain text.

7.2.2 Calibration

The module is automatically calibrated within the scope of the I/Q or total calibration of the FSIQ.

7.3 Troubleshooting

The following description permits to clearly determine a fault on the TSM. In the case of an error, replace the module.

Module replacement

- After module replacement, the selftest routine must be run error-free. Besides, a total calibration is to be called and terminated without error as well.

7.3.1 Error during Booting

7.3.1.1 Error in Transputer Download

Proceed as described in the Service Documents for the Detector Board.

7.3.1.2 Error in SHARC Download

Towards the end of the booting procedure, the files B70.dlf, K71.dlf or K72.dlf are loaded. If errors occur then, they can be displayed in the System Messages after the password has been entered.

- ***SETUP**: SERVICE: ENTER PASSWORD:* 894129
- ***INFO**: SYSTEM MESSAGES*

If no error has occurred, the files on the hard disk should be checked. If no download is possible although the file is correct, there is a fault in the TSM.
If no attempt is made to load one of these files during booting, the module identification failed and there is again a fault in the TSM.

7.3.2 Error in Selftest Routine

The error messages that are output in plain text often contain advice on how to eliminate the errors. In this case, only the error messages caused by hardware defects are explained.

7.3.2.1 Error when Testing the SRAMs

In the case of the following error messages, there is a fault in the TSM:
„The memory test of the following SRAMs failed: (...)“ and / or „Error during alternating Reads and Writes“

7.3.2.2 Error when Recording Data

In the case of the following error messages, there may be a fault in the transfer of the input data:
„Time Out while waiting for I/Q data. (...)“ and / or „Data transmission from I/Q-Demodulator board to Detector board failed“

In this case, temporarily remove the flat cable between I/Q demodulator and TSM and check the contacts at the cable and the modules. The error source may be both the I/Q demodulator and the flat cable or the TSM.

7.4 Testing the Specifications

7.4.1 Testing the Demodulation

The following test permits to check whether the error of the TSM lies within the permissible tolerance.

Measurement:

- Boot the FSIQ with connected keyboard and mouse.
- ***PRESET***
- Switch on ***SETUP*** *SERVICE INPUT CAL*
- Set ***CENTER*** frequency to 121.024 MHz.
- Set ***REF*** *REV*-LEVEL to -30 dBm
- ***MODE****: VECTOR ANALYZER*
- ***DIGITAL STANDARDS****: W-CDMA 4.096 FWD*
- ***SWEEP****: SINGLE SWEEP*
- ***SETUP****: SERVICE: ENTER PASSWORD:* 894129
- *SERVICE FUNCTION:* 2.0.10.92
- ***SWEEP****: SINGLE SWEEP*
- ***SETUP****: SERVICE: SERVICE FUNCTION:* 2.0.10.0
- Press **Alt+SysRq** (German keyboard **Alt+Druck**) on the external keyboard to change to the Windows NT display.
- Edit the file C:\R_S\INSTR\CAL\TEST.SHI. (e.g. ***Start: Run****: notepad c:\r_s\instr\cal\test.shi*)
- Check whether the EVM value is ≤ 1.5%.

7.5 External Interfaces

Signal Name Description	R	A	Value range	PT	Pin	Remark
LINKOUT2	A	D	TTL		X5-18	Transputer Link 2
LINKIN2	E	D	TTL		X5-14	Transputer Link 2
+5VD	E	V	+5V +/- 0.05V		X5-1, X6-50, X70-2,-4,-6,-8,-10	5V digital
LINKOUT1	A	D	TTL		X5-17	Transputer Link 1
LINKIN1	E	D	TTL		X5-13	Transputer Link 1
LINK123SP	E	D	TTL		X5-11	Selects special speed for transputer. Link 1,2 ,3
LINK0SP	E	D	TTL		X5-10	Selects special speed for transputer. Link 0
CLKIN	E	D	TTL		X5-27	Transputer clock
GND	B	V	0V		X5-49 and -50, X6-1 and -2, X70-3 and -5, X80A-1,-7, all screwed connections, X175-2 to 64 all even pins	Ground
LINKIN3	E	D	TTL		X5-15	Transputer Link 3
LINKOUT3	A	D	TTL		X5-19	Transputer Link 3
LINKIN0	E	D	TTL		X5-12	Transputer Link 0
LINKOUT0	A	D	TTL		X5-16	Transputer Link 0
notERROR	A	D	0 ... 5V		X5-26	Error display inverse
RESET	E	D	TTL		X5-25	System Reset
ANALYSE	E	D	TTL		X5-2	Fault analysis
BOOTFROM	E	D	TTL		X5-3	Boot from external ROM or Link
DISINTRAM	E	D	TTL		X5-4	Disable internal RAM
ERROR	A	D	TTL		X5-5	Error display
ERRORIN	E	D	TTL		X5-6	Error loopthrough input
EVENTACK	A	D	TTL		X5-7	Event Request Acknowledge
EVENTRQ	E	D	TTL		X5-8	Event Request
EVWAIT	A	D	TTL		X5-9	Event input requested by software
LINKSP	E	D	TTL		X5-20	Selects no standard link speed
MCONFIG	E	D	TTL		X5-21	Memory configuration
PROCSPEED0	E	D	TTL		X5-22	Selection of processor speed
PROCSPEED1	E	D	TTL		X5-23	Selection of processor speed
PROCSPEED2	E	D	TTL		X5-24	Selection of processor speed
PCLK	A	D	TTL		X5-28	Processor clock
notTP_BUS_USED	A	D	TTL		X5-29	selects ext. RAM at address 8xxxxxxxH or address BxxxxxxxH
ADR1	A	D	TTL		X5-30	selects ext. RAM at address 9xxxxxxxH
ADR2	A	D	TTL		X5-31	selects ext. RAM at address AxxxxxxxH
ADR3	A	D	TTL		X5-32	selects ext. RAM at address BxxxxxxxH
ADR4	A	D	TTL		X5-33	selects. ext. RAM at address CxxxxxxxH

Signal Name Description	R	A	Value range	P T	Pin	Remark
ADR5	A	D	TTL		X5-34	selects ext. RAM at address DxxxxxxxH
ADR6	A	D	TTL		X5-35	selects ext. RAM at address ExxxxxxxH
ADR7	A	D	TTL		X5-36	selects ext. RAM at address FxxxxxxxH
CS0	A	D	TTL		X5-37	selects ext. logic at address 0xxxxxxxH
CS1	A	D	TTL		X5-38	selects ext. logic at address 1xxxxxxxH
CS2	A	D	TTL		X5-39	selects ext. logic at address 2xxxxxxxH
CS3	A	D	TTL		X5-40	selects ext. logic at address 3xxxxxxxH
CS4	A	D	TTL		X5-41	selects ext. logic at address 4xxxxxxxH
CS5	A	D	TTL		X5-42	selects ext. logic at address 5xxxxxxxH
CS6	A	D	TTL		X5-43	selects ext. logic at address 6xxxxxxxH
CS7	A	D	TTL		X5-44	selects ext. logic at address 7xxxxxxxH
MEMS1IN	E	D	TTL		X5-45	ALE_Input
MEMS0IN	E	D	TTL		X5-46	CS_Enable_Input
AD31	B	D	TTL		X6-3	multiplexed address/data line
AD30	B	D	TTL		X6-4	multiplexed address/data line
AD29	B	D	TTL		X6-5	multiplexed address/data line
AD28	B	D	TTL		X6-6	multiplexed address/data line
AD27	B	D	TTL		X6-7	multiplexed address/data line
AD26	B	D	TTL		X6-8	multiplexed address/data line
AD25	B	D	TTL		X6-9	multiplexed address/data line
AD24	B	D	TTL		X6-10	multiplexed address/data line
AD23	B	D	TTL		X6-11	multiplexed address/data line
AD22	B	D	TTL		X6-12	multiplexed address/data line
AD21	B	D	TTL		X6-13	multiplexed address/data line
AD20	B	D	TTL		X6-14	multiplexed address/data line
AD19	B	D	TTL		X6-15	multiplexed address/data line
AD18	B	D	TTL		X6-16	multiplexed address/data line
AD17	B	D	TTL		X6-17	multiplexed address/data line
AD16	B	D	TTL		X6-18	multiplexed address/data line
AD15	B	D	TTL		X6-19	multiplexed address/data line
AD14	B	D	TTL		X6-20	multiplexed address/data line
AD13	B	D	TTL		X6-21	multiplexed address/data line
AD12	B	D	TTL		X6-22	multiplexed address/data line
AD11	B	D	TTL		X6-23	multiplexed address/data line
AD10	B	D	TTL		X6-24	multiplexed address/data line
AD9	B	D	TTL		X6-25	multiplexed address/data line
AD8	B	D	TTL		X6-26	multiplexed address/data line
AD7	B	D	TTL		X6-27	multiplexed address/data line
AD6	B	D	TTL		X6-28	multiplexed address/data line
AD5	B	D	TTL		X6-29	multiplexed address/data line
AD4	B	D	TTL		X6-30	multiplexed address/data line
AD3	B	D	TTL		X6-31	multiplexed address/data line

Signal Name Description	R	A	Value range	P T	Pin	Remark
AD2	B	D	TTL		X6-32	multiplexed address/data line
RFD1	B	D	TTL		X6-33	multiplexed data line 1 and Refresh Warning
WRD0	B	D	TTL		X6-34	multiplexed data line 0 and Write Cycle Warning
MEMRD	A	D	TTL		X6-35	Read Strobe
MEMRQ	E	D	TTL		X6-36	DMA Request
MEMS0	A	D	TTL		X6-37	General Purpose Strobe 0
MEMS1	A	D	TTL		X6-38	General Purpose Strobe 1
MEMS2	A	D	TTL		X6-39	General Purpose Strobe 2
MEMS3	A	D	TTL		X6-40	General Purpose Strobe 3
MEMS4	A	D	TTL		X6-41	General Purpose Strobe 4
MGRANT	A	D	TTL		X6-42	DMA granted
MWAIT	E	D	TTL		X6-43	Memory Cycle Extender
NMEMRF	A	D	TTL		X6-44	Refresh display (dynam. RAMs)
REFPEN	A	D	TTL		X6-45	Dynamic Refresh is pending
WRB0	A	D	TTL		X6-46	byte-addressing write strobe 0
WRB1	A	D	TTL		X6-47	byte-addressing write strobe 1
WRB2	A	D	TTL		X6-48	byte-addressing write strobe 2
WRB3	A	D	TTL		X6-49	byte-addressing write strobe 3
20MHZ_IN	E	D	TTL		X70-1	20MHz system clock
TRACE1_IN	E	D	TTL		X70-7	Input for trigger states
TRACE2_IN	E	D	TTL		X70-9	Input for trigger states
notEMU	A	D	5-V logic		X80B-1	JTAG interface BRKOUT
NC	A	D	5-V logic		X80B-2	JTAG interface clock output
TMS	E	D	5-V logic		X80B-3	JTAG interface TMS
TCK	E	D	5-V logic		X80B-4	JTAG interface TCK
notTRST	E	D	5-V logic		X80B-5	JTAG interface Tristate
TDI	E	D	5-V logic		X80B-6	JTAG interface TDI
TDO	A	D	5-V logic		X80B-7	JTAG interface TDO
NC					X80A-2	JTAG interface KEY (no pin)
NC		D	5-V logic		X80A-3	JTAG interface BTMS
NC		D	5-V logic		X80A-4	JTAG interface BTCK
GND		D	5-V logic		X80A-5	JTAG interface notBTRST
NC		D	5-V logic		X80A-6	JTAG interface BTDI
DATA_IN_I_0	E	D	ACT logic		X175-1	LSB
DATA_IN_I_1	E	D	ACT logic		X175-3	
DATA_IN_I_2	E	D	ACT logic		X175-5	
DATA_IN_I_3	E	D	ACT logic		X175-7	
DATA_IN_I_4	E	D	ACT logic		X175-9	
DATA_IN_I_5	E	D	ACT logic		X175-11	
DATA_IN_I_6	E	D	ACT logic		X175-13	
DATA_IN_I_7	E	D	ACT logic		X175-15	

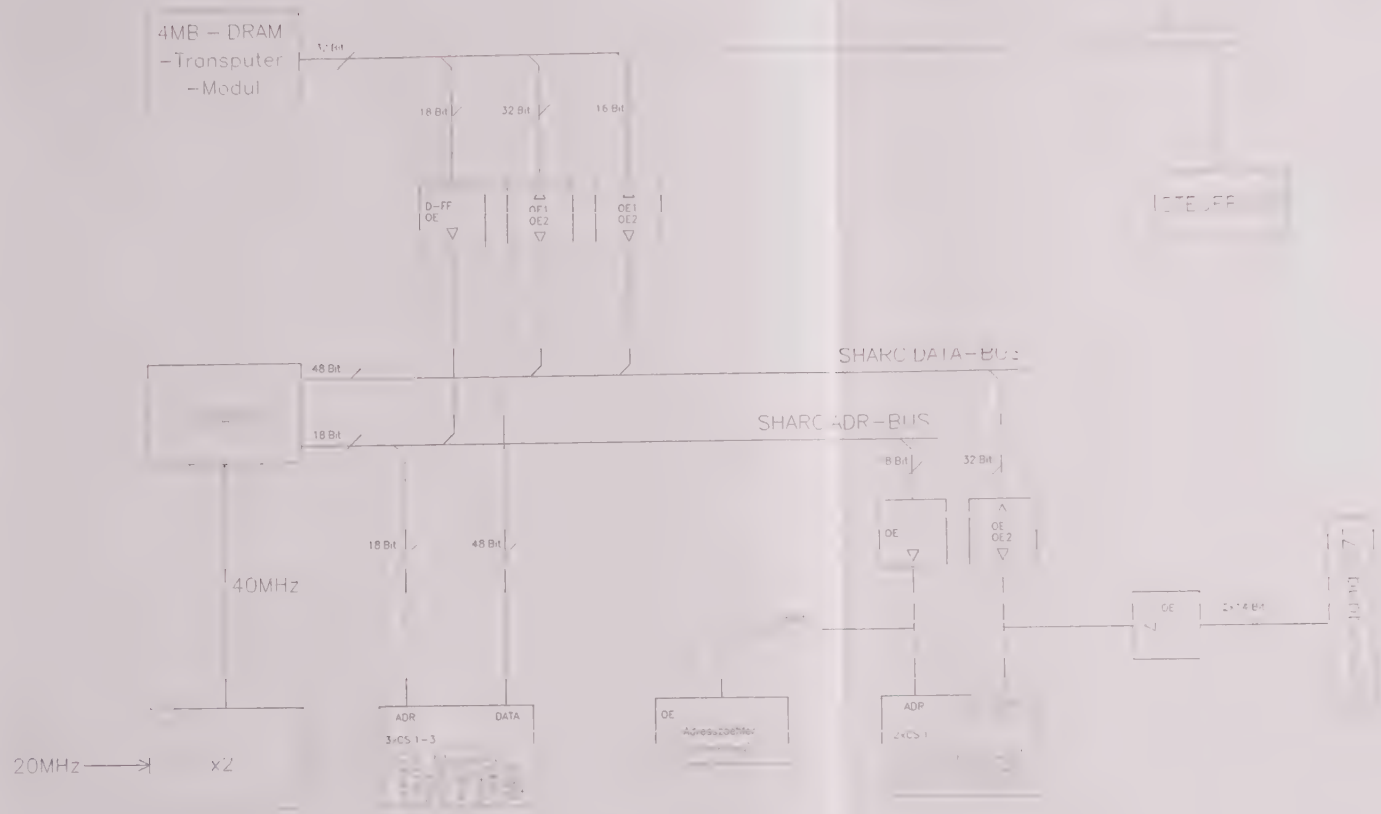
Signal Name Description	R	A	Value range	PT	Pin	Remark
DATA_IN_I_8	E	D	ACT logic		X175-17	
DATA_IN_I_9	E	D	ACT logic		X175-19	
DATA_IN_I_10	E	D	ACT logic		X175-21	
DATA_IN_I_11	E	D	ACT logic		X175-23	
DATA_IN_I_12	E	D	ACT logic		X175-25	
DATA_IN_I_13	E	D	ACT logic		X175-27	MSB
DATA_IN_Q_0	E	D	ACT logic		X175-29	LSB
DATA_IN_Q_1	E	D	ACT logic		X175-31	
DATA_IN_Q_2	E	D	ACT logic		X175-33	
DATA_IN_Q_3	E	D	ACT logic		X175-35	
DATA_IN_Q_4	E	D	ACT logic		X175-37	
DATA_IN_Q_5	E	D	ACT logic		X175-39	
DATA_IN_Q_6	E	D	ACT logic		X175-41	
DATA_IN_Q_7	E	D	ACT logic		X175-43	
DATA_IN_Q_8	E	D	ACT logic		X175-45	
DATA_IN_Q_9	E	D	ACT logic		X175-47	
DATA_IN_Q_10	E	D	ACT logic		X175-49	
DATA_IN_Q_11	E	D	ACT logic		X175-51	
DATA_IN_Q_12	E	D	ACT logic		X175-53	
DATA_IN_Q_13	E	D	ACT logic		X175-55	MSB
B77_STR	E	D	ACT logic		X175-57	Strobe input
B77_OE	A	D	ACT logic		X175-59	Enable output
SWPEND	E	D	ACT logic		X175-61	SweepEnd signal of TGA
B77_OVR	E	D	ACT logic		X175-63	Overrange input

ROHDE&SCHWARZ

Stromläufe

Circuit diagrams

Schémas de circuit



ACHTUNG EGB !
ELEKTROSTATISCH GEFÄHRDETE
BAUELEMENTE ERFORDERN EINE
BESONDERE HANDHABUNG
ATTENTION ESD !
ELECTROSTATIC SENSITIVE DEVICE
REQUIRE A SPECIAL HANDLING

Typ Type					

1 2 3 4